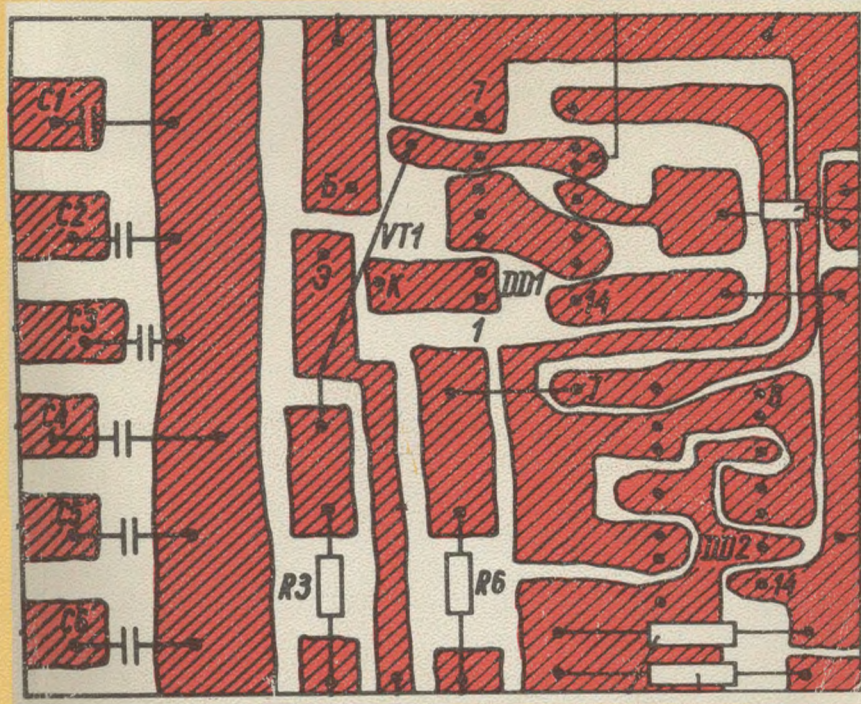


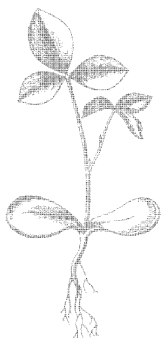
А.С.Партин

ПОПУЛЯРНО О

ЦИФРОВЫХ МИКРОСХЕМАХ



А. С. ПАРТИН
ПОПУЛЯРНО
О ЦИФРОВЫХ
МИКРОСХЕМАХ



Свердловск
Средне-Уральское
книжное
издательство
1989

ББК 32.84

П18

Непрерывное совершенствование технологии производства изделий микроэлектроники позволило создать разнообразие интегральных микросхем малой, а затем большой и сверхбольшой интеграции.

Цифровая техника — самое перспективное направление в современной электронике, в народном хозяйстве. Без нее немислимы дальнейший научно-технический прогресс, эффективность производства, особенно с широким внедрением микропроцессорной техники.

Книга предназначена для широкого круга радиолюбителей, учащихся ПТУ, специалистов, начинающих работать с микросхемами.

Редактор В. А. Клочков

П $\frac{2302030700-029}{M158(03)-89}$ 18-89

© Средне-Уральское
книжное издательство, 1989

ISBN 5—7529—0117—0

Известный математик Д. Пойа однажды сказал: «Крупное научное открытие дает решение крупной проблемы, но в решении любой задачи присутствует крупица открытия. Задача, которую вы решаете, может быть скромной, но если она бросает вызов вашей любознательности и заставляет быть изобретательным и если вы решаете ее собственными силами, то вы сможете испытать ведущее к открытию напряжение ума и насладиться радостью победы». Эти слова как нельзя кстати подходят к тем читателям, которые решили освоить цифровую интегральную технику. Открыть для себя, насладиться радостью победы — это ли не высочайшее наслаждение ума!

Как и когда начиналась цифровая техника? Не так уж и давно, где-то в семидесятых годах, когда был изобретен микрокомпьютер. Это событие было началом цифровой революции, призванной в конечном счете привести к значительному увеличению возможностей человечества управлять миром, в котором оно обитает. Уже сейчас цифровая электроника расширяет диапазон средств связи между людьми, увеличивает интеллектуальные возможности человека.

Интегральные схемы вместе со всеми вспомогательными компонентами начали внедряться повсюду. Цветные телевизоры, средства автоматизации и управления, игрушки, роботы, устройства охранной сигнализации, телефонные аппараты, электронные переводчики, автомобили, искусственные органы человека, хирургическое оборудование, станки с числовым программным управлением, микрокомпьютеры, автоматические телеграфные ключи, генераторы и делители частоты, формирователи позывных, секундомеры и таймеры, телевизионные игры и дисплеи, цифровые реле времени, электронные музыкальные инструменты и синтезаторы, приборы для на-

стройки телевизоров и радиоприемников, измерители частоты, напряжения, тока, устройства управления ил-люминацией, цифровые устройства радиоуправления. Вот далеко не полный список предметов, в которых используются интегральные микросхемы.

Почему же устройства на цифровых элементах приобрели столь широкое, надо заметить, даже доминирующее развитие в радиоэлектронике?

Работа цифровых устройств основана на двоичной системе счисления. Для электромеханических, релейных и электронных элементов более четко выявляются два их различных устойчивых состояния: замкнуто или разомкнуто, электронное устройство проводит или не проводит ток, магнитный сердечник намагничен или размагничен. Таким образом каждому из этих состояний можно дать значение 1 или 0. Немецкий математик начала XVIII века Готфрид Вильгельм Лейбниц, впервые исследовавший двоичную систему счисления, писал: «...При сведении чисел к простейшим началам, каковы 0 и 1, всюду выявляется удивительный порядок».

Особенно удобным оказалось использование двоичной системы в ЭВМ, отчего устройства, подобные им, стали называться цифровыми.

Цифровые системы подразумевают использование дискретных устройств, в которых протекающие процессы отличаются скачкообразной, резко выраженной сменой числа состояний. Цифровые устройства получили свое воплощение в микроэлектронике, которая отличается в настоящее время необычайным динамизмом развития. За истекшие менее двух десятков лет она прошла путь от простейших интегральных схем до больших и сверхбольших. В лучших мировых образцах сверхбольших интегральных схем (СБИС) получена фантастическая плотность монтажа — 1 млн. элементов на одной пластине кремния!

Электронно-вычислительная техника, построенная на

микроэлектронике, вернет людям дар энциклопедизма, способность охватить взором системы любой размерности, обозреть свое необыкновенно сложное, но полностью информатизированное хозяйство.

Искусственный интеллект придет на помощь человеку, который уже не может биологически прогрессировать в том темпе, в каком развивается и усложняется мир.

ИНТЕГРАЛЬНАЯ МИКРОСХЕМА

Интегральная микросхема — это изделие, выполняющее определенную функцию преобразования и обработки сигналов, имеющее высокую плотность упаковки электрических элементов, рассматриваемых в итоге как единое целое. Логический элемент интегральной микросхемы содержит группу электрически соединенных элементов, реализующих одну простейшую функцию алгебры логики.

Цифровая интегральная микросхема предназначена для преобразования и обработки сигналов, изменяющихся по закону дискретной функции.

Степень интеграции является показателем степени сложности интегральной микросхемы, характеризующимся числом элементов.

1-я	степень сложности	— 10 элементов и компонентов,		
2-я	»	» — 10—100	»	»
3-я	»	» — 100—1000	»	»
4-я	»	» — 1000—10000	»	»
5-я	»	» — 10000—100000 и более	»	»

Различаются микросхемы разной степени интеграции:

Малой	— 1—2-й степени сложности,		
Средней	— 2—3-й	»	»
Большой	— 3—4-й	»	»
Сверхбольшой	— 5-й	»	»

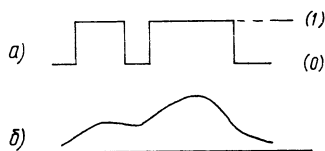


Рис. 1. Пример цифрового (а) и аналогового (б) сигналов

Что же такое цифровая техника? Эта отрасль техники (электроники), в которой сигналы, действующие в схемах, могут, как правило, иметь лишь два крайних дискретных уровня — высокий и низкий — в отличие от аналоговых сигналов, которые имеют произвольные уровни и изменяются непрерывно (рис. 1). Элементы схем (лампы, транзисторы, диоды) работают как электрические ключи и находятся в одном из двух крайних состояний: пропускание (включение) или запирающее (выключение).

Главные достоинства цифровой техники заключаются в высокой надежности и помехоустойчивости. Цифровые сигналы исключают ошибки при передаче и воспроизведении информации, содержащейся в них, поскольку

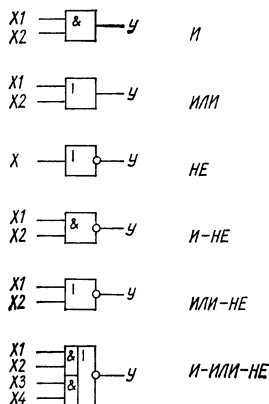


Рис. 2. Условные обозначения основных логических элементов

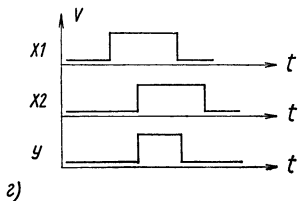
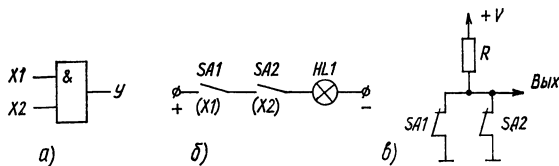
Рис. 3. Логический элемент И (а), его аналоги (б, в) и временные диаграммы (г)

распознавание двух крайних уровней сигнала является надежным даже при наличии больших искажений и помех.

В основе цифровой техники, как уже говорилось, лежит двоичная система выражения цифр, именуемая еще бинарной, и связанный с ней математический аппарат — алгебра логики, или булева алгебра, названная так в честь Д. Буля, английского математика XIX века, основоположника математической логики.

В двоичной системе счисления удается любое число записать с помощью 1 или 0. Например, двоичное число 11101011 соответствует 235. Каждая позиция числа, записанного в двоичной системе счисления, представляет одно из двух состояний (1 или 0).

Относительно электрических сигналов двоичная система счисления также соответствует двум состояниям или уровням: высокому (более положительному) и низкому (менее положительному нулевому или даже отрицательному) (рис. 1). Если высокий уровень рассматривать как 1, а низкий — 0, то в результате мы получим так называемую положительную логику. В случае отри-



цательной — высоким уровням присваивается 0, а низким — 1. Мы же будем пользоваться в дальнейшем только положительной логикой.

На практике невозможно выполнить условие, при котором все цифровые сигналы точно соответствовали бы одному из принятых уровней. Поэтому разрешаются некоторые допуски, так что правильнее было бы говорить о двух интервалах, в которых находятся сигналы. Логический ноль в этом случае для рассматриваемых в дальнейшем микросхем может иметь значение от $-0,5$ В до $+0,5$ В, а логическая единица от $+2,4$ В до $+5,5$ В.

Основу цифровой техники составляют логические элементы. К ним относятся элементы, в которых существует определенная логическая связь между входными и выходными сигналами, принимающими значения логических нуля или единицы. Связь между сигналами определяется логической функцией. Для ее описания используется математическая логика. Для простоты анализа логических элементов или для уяснения ее функциональных возможностей служат таблицы состояний входных и выходных величин — сигналов. По этим таблицам можно построить и временные диаграммы работы логического элемента.

Всего логических элементов, применяемых в настоящее время в цифровой технике, около 30, включая и различные типы триггеров. Мы же изучим сначала наиболее распространенные из них: И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ и триггер. На рис. 2 показаны эти логические элементы, из которых, как из кирпичиков, мы будем строить различные конструкции.

Рассматривая логические элементы, мы прежде всего должны себе задавать вопрос: а что же происходит с тем или иным логическим элементом, когда на входе (или входах) будет 1 или 0?

Элемент И. Его изображение, электрический аналог, временная диаграмма работы показаны на рис. 3. Со-

стояние входных и выходных сигналов изображены в табл. 1. Как уже догадался пытливым читатель, $X1$ и $X2$ — входные сигналы. В условном обозначении линии электрической связи, символизирующие входы, изображены слева, выход — справа. Отличительным признаком символа И является условный знак, заменяющий союз «И» в английском языке и помещенный в левом верхнем углу прямоугольника. Этот элемент может иметь два и более входов и один выход (рис. 3, а). Сигнал, соответствующий логической 1, появляется на выходе элемента только в том случае, если такие же сигналы поданы на все его входы. И, действительно, обратившись к электрическому аналогу, убеждаемся в том, что лампочка HL загорится тогда, и только тогда, когда будут замкнуты одновременно и контакты $SA1$, и $SA2$ (рис. 3, б). Взгляните, пожалуйста, на последнюю строчку табл. 1. Выходной сигнал, равный логической 1, будет тогда, когда и $X1$, и $X2$ равны 1. Теперь ясно, что любой логический 0 на входе ячейки (логического элемента) даст на выходе тот же 0. Это еще раз можно увидеть на другом аналоге логического элемента (рис. 3, в). Замкнутое состояние контакта $SA1$ или $SA2$ эквивалентно логическому 0. Если только какой-либо контакт замкнут, то напряжения на выходе с резистора этого аналога нет.

А как же будет выглядеть во времени действие сигналов? Это можно проследить по диаграмме (рис. 3, г).

Таблица 1

$x1$	$x2$	y
0	0	0
1	0	0
0	1	0
1	1	1

Таблица 2

$x1$	$x2$	y
0	0	0
1	0	1
0	1	1
1	1	1

Таблица 3

x	y
0	1
1	0

Логические цифровые схемы действуют подобно оркестру, где каждый инструмент знает, когда ему вступить и когда закончить. Поэтому временные диаграммы логических элементов дают наиболее достоверную картину действия электрической схемы.

Вернемся к диаграмме логического элемента И (рис. 3, г). Входной сигнал X_1 появляется первым и первым исчезает. Как только появится сигнал X_2 , тут же возникает выходной. Он будет существовать до тех пор, пока будут присутствовать оба сигнала на входе. Надо заметить, что в электрических схемах от момента воздействия какой-то электрической величины до момента реакции на нее проходит какое-то время. Для различных элементов оно различно. Поэтому выходная величина в логическом элементе микросхемы появится с некоторой задержкой, которая характеризует его частотные или динамические характеристики. Однако пусть нас сейчас это не волнует, будем считать, что все происходит мгновенно.

Элемент ИЛИ. Здесь могут быть два или более входов. Сигнал на выходе появляется при поступлении управляющего сигнала хотя бы на один из его входов. В условном обозначении этого элемента (рис. 4, а) вместо упомянутого знака (союза «И») используют 1. Взглянув на электрический аналог этого элемента (рис. 4, б), становится ясным, что лампочка HL будет гореть при замыкании любого из контактов SA_1 или SA_2 . Совершенно очевидным является и то, что в другом аналоге логического элемента (рис. 4, в) напряжение на резисторе будет иметь место, когда есть напряжение на входе X_1 , либо на входе X_2 , либо одновременно. Это же самое подтверждается и таблицей истинности (табл. 2), а также временной диаграммой (рис. 4, г).

Как вы уже заметили, управляющими в обоих элементах являются логические единицы, хотя в первом

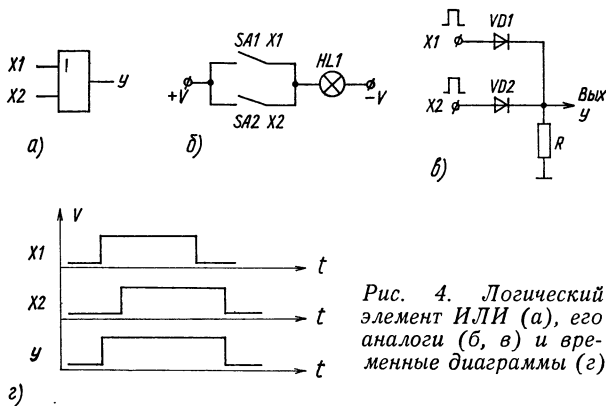


Рис. 4. Логический элемент ИЛИ (а), его аналоги (б, в) и временные диаграммы (г)

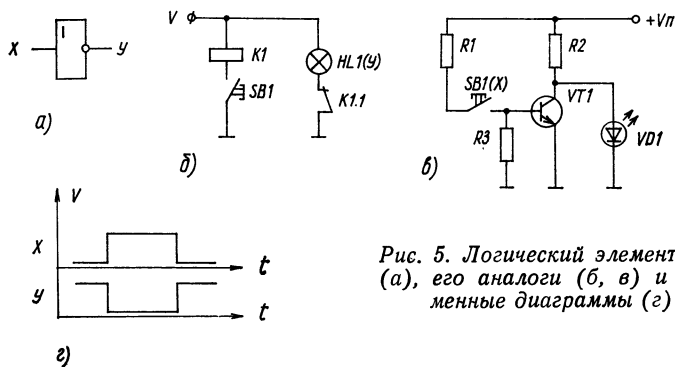


Рис. 5. Логический элемент НЕ (а), его аналоги (б, в) и временные диаграммы (г)

случае их должно быть обязательно две (по числу входов), а здесь достаточно одной.

Элемент НЕ. Его чаще называют инвертором. В отличие от элементов И и ИЛИ он имеет один вход. Как увидит дальше читатель, инвертором может быть и дру-

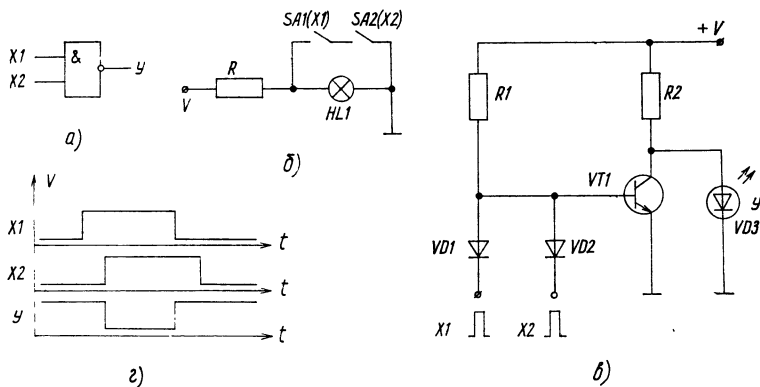


Рис. 6. Логический элемент И-НЕ (а), его аналоги (б, в) и временные диаграммы (г)

гой логический элемент, у которого несколько входов. Параллельное соединение их превращает, например, элемент И-НЕ в инвертор. Но это чуть впереди. А пока сигнал на выходе этого устройства существует только при отсутствии сигнала на входе и исчезает с его появлением. Стоп, стоп, читатель! Не опережай событие! Что значит отсутствует и какой сигнал? Дело в том, что сигнал, равный логическому нулю, тоже сигнал. Вот почему в практике отсутствие сигнала не значит, что вход

Таблица 4

X1	X2	Y
0	0	1
1	0	1
0	1	1
1	1	0

Таблица 5

X1	X2	Y
0	0	1
1	0	0
0	1	0
1	1	0

никуда не подключен, «висит в воздухе», хотя вывод логического элемента припаян к печатной плате. Спешу заметить, что неприсоединение вывода логического элемента ни к какому другому для ТТЛ микросхем равносильно подаче на этот вывод логической 1.

Итак, инвертор дает на выходе 1 в том случае, когда на его входе низкий логический уровень — элемент «все наоборот». Он выполняет функцию логического отрицания НЕ. Его обозначают небольшим кружочком в месте присоединения линии, символизирующей выход устройства (рис. 5, а). Нет смысла долго останавливаться на аналогах этого логического элемента (рис. 5, б, в): работает реле — лампочка погаснет; откроется транзистор — светодиод потухнет, так как транзистор своим открытым состоянием его зашунтирует. Временная диаграмма (рис. 5, г) и таблица истинности (табл. 3) настолько просты, что не требуют пояснений.

Элемент И-НЕ. Несколько более сложной зависимостью связаны входные и выходные сигналы в логическом элементе И-НЕ, являющемся комбинацией элементов И, НЕ. Здесь при наличии нолевых сигналов на входах или хотя бы одного нолевого сигнала на выходе будет высокий логический уровень. Если на всех входах будет по 1, выходной сигнал становится равным 0. Это свойство логического элемента И-НЕ как элемента совпадения логических единиц с инверсией на выходе широко используется. Условное обозначение и его временная диаграмма изображены на рис. 6, а, г. В исходном состоянии лампочка на схеме электрического аналога (рис. 6, б) горит. Замкнув и SA1, и SA2, мы гасим ее, т. е. выходная величина становится равной 0. Точно так же происходит в другом электрическом аналоге (рис. 6, в), если на вход закрытого транзистора подать положительный уровень и на вход X1, и на вход X2, то транзистор откроется, светодиод погаснет.

Самое важное в этом элементе, а это хорошо видно

из таблицы истинности (табл. 4) и на временной диаграмме, то, что при совпадении единичных сигналов выходной становится равным 0. Условное обозначение элемента И-НЕ очень похоже на логический элемент И. Единственное отличие — кружок, символизирующий логическое отрицание на выходе.

Как уже было замечено выше, логический элемент И-НЕ может стать инвертором, если все входы этой ячейки объединить вместе.

Элемент ИЛИ-НЕ. Условное обозначение логического элемента ИЛИ-НЕ получают путем добавления кружочка к линии выхода (рис. 7, а). Единичный сигнал на любом входе всегда дает на выходе полевой логический уровень. Это видно на временной диаграмме (рис. 7, г) и из таблицы истинности (табл. 5). Для того чтобы вы-

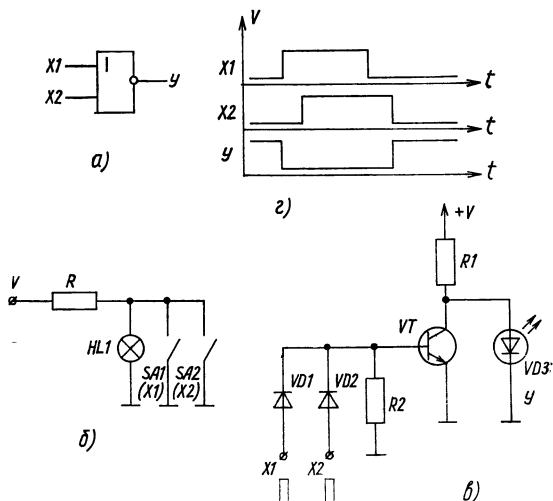


Рис. 7. Логический элемент ИЛИ-НЕ (а), его ана-
логи (б, в) и временные диаграммы (г)

полнить логическую функцию ИЛИ-НЕ в электрическом аналоге этого элемента (рис. 7, б), контакты SA1 и SA2 должны быть соединены параллельно друг другу. А инверсия сигнала символизируется тем, что любое включение контакта, эквивалентное логической 1, гасит лампочку. В другом электрическом аналоге (рис. 7, в) любой положительный уровень на входе заставляет транзистор открыться и шунтировать светодиод, который при этом гаснет.

Как видно из таблицы истинности, логический элемент ИЛИ-НЕ может служить элементом совпадения логических полей.

Еще более сложно связаны входные и выходные сигналы в комбинированных логических элементах типа

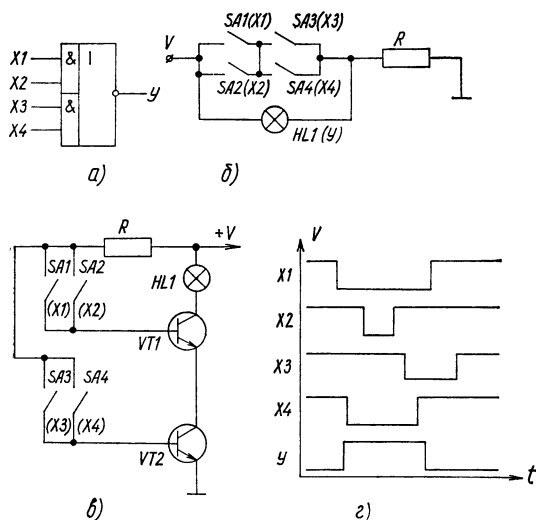


Рис. 8. Логический элемент И-ИЛИ-НЕ (а), его аналоги (б, в) и временные диаграммы (г)

И-ИЛИ, ИЛИ-И, И-ИЛИ-НЕ и др. Условные графические обозначения построены на основе прямоугольника, разделенного на два поля (рис. 8, а): основное (правое) и вспомогательное (левое). Во вспомогательном поле напротив первого (сверху) входа помещают условный знак-метку, символизирующую первую логическую операцию, а в основном — знак-метку второй операции. Зная это, нетрудно расшифровать принцип действия, например, комбинационного элемента **И-ИЛИ-НЕ**.

Элемент И-ИЛИ-НЕ. Сигнал на выходе этого элемента (рис. 8, а) будет выработан при условии, что входные сигналы поданы одновременно на один из входов каждой группы. **И**, действительно, просмотрев аналогии (рис. 8, б, в), убеждаемся, что достаточно соединить цепь через любой из контактов пары X_1 или X_2 , X_3 или X_4 , как лампочка погаснет. Ввиду того что контактов четыре, то количество комбинаций состояний из них будет 16. Это наглядно отображено в таблице состояний (табл. 6).

Работа этого логического элемента и двух предыдущих (**И-НЕ**, **ИЛИ-НЕ**) убеждает нас в том, что логический ноль — тоже сигнал, и не менее важный в работе этих элементов. Мало того, в логическом элементе **И-НЕ** он (0) играет роль блокирующего сигнала. Иначе говоря, ничто не изменится с выходным сигналом, пока на одном из входов будет логический ноль.

Временная диаграмма элемента **И-ИЛИ-НЕ** выглядит более сложно (рис. 8, г), однако, сопоставляя таблицу состояний и выходные сигналы, можно найти простые закономерности, доступные для понимания работы этого элемента.

А теперь осталось повторить названия наиболее распространенных логических элементов и дополнить их буквенными символами маркировки. **И-ЛИ, ИЛИ-ЛЛ, НЕ-ЛН, И-НЕ-ЛА, ИЛИ-НЕ-ЛЕ, И-ИЛИ-НЕ-ЛР.**

Назовем обозначения других цифровых устройств,

которые в дальнейшем будут встречаться на пути освоения микросхем. Триггеры — ТВ, ТМ; регистры — ИР; сумматоры — ИМ; счетчики — ИЕ, шифраторы — ИВ; дешифраторы — ИД.

Значительное место в цифровой технике занимают триггеры. Триггер изображается прямоугольником, разделенным на две части. В первой части имеется название, или, точнее, тип триггера (рис. 9, а). Линии выхода, а их две, символизируют прямой и инверсный выходы. Они имеют названия Q и \bar{Q} . Более сложные обозначения имеют триггеры в левой части, где различными буквами обозначаются входы и входная логика, входы установки в 0 или в 1. На рис. 9, б, в показаны триггеры, выполненные на реле и транзисторах. Переход триггера из одного устойчивого состояния в другое происходит под действием внешних управляющих сигналов.

Таблица 6

X1	X2	X3	X4	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

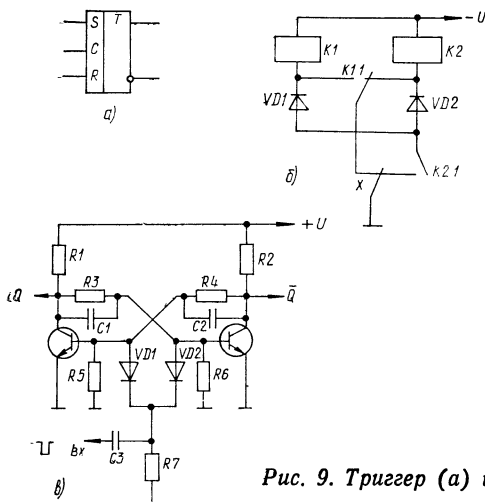


Рис. 9. Триггер (а) и его аналоги (б, в)

По существующим правилам выводы питания интегральных микросхем на принципиальных схемах не показываются. Эти данные можно узнать из справочной литературы.

ПЕРВЫЕ ШАГИ В ОСВОЕНИИ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

С чего начать работу с интегральными микросхемами? Прежде всего, для того чтобы освоить микросхему, надо измерить входные и выходные напряжения на ее выводах в различных режимах. А для этого ее надо разместить на монтажной плате, например размером 80 на 100 мм из стеклотекстолита, гетинакса, винипласта, фанеры или даже картона. В верхней и нижней частях платы (рис. 10, а) закрепляют медные проводники толщиной 0,8—1,2 мм. Предварительно их следует залудить. Они

будут выполнять роль шинок питания. По всей площади платы через каждые 10 мм необходимо просверлить отверстия диаметром 0,8—1,0 мм для навески деталей схемы.

Монтаж микросхем можно осуществить и другим довольно распространенным способом. Кусок фольгированного стеклотекстолита или гетинакса размечают под

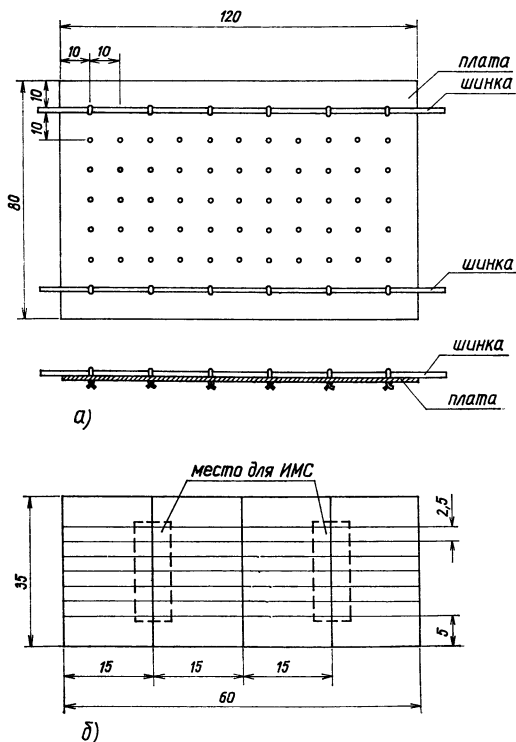


Рис. 10. Монтажные платы: навесная (а) и печатная (б)

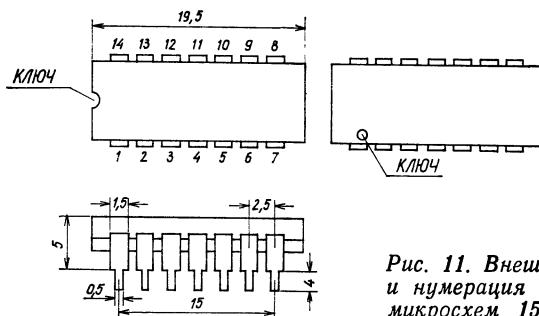


Рис. 11. Внешний вид и нумерация выводов микросхем 155 серии и 176 серии

необходимое количество корпусов интегральных микросхем, как показано на рис. 10, в. Далее резакон, изготовленным из ножовочного полотна, а еще лучше из полосковой инструментальной стали Р18 толщиной 1,8—2,0 мм, делают прорезы фольгированного слоя. Образующиеся островки зачищают наждачной бумагой и залуживают. На них сверху, предварительно отформовав выводы, припаивают микросхемы.

Микросхемы К155 серии, наиболее доступные для широкого применения, имеют прямоугольный корпус с 14 или 16 выводами (рис. 11), расположенными в один ряд по двум противоположным сторонам. Размер шага плоских выводов равен 2,5 мм. Корпус микросхемы К155 пластмассовый, а микросхемы КМ155 — керамический. Ключ, от которого производится нумерация выводов в микросхемах К155, обозначается белой точкой или углублением, а у керамических корпусов (КМ155) — полукруглой выемкой. Нумерация выводов осуществляется от ключа против часовой стрелки (смотреть сверху на ключ). Напряжение питания микросхем 155 серии равно $5,0 \pm 0,25$ В.

Итак, у нас готова монтажная плата. Мы знаем, где какие выводы у микросхемы. Осталось только добавить,

что пайку лучше производить паяльником мощностью от 25 до 40 Вт.

Наиболее распространенной микросхемой в 155-й серии является К155ЛА3. В качестве первого шага в изучении микросхем возьмем ее и мы. Она содержит четыре элемента 2И-НЕ. На рис. 12, а показано ее условное обозначение, нумерация выводов и схем ее изучения. Все четыре элемента этой микросхемы питаются от одного общего источника постоянного тока, но каждый из них работает как самостоятельное логическое устройство. Цифра 2 в названии микросхемы указывает на то, что ее элементы имеют по два входа. Для опытов можно использовать любой из них. Микросхему выводами 7 и 14 припаивают к шинкам питания. Не забывайте: вывод 14 — на плюс источника питания, а вывод 7 — на минус, который является также общим проводником — «землей».

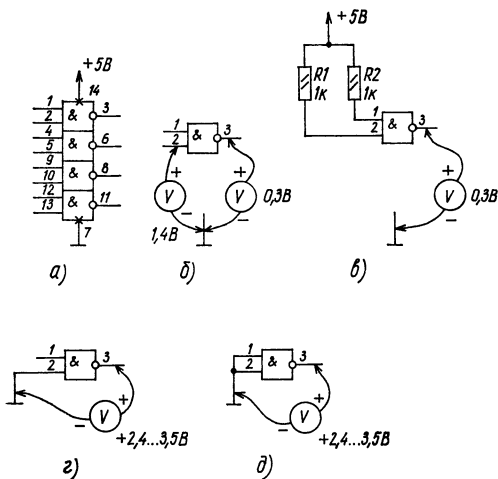


Рис. 12. Опыты с микросхемой К155ЛА3

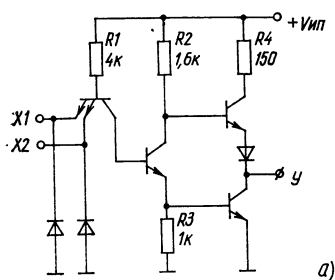
Для измерения напряжения на выводах необходим вольтметр с пределом измерения до 10 В. Подойдут для этих целей комбинированные приборы типа Ц-20, ТЛ-4, Ц4312 и др.

Подключите источник питания напряжением 5 В. (Для опытов можно использовать источник питания 4,5 В.) Затем произведите измерение напряжений на всех неподсоединенных входах, как показано на рис. 12, б. Для этого минус вольтметра подсоедините к общему проводнику, а плюс поочередно соединяйте с выводами: 1, 2, 4, 5, 9, 10, 12, 13. Вольтметр покажет напряжение около +1,4 В. Теперь проведите замеры выходных напряжений на выводах: 3, 6, 8, 11. Значение этих напряжений будет близко к нулю (+0,3 В). А теперь один или оба из входов, например вывод 1, соедините с плюсом источника питания через резистор 1—1,5 кОм (рис. 12, в). Снова определите значение напряжения на выходе первой ячейки (вывод 3). Напряжение на выходе не изменилось. Это говорит о том, что не подсоединенный куда-то вход ячейки эквивалентен подаче логической 1.

Подадим на один из входов логический ноль. Проще всего это сделать перемычкой от вывода 1 к минусу источника питания. Напряжение на выходе (вывод 3) изменилось и стало +2,4 В, что соответствует логической 1. Что бы мы ни подавали на второй вход этой ячейки — логический 0 или логическую 1, ничто не изменит состояния на выходе. Это говорит о том, что логический ноль на входе блокирует ячейку от воздействия других сигналов.

ЭЛЕМЕНТЫ ТТЛ — ЧТО ЭТО?

Основу цифровых интегральных микросхем широкого применения составляют элементы ТТЛ (транзисторно-транзисторной логики). Основой ТТЛ элементов явля-



a)

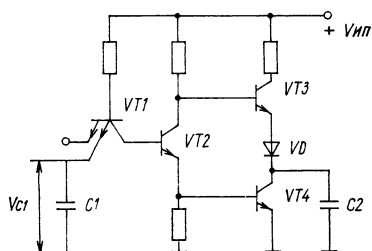


Рис. 15

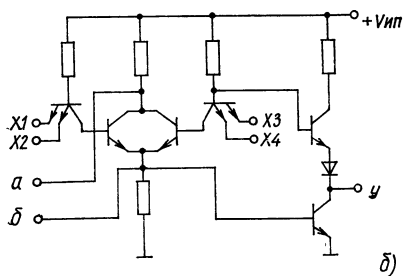


Рис. 13

Рис. 13. Базовые элементы
ТТЛ: И-НЕ (а),
И-ИЛИ-НЕ (б)

Рис. 14. Включение резистора
на входе и выходе ТТЛ
элемента

Рис. 15. Включение конденсатора
на входе и выходе
ТТЛ элемента

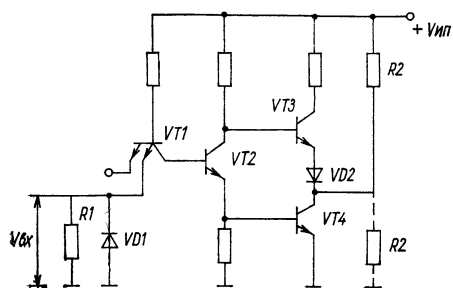


Рис. 14

ются многоэмиттерные транзисторы, используемые во входной цепи элементов. Многоэмиттерные транзисторы имеют от 2 до 8 эмиттеров, объединенных одним слоем базы, и общий коллектор. На рис. 13,а показана упрощенная схема ТТЛ-элемента, реализующая логическую функцию И-НЕ, с простым инвертором. На рис. 13,б изображена ячейка, выполняющая функцию И-ИЛИ-НЕ.

Включение сопротивления на вход элемента. Пусть к одному или нескольким параллельно соединенным входам элемента включено сопротивление R_1 (рис. 14). Это может быть сопротивление резистора или входное сопротивление предыдущей цепи. При этом на входе создается напряжение $V_{вх}$ за счет протекания тока по этому резистору. Изменение величины сопротивления ведет к изменению $V_{вх}$. При достаточно большом R_1 (например, при R_1 более 2 кОм) входное напряжение достигает уровня, при котором VT1 насыщается. После насыщения входное напряжение будет изменяться незначительно. Таким образом, включение R_1 больше 2 кОм можно рассматривать как подачу сигнала на вход элемента. Заметим, что при некотором значении R_1 возможно самовозбуждение элемента. Для защиты VT1 от больших отрицательных напряжений ставится защитный диод.

Включение сопротивления на выходе элемента. Сопротивление R_2 включено между плюсом источника питания и выходом элемента (рис. 14). При R_2 очень большим VT4 закрыт, выходное напряжение равно, например, 3,6 В. При включении сопротивления R_2 менее 100 кОм через него на катод диода VD2 подается высокий потенциал. Диод VD2 практически закрывается. Таким образом, включение R_2 приводит к тому, что выходное напряжение возрастает, что иногда требуется.

Сопротивление R_2 включено параллельно транзистору VT4, что ведет к изменению статических и динамиче-

ских характеристик элемента. С уменьшением $R2$ уменьшается логический уровень выходного напряжения, и поэтому сопротивление $R2$ не может быть меньше некоторого значения, при котором выходное напряжение становится меньше допустимого, т. е. менее 2,4 В. Обычно $R2$ должно быть не менее 230 Ом.

Включение емкости на входе элемента. Пусть в исходном состоянии напряжение на конденсаторе $C1$ (рис. 15) равно 0. При $T=0$ включается источник питания, конденсатор заряжается током эмиттера, практически равным току базы $VT1$. По мере заряда конденсатора растет входное напряжение, и с некоторого момента выходное напряжение начнет довольно быстро уменьшаться. При напряжении на конденсаторе, равном пороговому, выходное напряжение логического элемента принимает значение, близкое к нулю. Заряд конденсатора практически прекращается.

Включение емкости на выходе элемента. При включении емкости $C2$ на выходе элемента (рис. 15) увеличивается время задержки и длительность выходных сигналов. При переключении элемента из 1 в 0 заряженный до $V_{пит}$ конденсатор $C2$ разряжается через открытый выходной транзистор $VT3$, при этом разрядный ток может достигать большой величины, что может привести к повреждению транзистора $VT3$.

При переключении элемента из 0 в 1 конденсатор на выходе повышает потребление тока, что является причиной взаимных помех между элементами. Для ограничения зарядного (разрядного) тока дополнительно включают в цепи разряда-заряда резистор.

Соединение микросхем между собой проводниками вносит в нагрузку ячеек не только емкость монтажа, но и рассредоточенную активную нагрузку. Поэтому при построении разветвленных логических цепей необходи-

мо, чтобы каждый логический элемент обладал определенной нагрузочной способностью по входу и выходу, т. е. мог работать по нескольким логическим входам и одновременно управлять несколькими входами других логических элементов.

Нагрузочную способность логического элемента принято выражать коэффициентом разветвления по выходу ($P_{\text{раз}}$) и коэффициентом объединения по входу ($K_{\text{об}}$). Под коэффициентом разветвления по выходу понимают наибольшее число входов логических элементов, которые можно подключать к выходу данного логического элемента, не вызывая искажений формы и амплитуды сигнала, выходящих за границы зон 1 и 0. Коэффициент объединения по входу равен допустимому числу входов логических элементов. В логических схемах средние значения коэффициентов разветвления и объединения примерно равны и составляют 2—4, хотя имеются специальные микросхемы с большим коэффициентом разветвления, достигающим значения 30.

Следует отметить, что со стороны входа каждый логический элемент представляет собой нелинейное сопротивление, характер и значение которого определяются комбинацией и значением сигналов на других входах этого же элемента и разбросом параметров схемы логического элемента. Кроме того, в реальной логической схеме каждый логический элемент может быть нагружен на разное число других логических элементов и соединен с ними линиями связи различной длины и конфигурации. В результате условия работы логического элемента в реальной схеме могут существенно отличаться от идеальных.

ПОСТРОЕНИЕ СХЕМ НА ИНТЕГРАЛЬНЫХ ЭЛЕМЕНТАХ

Ждущий мультивибратор. Схема ждущего мультивибратора изображена на рис. 16, а. Управляющий (запускающий) импульс подается на вход элемента $DD1.1$. В исходном состоянии $U_{вх}$ равно логической единице (никуда не подключен вход), а напряжение $U_{вх.2}$ равно падению напряжения на резисторе R от входного тока элемента $DD1.2$, низкое и меньше U порогового; поэтому элемент $DD1.2$ закрыт, $DD1.1$ открыт и $U_{вых}=0$.

Запуск и опрокидывание. Пусть в момент T_1 на вход элемента $DD1.1$ поступает отрицательный запускающий импульс (рис. 16, б). Во время протекания импульса на входе $DD1.1$ действует сигнал 0. В результате запирается элемент $DD1.1$, на его выходе образуется положительный перепад напряжения, который передается через конденсатор C на вход элемента $DD1.2$. Последний отпирается, на его выходе напряжение становится равным 0, и этим уровнем напряжения поддерживается в закрытом состоянии элемент $DD1.1$ и после окончания действия запускающего импульса. Таким образом, подача запускающего импульса привела к опрокидыванию в схеме и тем самым к появлению соответствующих скачков напряжения на выходах элементов. Состояние, в ко-

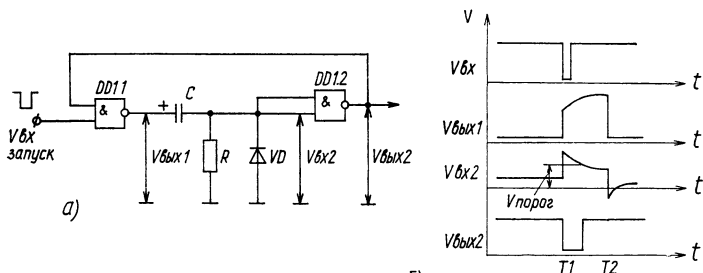


Рис. 16. Ждущий мультивибратор

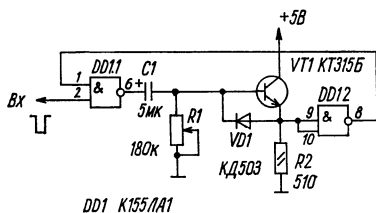


Рис. 17. Ждущий мультивибратор с транзистором

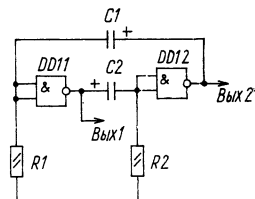


Рис. 18. Симметричный мультивибратор на логических элементах И-НЕ.

тором элемент $DD1.1$ закрыт, а $DD1.2$ открыт, является квазиравновесным. В этом состоянии происходит заряд конденсатора C через выходное сопротивление элемента $DD1.1$ и резистор R . По мере заряда конденсатора убывает ток заряда и напряжение $U_{вх.2}$ на резисторе. Вместе с тем растет напряжение $U_{вых.1}$ на выходе элемента $DD1.1$. При достижении величины напряжения $U_{вх.2}$ порогового уровня элемент $DD1.2$ начинает закрываться. Длительность состояния промежуточного неустойчивого равновесия определяет длительность формируемого импульса.

Обратное опрокидывание. В процессе запираия элемента $DD1.2$ возрастает напряжение на его выходе, и при достижении им порогового значения открывается элемент $DD1.1$. Таким образом, после момента $T2$ оба элемента $DD1.1$ и $DD1.2$ оказываются в открытом состоянии, и в результате действия положительной обратной связи возникает восстановительный процесс, приводящий к быстрому отпиранию элемента $DD1.1$ и запираию $DD1.2$. Теперь, после обратного опрокидывания, происходит процесс восстановления исходного состояния, связанный с разрядом конденсатора C через выходное сопротивление открытого элемента $DD1.1$ и диод, входящий в состав элемента. Нагрузка обычно подклю-

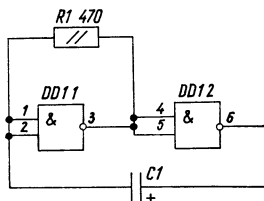
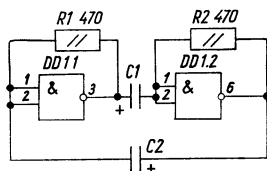
чается к выходу элемента *DD1.2*. Это связано с тем, что импульс на выходе этой ячейки имеет лучшую форму, и, кроме того, очевидно, что подключение нагрузки к выходу *DD1.1* приводит и к изменению длительности формируемого импульса. Если запускающий импульс по длительности больше времени опрокидывания, то процесс включения *DD1.2* будет происходить плавно.

На рис. 17 показан ждущий мультивибратор, включающий не только интегральные микросхемы, но и транзистор. Благодаря тому, что транзистор включен по схеме эмиттерного повторителя, временные параметры этого мультивибратора в десятки раз больше, чем при тех же значениях времязадающего конденсатора и резистора.

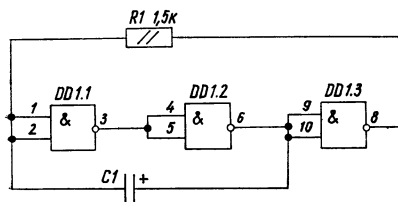
Мультивибратор. Схема мультивибратора на элементах И-НЕ приведена на рис. 18. Она очень похожа на схему ждущего мультивибратора, работу которого мы только что рассмотрели, и отличается лишь тем, что в него введена еще одна времязадающая *RC*-цепь. Процесс формирования импульсов в рассматриваемой схеме аналогичен процессам в схеме ждущего мультивибратора. Схема имеет два состояния: в одном состоянии элемент *DD1.1* закрыт, а *DD1.2* открыт, в другом — все происходит наоборот.

Пусть, например, элемент *DD1.1* закрыт, *DD1.2* — открыт, при этом конденсатор *C2* заряжается выходным током элемента *DD1.1*, протекающим через резистор *R2*. Напряжение на входе *DD1.2* положительно и достаточно велико. Оно поддерживает *DD1.2* в открытом состоянии. По мере заряда конденсатора *C2* убывает зарядный ток и уменьшается напряжение на резисторе *R2*. В момент достижения порогового уровня начинает записываться элемент *DD1.2* и возрастать его выходное напряжение. Рост этого напряжения передается через конденсатор *C1* на выход элемента *DD1.1*, последний отпирается, и развивается обратный процесс изменения токов

и напряжений, завершающийся полным запирающим элементом $DD1.2$ и отпиранием $DD1.1$ — переходом мультивибратора во второе неустойчивое состояние. Теперь будет заряжаться конденсатор $C1$ через резистор $R1$ и выходное сопротивление элемента $DD1.2$, а конденсатор $C2$ — через выходное сопротивление элемента $DD1.1$. Таким образом в мультивибраторе имеет место автоколебательный процесс.



На рис. 19 приводятся варианты мультивибраторов, в двух из которых используется только один времязадающий конденсатор и один резистор. Релаксационный процесс здесь происходит за счет того, что в разные фазы колебаний конденсатор и резистор, оставаясь подключенными к одной точке (входу ячейки), другими попеременно подключаются то к высокому потенциалу через выходное сопротивление элемента, то к низкому потенциалу через открытый транзистор ячейки.



Все микросхемы К155ЛА3

Рис. 19. Генераторы на логических элементах

ОПЫТЫ С МУЛЬТИВИБРАТОРАМИ

Цель опытов заключается в том, чтобы проверить на практике работоспособность собранной схемы и выяснить, при каких условиях она работает и как изменяются ее временные параметры. Схема, которую предлагается собрать, изображена на рис. 20. После сборки ее на монтажной плате не спешите подключать питание. Еще раз внимательно проверьте правильность монтажа.

Хочется предостеречь начинающих осваивать микросхемы от грубой ошибки — не пользуйтесь монтажными схемами! Думайте и стройте конструкции только по принципиальным схемам. Это поможет вам быстрее разобраться в их работе, а значит, скорее находить в них неизбежные неисправности.

Итак, все проверено, можно включать. Однако чем проверить работу мультивибратора? Вольтметром, светодиодом, головными телефонами, осциллографом? Да, действительно, можно, но в каждом конкретном случае надо выбирать наиболее приемлемое и доступное средство. Данная схема позволяет определить автоколебания всеми этими приборами, за исключением, как это ни странно, осциллографа. Если осциллограф не имеет мед-

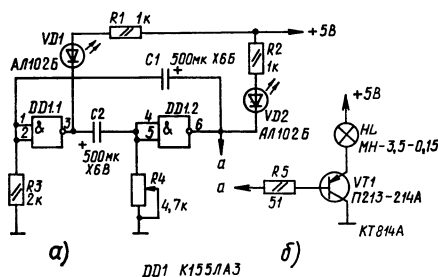


Рис. 20. Опытная проверка мульти-
вибратора

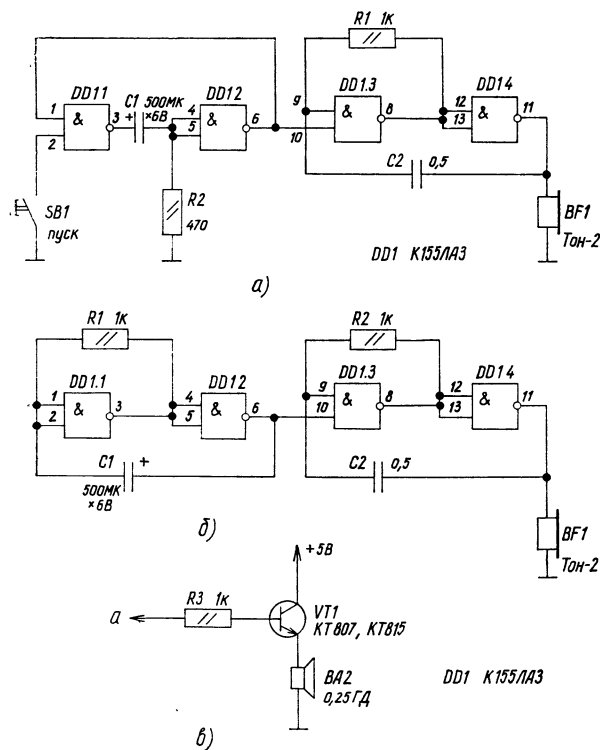


Рис. 21. Генераторы-гудки

ленной развертки, ничего хорошего на экране не увидите, кроме всплесков линии развертки. В отсутствие светодиодов можно воспользоваться схемой индикации (рис. 20, б).

Мультивибратор заработал, лампочка мигает. Поверните плавно ручку резистора $R4$. Длительность свечения лампочки стала меняться: то увеличивается, если вращать в одну сторону, то уменьшается при вращении об-

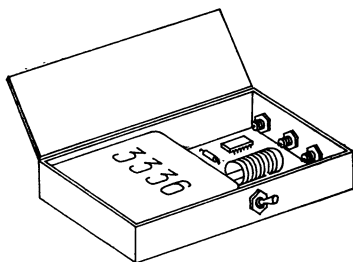
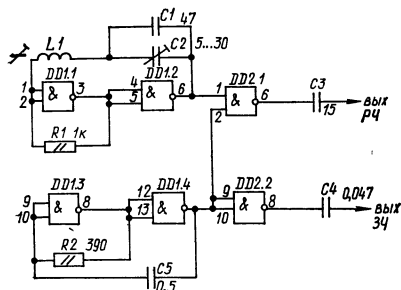


Рис. 22. Комбинированный пробник

Рис. 23. Внешний вид пробника

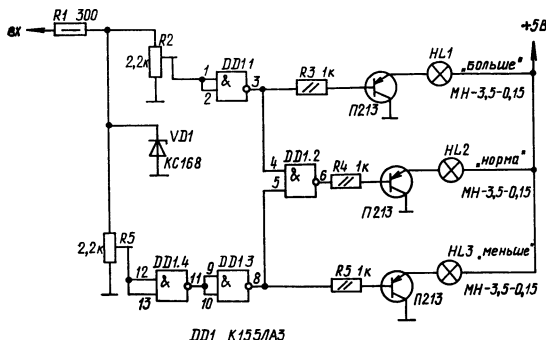


Рис. 24. Индикатор напряжения

ратно. При этом изменяются и паузы. При равенстве паузы и времени свечения мультивибратор становится симметричным.

Если вы подключите лампочки с транзисторами на выходы обоих элементов, то получите готовую конструкцию игрушки с мигающими глазами.

На рис. 21 представлены схемы со звуковой индикацией. В первой имитируется гудок, который звучит в те-

чение секунды сразу же после кратковременного нажатия кнопки (рис. 21, а). Вторая схема имитирует прерывистый гудок (рис. 21, б). Частота повторения гудка регулируется резистором $R1$ и конденсатором $C1$, а высота тона гудка — $R2$, $C2$.

Комбинированный пробник. Цифровые интегральные микросхемы, обладая широкими возможностями, позволяют создавать на их базе как низкочастотные, так и высокочастотные устройства. Примером могут служить звуковые и радиочастотные пробники. Принципиальная схема такого пробника изображена на рис. 22. Высокочастотный генератор собран на элементах $DD1.1$, $DD1.2$. Частота его определяется индуктивностью катушки $L1$ и емкостью конденсаторов $C1$, $C2$. Если необходимо, например, чтобы пробник работал в диапазоне 3—7 МГц, катушку следует наматывать на каркас диаметром 8 мм с сердечником из феррита М600НМ проводом ПЭЛ-0,3. Она должна содержать 50 витков.

Мультивибратор на элементах $DD1.3$, $DD1.4$ вырабатывает низкочастотные колебания, которые модулируют высокочастотное импульсное напряжение через ячейку $DD2.1$.

Пробник лучше питать от гальванической батареи, например 3336Л, напряжением 4,5 В. Конструктивно пробник можно разместить в пластмассовой коробочке (рис. 23).

Индикатор напряжения. В ряде случаев можно применить индикатор напряжения, схема которого приведена на рис. 24. Он может определять напряжение от 4,75 до 5,25 В. И состоит из трех каналов: на элементе $DD1.1$ — первый, на элементе $DD1.2$ — второй, на элементах $DD1.3$, $DD1.4$ — третий. Первый канал настроен так, что при входном напряжении больше 5,25 В на элемент $DD1.1$ с резистора $R2$ поступает логическая 1. При этом на выходе $DD1.1$ будет логический 0 и лампочка $HL1$ засветится. В третьем канале при напряжении 4,75 В

на выходе элемента *DD1.4* будет логический 0, горит лампочка *HL3*. Если же на выходах элементов *DD1.1* и *DD1.4* логические 1, т.е. напряжение питания лежит в заданных пределах, то на выходе *DD1.2* логический 0, светится лампочка *HL2* — «норма».

Резистор *R1* и стабилитрон *VD1* служат для предотвращения выхода индикатора из строя в случае значительного превышения напряжения.

Налаживание индикатора осуществляется следующим образом. Подав напряжение 5,25 В подстроечным резистором *R2*, добиваются свечения лампочки *HL1*. Уменьшив входное напряжение до 4,75 В и регулируя сопротивление *R5*, добиваются свечения лампочки *HL3*.

Данный индикатор может служить пробником логического состояния элементов, а также использоваться в схемах автоматики. Транзистор и лампочку можно заменить светодиодом, например АЛ102Б.

Генератор импульсов переменной частоты. У генератора импульсов, схема которого приведена на рис. 25, частота следования составляет от 1 Гц до 100 кГц. Он имеет независимую регулировку частоты следования и скважности резисторами *R5* и *R1* соответственно.

Генератор выполнен на транзисторе *VT1* и элементах *DD1.1*, *DD1.2*. Элемент *DD1.3* и микросхема *DD2* являются выходными усилителями. Генератор охвачен двумя цепями обратной связи: с выхода элемента *DD1.2* на базу и эмиттер транзистора *VT1*. Принцип его работы основан на заряде-разряде конденсаторов *C1* — *C6*.

При разряженном конденсаторе транзистор *VT1* закрыт. При этом на выходе элемента *DD1.2* будет высокий логический уровень и конденсатор начинает заряжаться через диод *VD2* и левую (по схеме) часть переменного резистора *R1*. Заряд происходит до тех пор, пока напряжение на базе транзистора *VT1* не превысит напряжения на его эмиттере, которое задается делителем, состоящим из резисторов *R3*, *R5*.

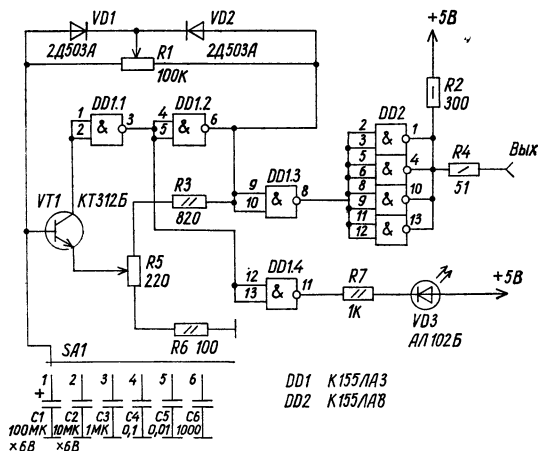


Рис. 25. Генератор импульсов

После открытия транзистора на выходе элемента DD1.2 появляется логический 0. Конденсатор начинает разряжаться через диод VD1 и правую часть резистора R1 до достижения на нем напряжения около 0,6 В. Затем начинается новый цикл. Таким образом переменным резистором R1 обеспечивается изменение скважности импульсной последовательности с сохранением длительности периода, так как при перемещении движка резистора R1 одновременно изменяются постоянные времени заряда и разряда, а их сумма остается постоянной. Все элементы генератора смонтированы на печатной плате (рис. 26'). Самостоятельного блока питания генератор не имеет и смонтирован, как и пробник, в пластмассовой коробочке размером 30×70×145 мм.

Тестер для транзисторов. Иногда возникает необходимость быстро определить годность биполярных транзисторов различной структуры (*p-n-p*, *n-p-n*). Для этого достаточно правильно вставить испытуемый транзистор

в цоколь, и индикатор покажет его работоспособность. Схема такого испытателя изображена на рис. 27.

На элементах *DD1.1*, *DD1.2* и *DD1.3* собран генератор, работающий на частоте 1 Гц. Проверка транзисторов различной структуры без переключения возможна благодаря подаче на эмиттер и коллектор испытуемого транзистора то низкого, то высокого потенциала, что эквивалентно смене полярности питающего напряжения.

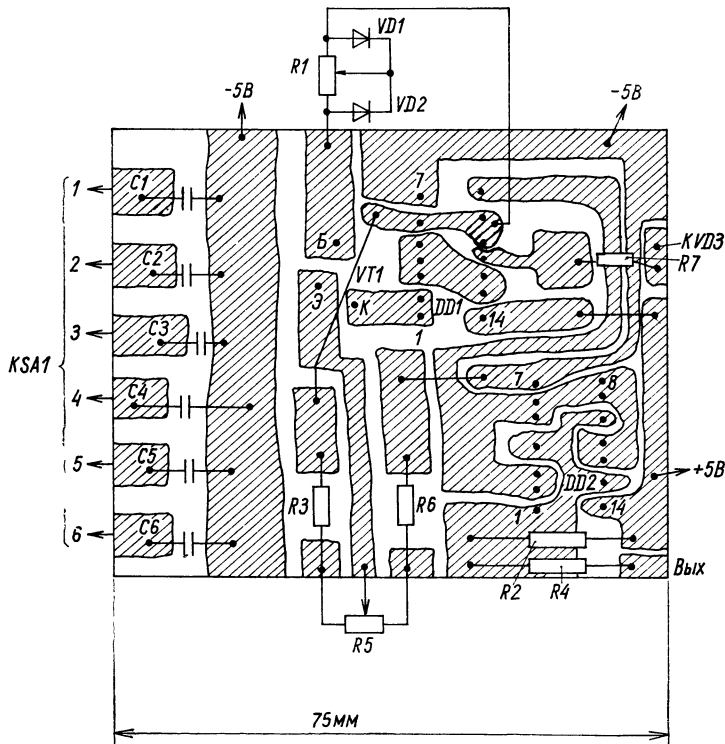


Рис. 26. Печатная плата генератора импульсов

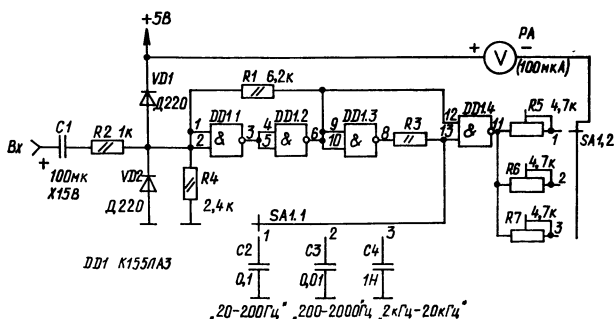


Рис. 28. Аналоговый частотомер на одной микросхеме

входного сигнала. Их применяют для запуска формирователя импульсов на элементах DD1.3, DD1.4, которые в совокупности с резистором R3 и одним из конденсаторов C2—C4 образуют линию задержки с фиксированной длительностью и амплитудой. Выходные импульсы

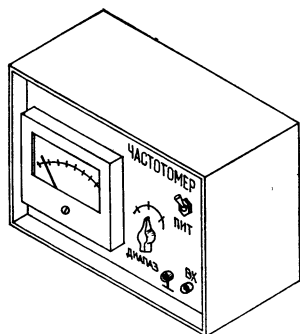


Рис. 29. Внешний вид аналогового частотомера

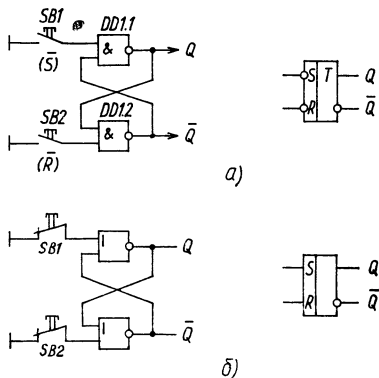


Рис. 30. RS-триггеры на элементах И-НЕ (а) и ИЛИ-НЕ (б)

подаются на прибор, отклонение стрелки которого из-за инерционности подвижной системы пропорционально среднему току, протекающему через его рамку.

Диоды $VD1$ и $VD2$ ограничивают входное напряжение. Длительность выходного импульса формирователя определяется постоянной времени цепочки $R3, C2—C4$ и должна быть примерно в 5—10 раз меньше периода наивысшей измеряемой частоты. При указанных на схеме номиналах компонентов схемы максимальная измеряемая частота соответствует 20 кГц. Подстроечные резисторы $R5—R7$ используются при калибровке частотомера на полное отклонение стрелки индикатора. Калибровку частотомера можно осуществить по образцовому частотомеру или стандартному генератору, например ГЗ-33. Шкала частотомера — общая для всех диапазонов измерения и практически равномерная. Поэтому надо только определить начальную и конечную границы шкалы применительно к одному из них.

Конструктивно частотомер можно выполнить в деревянном или пластмассовом корпусе (рис. 29). На передней панели расположены индикаторный прибор, входные гнезда, переключатель диапазонов и тумблер включения питания. Прибор питается от внешнего стабилизированного источника питания напряжением 5 В.

ТРИГГЕРЫ

Триггер — это элемент цифровых устройств, который обладает двумя устойчивыми состояниями.

Триггеры различаются по степени сложности построения, своим функциональным возможностям, способу управления.

Входы, как и сигналы, подаваемые на них, делятся на информационные и вспомогательные. Информационные сигналы через соответствующие входы управляют

состоянием триггера. Сигналы на вспомогательных входах служат для предварительной установки триггера в заданное состояние и его синхронизации. Вспомогательные входы могут при необходимости выполнять роль информационных. Входы и выходы триггеров, как и соответствующие им сигналы, принято обозначать буквами $S, R, I, K, D, Q, \overline{Q}$.

Триггеры классифицируют по ряду признаков. По функциональным возможностям выделяют триггеры: с раздельной установкой 0 и 1 (RS -триггер); с приемом информации по одному входу (D -триггер, или триггер задержки); универсальный (IK -триггер).

По способу приема информации триггеры подразделяют на асинхронные и синхронные (тактируемые). Асинхронные триггеры реагируют на информационные сигналы в момент их появления на входе. Синхронные — при наличии разрешающего сигнала на специально предусмотренном входе C .

Асинхронные RS -триггеры. Имеют два информационных входа: S и R для установки 1 и 0 соответственно, а также два выхода: прямой Q и инверсный \overline{Q} . Состояние триггера характеризуется сигналом на прямом выходе и определяется комбинацией входных сигналов.

Таблица 7

S	\overline{R}	Q^{n+1}	Режим
0	0	—	запрещено
0	1	1	установка 1
1	0	0	установка 0
1	1	Q^n	хранение

Асинхронный RS -триггер обычно строится на двух логических элементах И-НЕ, либо ИЛИ-НЕ (рис. 30, а, б), охваченных перекрестными обратными связями.

Если обозначить состояние триггера в момент изменения входных сигналов индексом n , а после переключения — индексом $(n+1)$, то закон функционирования триггера, изображенного на рис. 30, а, может быть описан табл. 7. Для триггера на элементах И-НЕ управляющим воздействием обладают нолевые уровни информационных сигналов. Поэтому информационные входы и соответствующие сигналы таких триггеров обозначаются как инверсные.

Для триггера на элементах ИЛИ-НЕ (рис. 30, б) при комбинации $S=1, R=0$ в триггер записывается 1 независимо от предыдущего состояния. При другом наборе входных сигналов $S=0, R=1$ триггер устанавливается в 0. Комбинация $S=R=0$ является нейтральной, по-

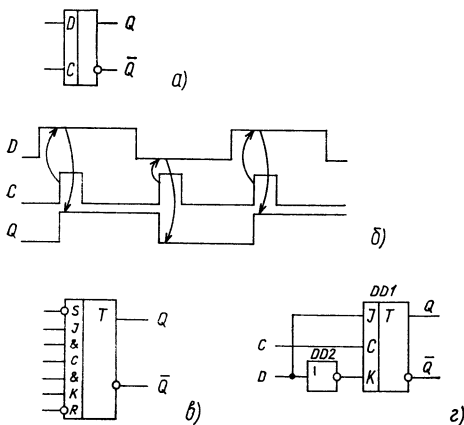


Рис. 31. D -триггер (а), временные диаграммы D -триггера (б), JK -триггер (в), JK -триггер вместо D -триггера (г)

сколько при ней имеет место режим хранения информации.

При нейтральной комбинации сигналов на информационных входах триггер может находиться в одном из состояний устойчивого равновесия ($Q=1$, $\overline{Q}=0$ или $Q=0$, $\overline{Q}=1$) сколь угодно долго. Комбинация $S=R=1$ является запрещенной, т. к. она приводит к нарушению закона работы триггера и неопределенности его состояния. Если после этого на входы будет подана нейтральная комбинация сигналов, триггер перейдет в одно из состояний устойчивого равновесия, но предугадать это новое состояние триггера невозможно.

D-триггер. Имеет один информационный (D -вход) и вход для синхронизирующего импульса C (рис. 31). Основное назначение D -триггера — задержка сигнала, поданного на вход. Как видно из временной диаграммы (рис. 31, б), изменение входного сигнала не сказывается на состоянии триггера и только при $C=1$ триггер принимает состояние, определяемое входным сигналом. Для получения режима счетного триггера вход D соединяют с выходом \overline{Q} .

ИК-триггер. Обычно имеет не менее пяти входов (рис. 31, в): R и S — вход установки в 0 и 1 соответственно, C — вход тактовых импульсов, I и K — управляющие входы. При поступлении низкого уровня на вход R триггер устанавливается в нулевое состояние, на вход S — в единичное.

Сложнее работа триггера при подаче сигналов на входы C , I и K . Здесь следует различать триггеры двух разновидностей — универсальные и синхронные. Наиболее простой режим универсального $ИК$ -триггера осуществляется при высоком уровне напряжения на входах I и K . В этом случае $ИК$ -триггер работает как обычный триггер со счетным входом: при поступлении каждого импульса на тактовый вход C (после спада импульса) его состояние меняется на противоположное.

Если на I и K установлен низкий уровень, то состояние триггера при подаче импульсов на вход C не меняется. Если на входе I высокий уровень, а на K низкий, то после спада импульса на входе C и выходе Q появляется высокий уровень. И наоборот, если на I низкий уровень, на входе K высокий, то на выходе Q появляется низкий уровень. Когда на входе C имеется низкий уровень, то изменение сигналов на входах I и K не влияет на состояние триггера. Если же на входе C высокий уровень, то спад на входе I приводит к появлению на выходе Q высокого уровня, спад на входе K — низкого. Этот режим работы универсального триггера позволяет в некоторых случаях упростить построение различных счетчиков.

Основным отличием синхронных триггеров от универсальных является то, что изменение состояния первых может происходить лишь по спаду импульсов на входе C , а также при поступлении низкого уровня на входы R и S . При этом, если во время действия положительного импульса на входе C уровни сигналов на входах I и K не меняются, работа синхронного триггера не отличается от универсального. В том случае, когда во время действия высокого уровня на входе C триггер находится в нулевом состоянии и на входе I присутствует (хотя бы кратковременно) также высокий уровень, то после спада сигнала на входе C триггер переключится в состояние 1, причем это произойдет независимо от характера сигналов на входах I и K в момент спада сигнала на входе C . Аналогично, если во время действия на входе C сигнала высокого уровня триггер находится в состоянии 1 (на выходе Q), а на входе K присутствует (хотя бы кратковременно) сигнал высокого уровня, по спаду сигнала на входе C , триггер переключится в состояние 0, т. е. триггер запоминает импульсы, приходящие на входы I и K .

На рис. 31, г показан IK -триггер, работающий как D -триггер.

ПРИМЕНЕНИЕ ТРИГГЕРОВ

Закати шарик. Эта игра с использованием интегральных микросхем была опубликована на страницах журнала «Радио» в 1980 году. Фрагмент ее схемы мы повторим на рис. 32. Суть игры заключается в том, чтобы с помощью металлического шарика, прокатываемого по игровому полю, последовательно замкнуть контакты *SA1*, *SA2*, *SA3* и т. д. В ином порядке прийти к финишу просто невозможно. Положим, что после нажатия кнопки «Старт» замкнутся контакты *SA1*. Полевой логический уровень переведет элемент *DD1.1* в единичное состояние и тем самым даст разрешающий единичный потенциал на элемент *DD1.4*. В противном случае замыкание контакта *SA2* не привело бы к желаемому результату. Вначале элемент *DD1.3* перейдет в единичное состояние, но после размыкания контактов снова вернется в исходное состояние, так как на выходе 10 все время присутствует логическая единица от ячейки *DD1.4*. Самоблокировки *RS*-триггера нет, не будет и разрешающего единичного потенциала на выходе 8 *DD1.3*. Точно так же работают и другие *RS*-триггеры. Таким образом *RS*-триггеры могут

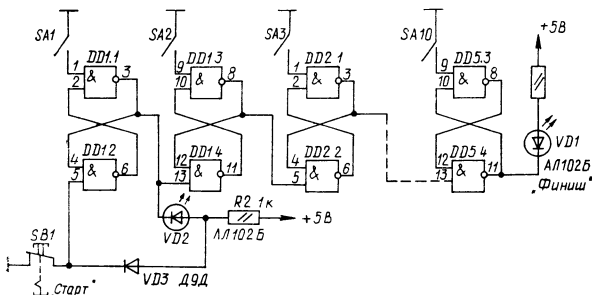
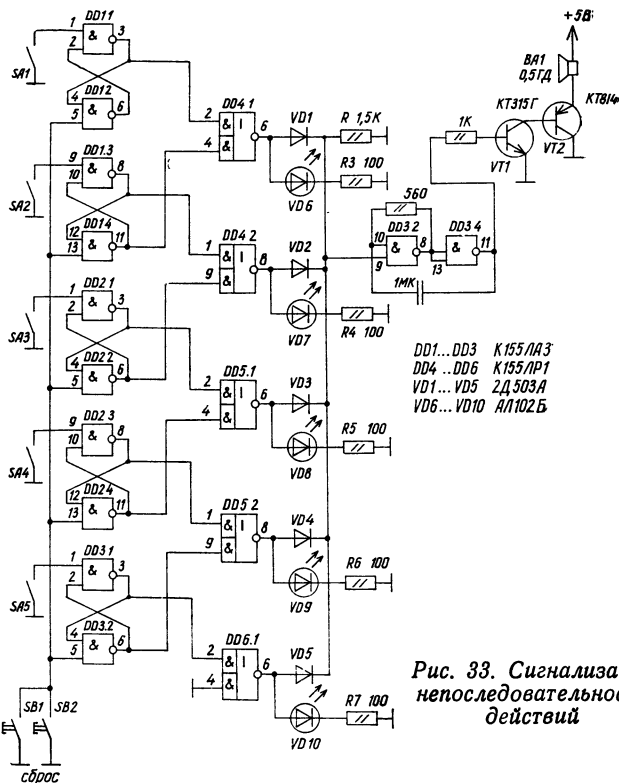


Рис. 32. Фрагмент игрового аттракциона «Закати шарик»



использоваться в устройствах, где необходимо контролировать порядок поступления сигналов.

Сигнализатор непоследовательности действий. Положим теперь, имеется тренажер, например авиационно-космический, в котором действовать органами управления надо безошибочно. Снабдим каждый управляющий орган электрическим контактом, а затем соединим их с рядом *RS*-триггеров. Для того чтобы заметить ошибку

оператора, введем в устройство звуковой сигнализатор. Схема такого устройства предложена на рис. 33. Оно называется сигнализатором непоследовательности действий оператора авиационно-космического тренажера.

Прибор имеет два функциональных блока: датчиков и сигнализации. В блоке датчиков несколько *RS*-триггеров (по числу датчиков) *DD1—DD3*. В блоке сигнализации несколько схем совпадения *DD4—DD6*. В качестве сигнального устройства служит звуковой генератор на элементах *DD3.3*, *DD3.4* и усилитель мощности на транзисторах *VT1*, *VT2*.

Работает прибор следующим образом. Пусть замкнется датчик № 1 (*SA1*). Сработает *RS*-триггер *DD1.1*, *DD1.2*, при этом на его выводе 3 появляется высокий потенциал. Этот потенциал передается на вывод 2 элемента *DD4.1*. Если на выводе 2 *DD4.1* высокий логический уровень, а на выводе 4 того же элемента логический ноль, то на выводе 6, т. е. выходе, сохранится логический ноль.

При срабатывании датчика № 2 происходят действия, аналогичные вышеописанному.

Теперь предположим, что после датчика № 2 сработает датчик № 4 (нарушена последовательность действий). Логический ноль с вывода 11 *DD 2.4* поступает на вывод 4 ячейки *DD5.1*. На этой же ячейке на выводе 2 *DD5.1* уже был логический ноль, поэтому на выходе этого элемента (*DD5.1*) появляется высокий потенциал, который возбуждает генератор *DD3.3*, *DD3.4*. Слышится гудок из динамической головки *BA1*, сигнализирующий о нарушении последовательности действий. Инструктор тренажера или сам обучающийся нажимает кнопку «Сброс», все триггеры возвращаются в исходное состояние.

Количество датчиков и соответственно микросхем может быть увеличено.

СЧЕТЧИКИ ИМПУЛЬСОВ

Цифровая техника и счетчики ассоциируются в одно понятие, хотя это далеко не так. В этом читатель постепенно начинает убеждаться.

Счетчики счетчикам рознь. Одни счетчики считают, и с них можно получить информацию о счете, другие считают до какого-то момента, выдают сигнал, а потом приступают к счету сначала. В связи с этим различают два типа счетчиков: просто цифровые и делители.

Цифровой счетчик — узел, который осуществляет последовательный счет импульсов, поступающих на вход. Результат счета формируется счетчиком в заданном коде и может храниться требуемое время.

Основу счетчиков составляют триггеры с применением при необходимости логических элементов.

Простейшим счетчиком является триггер. Он считает входные сигналы по модулю два. Иначе говоря, каждый второй импульс возвращает триггер в исходное состояние. Если последовательно соединить два триггера в цепь, то они будут считать до четырех. Три триггера — до восьми и т. д. Таким образом, счетчик, состоящий из N триггеров, будет считать до 2^N импульсов ($2^3=8$).

Если необходимый коэффициент счета не равен 2, то применяют различные способы сокращения числа внутренних состояний счетчика.

Раз интегральная техника является детищем прогресса, то читателю, без сомнения, ясно, что интегральные счетчики, будучи удивительным творением рук человеческих, могут быть на все случаи жизни: суммирующие, вычитающие, реверсивные, с последовательным вводом информации, параллельным и смешанным.

Ну, а если счетчик осуществляет пересчет, выдавая каждый раз после заполнения один импульс? Такие счетчики, как уже говорилось, называются счетчиками-делителями или просто делителями. Информационная цен-

ность таких устройств заключена в самом процессе пересчета. В этом случае важно действие деления.

Конструктивно счетчики могут быть выполнены в виде совокупности интегральных микросхем — триггеров и логических элементов, соединенных определенным образом, или одной микросхемы повышенного уровня интеграции, содержащей сформированную на единой основе схему многоразрядного счетчика.

Рассмотрим работу счетчика на двух триггерах (рис. 34). Вначале счетчик устанавливается в исходное нулевое состояние. На прямых выходах триггеров $Q1$ и $Q2$ присутствует логический ноль.

Первый импульс переводит первый триггер в противоположное состояние, при котором $Q1=1$. Второй импульс возвращает его в исходное состояние, а второй триггер ($DD2$) при этом переходит в единичное состоя-

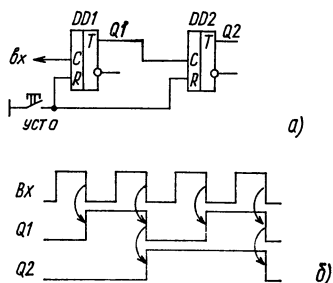


Рис. 34. Счетчик на триггерах (а) и его временные диаграммы (б)

Таблица 8

Счет	04	03	02	01
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

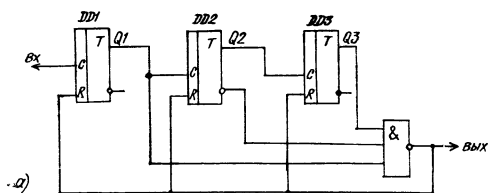


Рис. 35. Счетчик-делитель на 5 (а) и его временные диаграммы (б), элемент И на диодах (в)

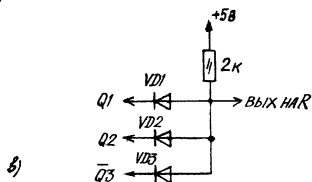
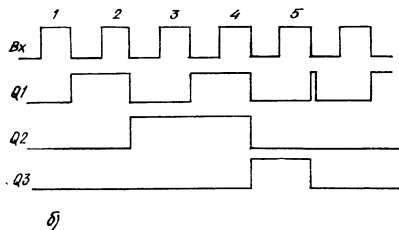
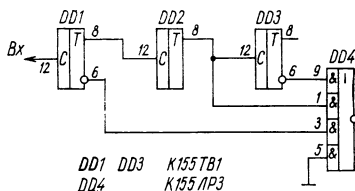


Рис. 36. Счетчик-делитель на 5 с микросхемой К155ЛР3



ние ($Q2=1$). На третьем импульсе на выходах Q обоих триггеров по 1 и, наконец, после четвертого импульса оба триггера занимают исходное состояние (рис. 34, б).

Ну, а если счетчик будет состоять из четырех триггеров, то порядок смены его состояний можно проследить по табл. 8.

Состояние первого триггера будет называться младшим разрядом. Нетрудно заметить, что каждый старший разряд отличается от младшего удвоенным количеством импульсов счета, после которых происходит смена со-

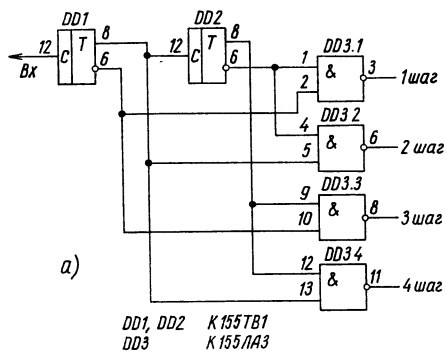
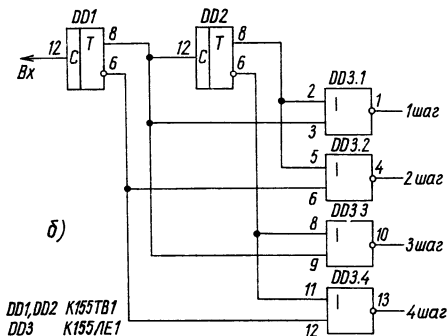


Рис. 37. Дешифратор-распределитель на 4 с выходом «нолей» (а), с выходом «единиц» (б)



стояния. Младшие разряды по отношению к старшим располагаются в таблицах с правой стороны.

Широкое применение на практике находят делители, построенные на основе счетчиков, в схему которых вводится обратная связь. Такой счетчик работает в режиме суммирования или вычитания до некоторого состояния, задаваемого коэффициентом счета.

Это состояние дешифрируется устройством, на выходе которого формируется сигнал сброса счетчика в исход-

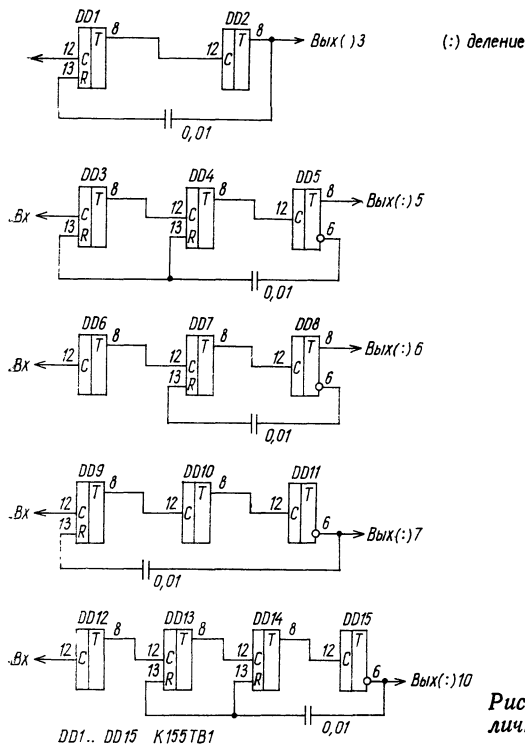


Рис. 38. Делители с различными коэффициентами деления

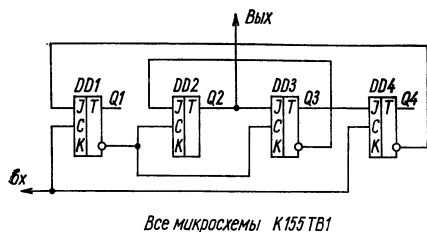


Рис. 39. Делитель на JK-триггерах

ное положение. Сигнал сброса по цепи обратной связи поступает на *R*-входы всех триггеров, благодаря чему они устанавливаются в ноль.

Для примера на рис. 35 приведен счетчик-делитель с коэффициентом счета-деления, равным 5. Он построен на трех триггерах. Так как коэффициент деления должен быть пять, то трех триггеров будет достаточно, ибо общий коэффициент деления трех триггеров равен 8 ($2^3=8$). Из таблицы состояний для трех триггеров (табл. 8) видно, что после пятого импульса счетчик будет иметь состояние 101. Для того чтобы организовать обратную связь и исключить лишние импульсы путем сброса счетчика в исходное состояние, подадим на элемент И-НЕ три положительных уровня со всех трех триггеров. Только в этом случае ячейка совпадения единиц И-НЕ даст на выходе ноль, который используется для сброса триггеров. Три необходимых положительных логических уровня набираются следующим образом (смотри по табл. 8): так как в первом разряде на прямом выходе 1, то выход 8 *DD1* соединяем с выводом 4 *DD4*; на прямом выходе второго разряда логический 0,— значит, берем 1 с инверсного выхода, т. е. вывод 6 *DD2* соединяем с выводом 2 элемента *DD4*; и, наконец, последнюю 1 берем с прямого выхода третьего разряда, т. е. соединяем вывод 8 *DD3* с выводом 1 *DD4*.

При необходимости получения логической 1 можно воспользоваться схемой И, построенной на диодах *VD1* — *VD3* (рис. 35, в).

Нередки случаи, когда необходимо выделить какой-то импульс, иначе говоря, дешифровать промежуточное состояние счетчика. Это можно сделать подобно тому, как мы сделали только что, но можно и несколько иначе. Для этого используется элемент И-ИЛИ-НЕ. В этом случае для дешифрирования набираем не единицы, а ноли с триггеров счетчика. При совпадении всех нолей на входах этого элемента на выходе появится 1, по дли-

тельности равная ширине входного импульса (рис. 36).

С помощью триггеров и элементов И-НЕ, а также элементов ИЛИ-НЕ по вышеописанному принципу можно построить распределитель-коммутатор. Посмотрите на рис. 37. Два триггера соединены в последовательную счетную цепь. Выходы триггеров определенным образом подключены к соответствующим входам элементов И-НЕ (рис. 37, а) или ко входам элементов ИЛИ-НЕ (рис. 37, б). Последовательно, на каждом шаге, т.е. с каждым импульсом, изменяется состояние триггеров и соответственно картина соединений. Каждая пара единичных (рис. 37, а) или нулевых состояний триггеров соединяется со своей ячейкой. Вторая схема (рис. 37, б) отличается от первой тем, что на выходе ячеек совпадения будут следовать логические единицы, что в ряде случаев

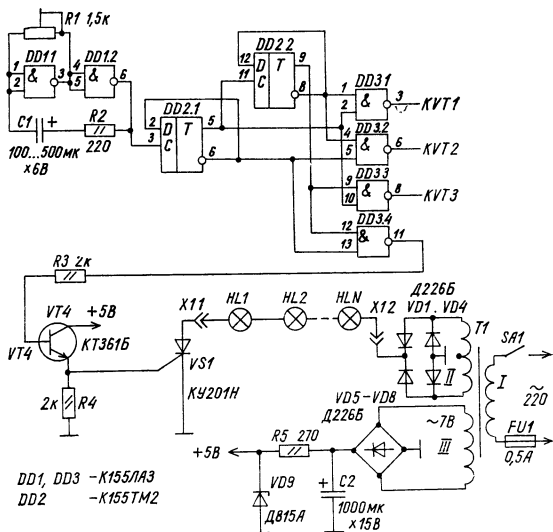


Рис. 40. «Бегающий огонь»

является выигрышным. Данное устройство можно применить для распределения импульсов по четырем объектам, к примеру для «бегущего огня».

Организовать в делителях обратные связи можно значительно проще: нужен всего один конденсатор емкостью от 0,01 до 0,068 мкФ. Такие делители показаны на рис. 38. Зная по таблице состояние последнего триггера в момент перехода из 1 в 0, отрицательный перепад напряжения подается на те триггеры, которые в данный момент находятся в единичном состоянии. Таким образом осуществляется сброс счетчика в исходное состояние. Иногда для надежности импульс сброса подают на все триггеры делителя. Такие схемы прельщают своей простотой и достаточной надежностью.

Существуют и другие схемы построения делителей. Они предполагают, например, использовать перекрестные связи в *JK*-триггерах. На рис. 39 показана одна из таких схем в режиме деления на десять — декада.

«Бегущий огонь». Схема его предлагается на рис. 40. Она содержит тактовый генератор и распределитель на 4, который в свою очередь состоит из триггера *DD2* и четырех элементов И-НЕ (*DD3*). Тактовый генератор *DD1.1*, *DD1.2* с помощью резистора *R1* может изменять частоту генерации. В среднем положении движка этого резистора частота следования импульсов около 1 Гц. С выходов элементов *DD3.1* — *DD3.4* сигналы поступают на силовые управляющие цепи. Вторичное напряжение с трансформатора выбирается в зависимости от типа используемых ламп накаливания, к примеру 24 В, а также тринистора, который зависит от этого напряжения и мощности ламп. Трансформатор имеет еще одну обмотку для питания микросхем. Если в качестве ламп будут использованы гирлянды на 220 В с потребляемым током 0,28 А, то трансформатор должен быть мощностью не менее 75 Вт. При сечении железного сердечника трансформатора не менее 10 см² первичная обмотка в нем

должна содержать 1056 витков провода ПЭВ-2 диаметром 0,36 мм; вторичная обмотка — 1100 витков того же провода. Третья обмотка выполняется проводом диаметром 0,51 мм и содержит 35 витков.

Микросхемы и транзисторы припаиваются на печатную плату из фольгированного стеклотекстолита или гетинакса.

ДВОИЧНАЯ СИСТЕМА И КОДЫ

Код — это совокупность знаков (символов) и система определенных правил, при помощи которых информация может быть представлена в виде набора из этих символов.

Как уже неоднократно говорилось, в цифровой технике используется двоичная система. С целью передачи, приема и переработки информации каждое десятичное число может быть представлено в виде совокупности единиц и нулей. Рассматривая таблицы состояний счетчиков или цепочки триггеров, например табл. 8, вы обратили внимание, что числа до 15 записываются четырехразрядным кодом. Перевод двоичного числа в десятичное осуществляется так: $0111 = 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 = 0 + 4 + 2 + 1 = 7$. В основании преобразования лежит число 2. Код в этом случае называется двоичным натуральным, или 8-4-2-1. Максимальное число, которое можно выразить четырехразрядным кодом, — 15. (Начало отсчета идет не с 1, а с 0.)

А если надо взять число трехзначное, к примеру 137? В двоичном коде оно будет иметь следующее значение: 10001001. Громоздко! И в некоторых случаях не совсем удобно. Поэтому для удобства дешифрирования применяют двоично-десятичный код. В нем каждая отдельная десятичная цифра представлена с помощью двоичных знаков, в частности в виде соответствующего двоичного числа.

Это же число 137 в двоично-десятичном коде имеет вид:

0001	0011	0111
1	3	7

Каждая четверка двоичных символов называется **тетрадой**.

ИНТЕГРАЛЬНЫЕ СЧЕТЧИКИ-ДЕЛИТЕЛИ

Среди большого разнообразия интегральных микросхем 155 серии особую популярность имеют счетчики К155ИЕ1, К155ИЕ2, К155ИЕ4, К155ИЕ5. Несколько реже по своему прямому назначению используются микросхемы К155ИЕ6, К155ИЕ7 и совсем редко К155ИЕ8.

Микросхема К155ИЕ2 является одним из наиболее универсальных интегральных счетчиков. В ее состав входят триггер со счетным входом и триггерный счетчик с коэффициентом пересчета, равным пяти. Если их соединить вместе, они образуют двоично-десятичный счетчик. Нумерация выводов показана на рис. 41. Установка триггеров счетчика в состояние 0 производится одновременной подачей положительного импульса на входы 2 или 3 (*R*), при этом на всех выходах счетчика появляется 0. Счетные импульсы в режиме декады подаются на *C1*, а счетный вход *C2* соединяется с выводом 12 (выход первого триггера). Триггеры счетчика переключаются по спаду входных импульсов. Особенностью интегральной микросхемы К155ИЕ2 является возможность установки триггеров счетчика в состояние 9, при этом на выходах 1 и 8 появляются логические единицы, а 2 и 4 — нули. Это позволяет использовать их в выходных делителях частоты цифровых частотомеров. Для установки счетчика в состояние 9 входной импульс положительной полярности следует подать на входы 6 и 7, при этом на одном из входов — 2 или 3 — должен быть логический ноль.

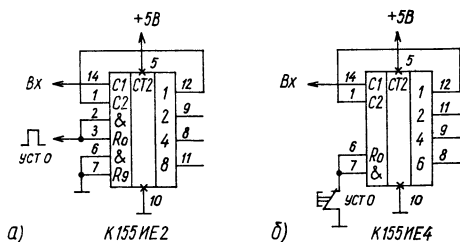


Рис. 41. Интегральный счетчик К155ИЕ2, нумерация выводов (а) и внешние соединения микросхемы К155ИЕ4 (б)

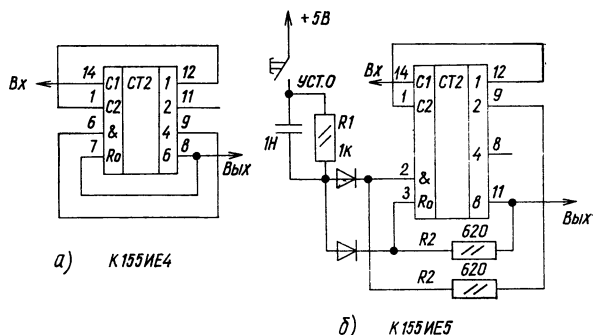


Рис. 42. Декада на микросхеме К155ИЕ4 (а), декада с установкой ноля микросхемы К155ИЕ5 (б)

Для того чтобы подтвердить универсальность этой микросхемы, в табл. 9 приводятся данные соединений выводов микросхемы К155ИЕ2 для различных коэффициентов деления.

В электронных часах очень удобно использовать микросхему К155ИЕ4. Она содержит счетный триггер и делитель на 6. Нумерация выводов и схема внешних соединений в режиме счета до 12 приведены на рис. 41.

Таблица 9

Коэффициент деления	Вход	Выход	Соединение выводов
2	14	12	Общий с 2 и 3
3	1	8	8 с 2, 9 с 3
4	1	8	11 с 2 и 3
5	1	11	Общий с 2 и 3
6	14	8	12 с 1, 9 с 2, 8 с 3
7	1	12	11 с 14, 12 с 2, 8 с 3
8	14	8	12 с 1, 11 с 2 или 3
9	14	11	12 с 1, 11 с 3
10	14	11	12 с 1, общий с 2 или 3

Таблица 10

Сч ет	К155ИЕ2				К155ИЕ4				К155ИЕ5			
	04	03	02	01	04	03	02	01	04	03	02	01
0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1	0	0	0	0
2	0	0	1	0	0	0	1	0	0	0	1	1
3	0	0	1	1	0	0	1	1	0	0	1	0
4	0	1	0	0	0	1	0	0	0	1	0	1
5	0	1	0	1	0	1	0	1	0	1	0	0
6	0	1	1	0	1	0	0	0	0	1	1	1
7	0	1	1	1	1	0	0	1	0	1	1	0
8	1	0	0	0	1	0	1	0	1	0	0	1
9	1	0	0	1	1	0	1	1	1	0	0	0
10					1	1	0	0	1	0	1	1
11					1	1	0	1	1	0	1	0
12									1	1	0	1
13									1	1	0	0
14									1	1	1	1
15									1	1	1	

Полярность входных импульсов положительная. Делитель на 6 этой микросхемы можно использовать в качестве счетчика секунд и десятков минут, а оставшийся триггер как делитель на 2. При необходимости интегральную микросхему К155ИЕ4 можно использовать и как делитель на 10. Схема внешних соединений микросхемы в режиме декады показана на рис. 42, а.

Микросхема К155ИЕ5 содержит четыре триггера, причем первый, как и у всех упомянутых ранее, стоит обособленно. Его объединение в общую счетную цепь осуществляется путем внешних соединений (вывод 12 с выводом 1). Такое разделение первого триггера от всех остальных придает счетчикам универсальность. Полярность входных импульсов положительная. Сброс счетчика в нулевое состояние производится положительным импульсом на вход R , причем на втором входе сброса должна быть логическая единица. Сброс можно осуществить вручную, через контакты кнопки, путем размыкания цепи с «землей». Делитель на 10 на этой микросхеме показан на рис. 42, б. Особенность внешних соединений этого делителя заключается в том, что они позволяют осуществлять перевод в нулевое состояние.

Состояние выводов микросхем при счете у К155ИЕ2, К155ИЕ4, К155ИЕ5 показаны в табл. 10.

Совершенно обособленно стоит от всех счетчиков К155ИЕ1, называемый декадным с фазоимпульсным представлением информации. Отличия его в том, что на принципиальных схемах он обозначается иначе, чем другие счетчики (рис. 43, а), и у него только один выход. Выходной импульс по длительности равен входному, и выводы питания не такие, как у всех остальных счетчиков, а именно: 7 — общий, 14 — питание.

При проверке делителей частоты на микросхеме К155ИЕ1 возникает трудность обнаружения импульсов из-за их большой скважности. Даже осциллографом их порой трудно заметить. Поэтому лучше наблюдать их,

подав выходные импульсы на счетный вход триггера. Если необходимо получить со всех выходов делителя импульсы одинаковой скважности, то вход каждой последующей интегральной микросхемы К155ИЕ1 следует подключить к выходу предыдущей через инвертор. Временная диаграмма микросхемы К155ИЕ1 показана на рис. 43, б.

ДЕШИФРАТОРЫ

Говорить о счетчиках и ничего не сказать о дешифраторах — значит ничего не сказать. Это, конечно, шутка. Ну, а если серьезно, то для получения информации со счетчика необходим преобразователь кода — дешифратор, — устройство, в котором при поступлении на вход определенного двоичного кода возбуждается один из выходов. Пожалуй, те элементы, о которых говорилось как об элементах совпадения единиц и нолей (элементы И-НЕ, ИЛИ-НЕ и И-ИЛИ-НЕ), уже являются дешифраторами. Вспомните, пожалуйста, распределитель на 4. Он тоже является дешифратором состояния счетчика на 4. А как устроены другие дешифраторы?

Изображенная на рис. 44 схема принадлежит ступенчатому дешифратору. На его входы предполагается подавать двоичный код, состоящий из низкого или высокого уровней, с выходов четырех триггеров, соединен-

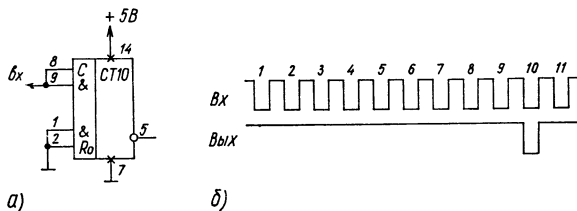


Рис. 43. Микросхема К155ИЕ1 (а) и временные диаграммы (б)

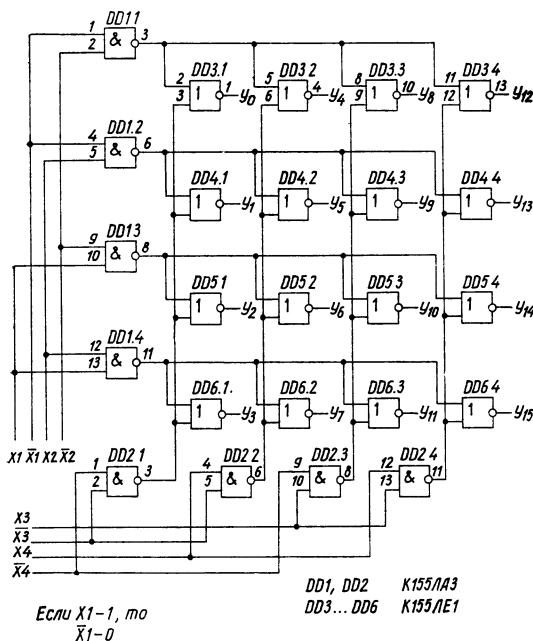


Рис. 44. Матричный дешифратор

ных в последовательную счетную цепь. Под символами $X1 - X4$ и $\bar{X1} - \bar{X4}$ понимаются прямые и инверсные выходы этих триггеров. Входы на ступенчатый дешифратор расположены слева и внизу. Так как каждое значение X имеет два состояния, то для правильного функционирования ступенчатого дешифратора необходимо сигналы попарно подавать в ячейки совпадения (И-НЕ) и инвертировать. Для того чтобы определенный порядок сохранялся, объединяют $X1$ с $X2$, а $X3$ с $X4$. Сначала в работу вступают логические элементы И-НЕ, которые реагируют на совпадение двух логических единиц с триггеров 1 и 2 (соответственно $X1$ и $X2$). Другие четыре

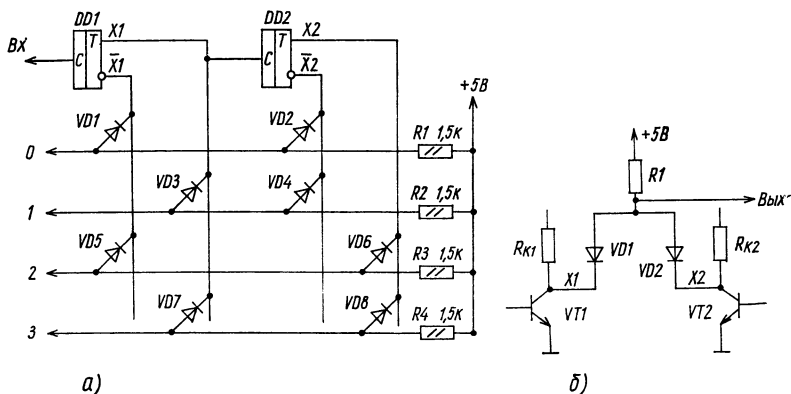


Рис. 45. Диодная матрица-дешифратор (а), элемент матрицы для одной горизонтальной шины (б)

ячейки И-НЕ также воспринимают совпадение логических единиц с триггеров 3 и 4 (соответственно X_3 и X_4). Левый вертикальный ряд элементов ($DD1$) на выходе подключен к горизонтальным шинкам дешифратора, на которых в рабочем состоянии логический ноль. Нижний ряд ячеек совпадения соединен с вертикальными шинками дешифратора. На них тоже в рабочем состоянии логический ноль. Таким образом, когда на двух шинках имеются логические ноли, срабатывает элемент ИЛИ-НЕ (ячейка микросхемы $K155JE1$) и на выходе появится логическая 1. Дальнейшие изменения двоичного кода на выходах ячеек $DD3.2—DD6.4$ дают последовательно логическую 1. Вместо $K155JE1$ можно использовать микросхему $K155JP1$. Но у такого дешифратора есть недостаток: много корпусов микросхем.

Рассмотрим теперь диодный матричный дешифратор, предлагаемый на рис. 45, а. Но прежде ознакомимся с работой одного из его узлов, показанного на рис. 45, б и

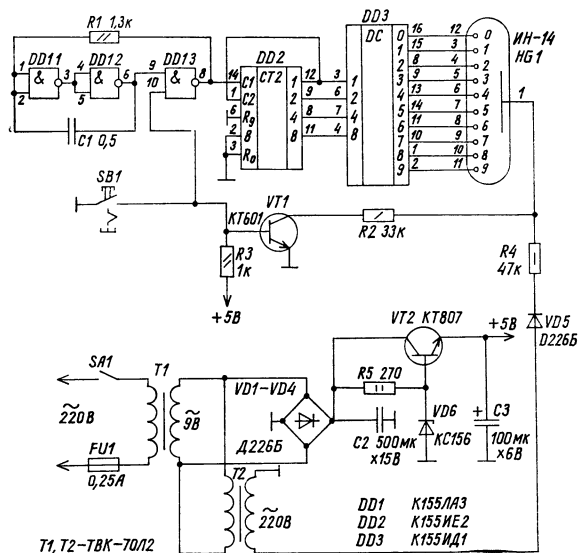


Рис. 46. «Отгадай число»

представляющего собой диодную схему совпадения И. Положим, что оба выхода с триггеров $X1$ и $X2$ имеют нулевой уровень. (Предполагается, что диодная матрица-дешифратор подключена к триггерному счетчику.) Это значит, что оба диода $VD1$ и $VD2$ находятся в проводящем состоянии и своими катодами присоединены к общему проводнику. Естественно, на выходе с резистора $R1$ практически нет никакого напряжения. Тот же самый результат будет и тогда, когда хотя бы один из диодов «сидит на земле». И только при обоих единичных выходах с триггеров на выходе с резистора $R1$ будет сниматься положительное напряжение. Этот рабочий момент в диодной матрице является самым главным для понимания.

Возвратимся к рис. 45, а. Появление положительного уровня на одной из горизонтальных шин указывает на то, что все диоды с нее подключены к выводам триггеров, у которых состояние в данный момент равно 1.

Такой дешифратор-распределитель легко собрать и, что не менее важно, легко проверить. Диодный матричный дешифратор можно строить буквально до нескольких десятков шин с присоединением их к триггерам типа К155ТВ1. А потом использовать в качестве командного, например для автоматических позывных, музыкальных звонков, радиоуправления и т. п.

Наиболее удобным для преобразования двоично-десятичного кода со счетчика К155ИЕ2 в десятичный служит интегральный дешифратор К155ИД1. Соединение его со счетчиком и индикатором показано на рис. 46.

Газоразрядные индикаторы типа ИН, с которыми работает этот дешифратор, питаются постоянным (пульсирующим) напряжением от 170 до 220 В. Конструктивно они содержат один анод и несколько (по числу знаков) катодов. В цепь анода включается токоограничивающий резистор, а катоды (цифры или специальные знаки) замыкаются на минус источника питания. Замыкание катодов на минус источника питания может осуществляться с помощью контактов или транзисторно-интегральных устройств. В данном случае в дешифраторе при соответствующем двоично-десятичном коде на входе на одном из выходов появляется низкий уровень, который производит замыкание цепи катода (цифры) на минус питания. Потребляют индикаторы от 1,5 до 4 мА. В настоящее время отечественной промышленностью выпускается более 25 видов газоразрядных индикаторов, от ИН-1 до ИН-20.

«Отгадай число». Рассмотрим схему этой игры, где используются и интегральный счетчик, и дешифратор К155ИД1 (рис. 46). На микросхеме DD1 собран генератор прямоугольных импульсов, следующих с частотой

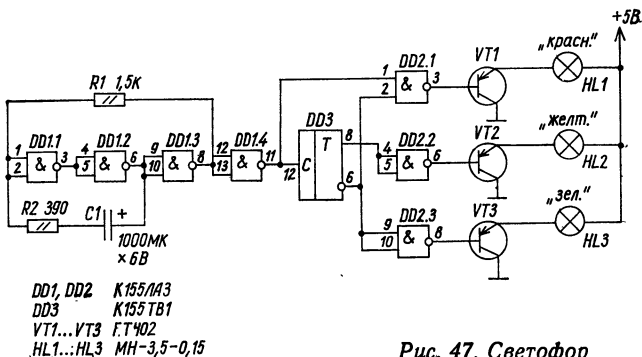


Рис. 47. Светофор

около 100 Гц. Они поступают на счетчик К155ИЕ2. При каждом десятом импульсе счетчик сбрасывается в нулевое состояние и при поступлении следующих импульсов продолжает считать. С выходов счетчика сигналы двоично-десятичного кода поступают на дешифратор, который преобразует их в десятичный код индикатора.

Пока кнопка не нажата, счетчик осуществляет непрерывный счет, но индикатор не светится, так как он зашунтирован открытым транзистором VT1. При нажатии кнопки колебания генератора прекращаются, транзистор запирается, счетчик фиксируется в случайном состоянии, а индикатор показывает случайное число.

Питание микросхем осуществляется от стабилизированного источника питания. В целях безопасности индикатор питается от другого трансформатора, который включен своей первичной обмоткой на выход первого трансформатора. Для данного устройства подойдут, к примеру, выходные трансформаторы кадровой развертки телевизора ТВК-70Л2 или ТВК-110Л2. При самостоятельном изготовлении трансформатора применяют магнитопровод Ш20×25 и Ш20×30. Обмотки должны содержать: I—2100—2200 витков провода ПЭВ-1 диаметром 0,12—0,14 мм, II—95—100 витков такого же

провода, но диаметром 0,8—1,0 мм, III — для цифрового индикатора — 1800—2000 витков диаметром 0,09—0,1 мм.

Светофор. В него входит тактовый генератор на элементах DD1.1, DD1.2, распределитель на три, состоящий в свою очередь из двух триггеров и элементов И-НЕ. Лампочки напряжением 3,5 В включены в коллекторную цепь транзисторов VT1—VT3 (КТ602Б) (рис. 47).

Предлагаемая схема светофора является основой для ее дальнейших совершенствований, которую могут провести сами читатели. Позволим им поупражняться с ней. Ведь техническое ее воплощение дает не сравнимое ни с чем удовлетворение.

Электронный секундомер. Цифровые приборы времени исключают субъективную ошибку счетчика. Обладая малой инерционностью и большой точностью, электрон-

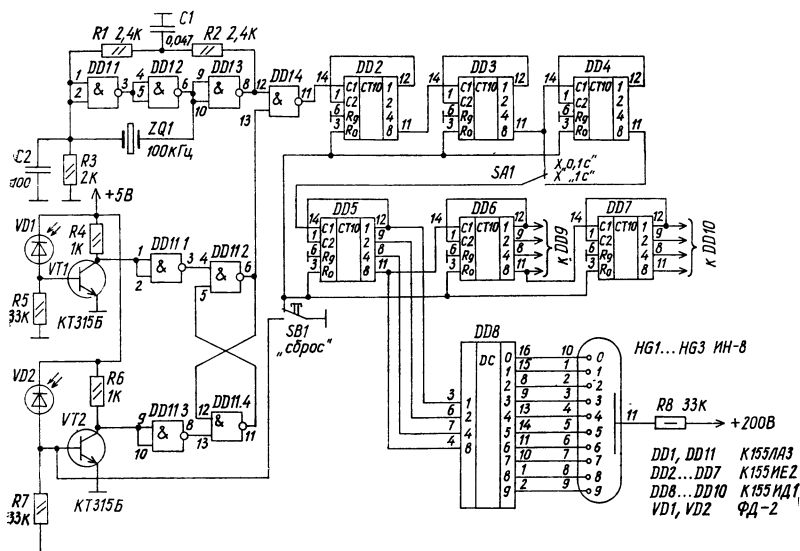


Рис. 48. Электронный секундомер

но-цифровой секундомер как нельзя лучше подходит для измерения времени, например, падения тел.

Прибор выполнен на 10 интегральных микросхемах и двух транзисторах (рис. 48).

Отсчет времени осуществляется с точностью до 1×10^{-3} с. Работает секундомер следующим образом. Импульсы с генератора опорной частоты 100 кГц (*DD1.1—DD1.3*) поступают через электронный ключ (*DD1.4*) на делители частоты *DD2—DD4* на микросхемах K155IE2. После деления импульсы с частотой 1 кГц или 100 Гц, в зависимости от положения переключателя *SA1*, поступают на счетчик из трех микросхем *DD5—DD7* (тоже K155IE2). Состояние каждого счетчика преобразуется дешифраторами *DD8—DD10* и индицируется цифровыми индикаторами *HL1—HL3*.

Запуск и останов электронного секундомера осуществляются от *RS*-триггера на микросхеме *DD11* через два фотоприемника на фотодиодах *VD1*, *VD2* и транзисторах *VT1*, *VT2*. Фотодиоды включены в базовую цепь транзисторов. В исходном состоянии оба фотоприемника освещены лампочками на 6,3 В, поэтому транзисторы открыты фототоком. Низкий уровень напряжения с каждого транзистора поступает на вход логического элемента. Ввиду того что на обоих входах ячеек *RS*-триггера в момент включения могут быть одновременно по логической 1, то он может перейти в непредсказуемое состояние, при котором на выводе 6 будет высокий уровень. Ключ *DD1.4* растормозится, и счетчик начнет считать. Для того чтобы его остановить, необходимо либо нажать кнопку *SB1* «сброс», либо закрыть поток света к нижнему фотоприемнику (*VD2*). Сброс предыдущих показаний счетчика осуществляется все той же кнопкой *SB1*.

Если время падения тел не превышает 1 с, то переключатель *SA1* необходимо поставить в положение « $\times 0,1$ », при этом точность отсчета равна $1 \cdot 10^{-3}$ с, а если

в положение «X1с», то точность будет равна $1 \cdot 10^{-2}$ с.

Фотоприемники связаны с прибором гибким проводником через разъемные соединения. В качестве подсветки фотодиодов использованы лампы от зеркальных гальванометров. Для этой же цели можно использовать карманный фонарь с удлиненным корпусом ФКБ-7. Фотодиод 1 вставляется в медную трубочку-экран 2 и фиксируется резиновой пробкой 3. Осветитель 4 размещен на кронштейне из дюралюминиевого уголка 5. Фотодиод закреплен на другом конце кронштейна с помощью хомута 6. Конструктивное выполнение обоих фотоприемников идентично и показано на рис. 49.

Частотомер с цифровой индикацией. В цифровых частотомерах с непосредственным отсчетом частоты ко-

Рис. 49. Фотоприемное устройство секундомера

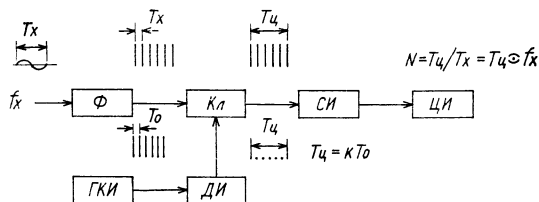
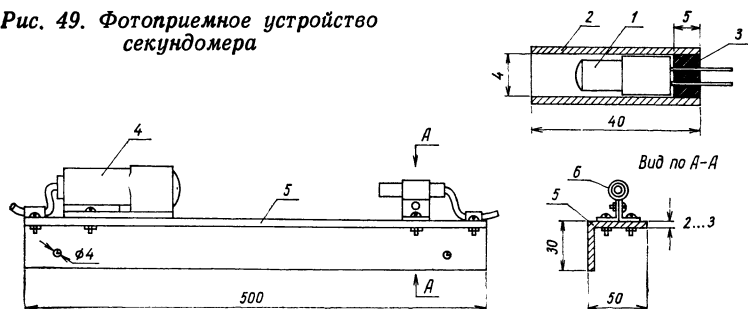
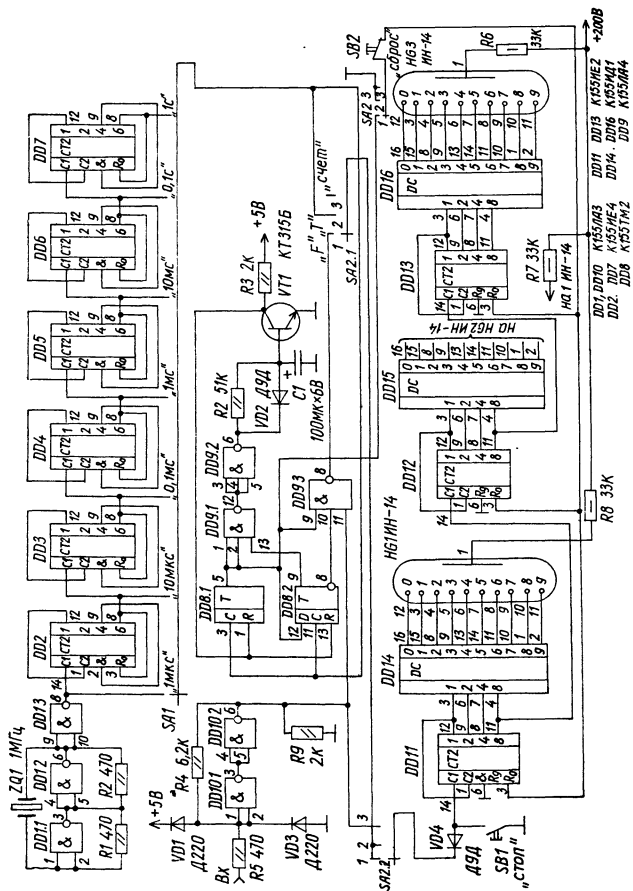


Рис. 50. Структурная схема цифрового частотомера



личество импульсов неизвестной частоты f_x подсчитывается за известный промежуток времени $T_{\text{ц}}$. Структурная схема такого частотомера показана на рис. 50. Формирователь Φ преобразует входное напряжение частоты f_x в стандартную последовательность импульсов с периодом повторения T_x . Время цикла $T_{\text{ц}}$, в течение которого подсчитываются импульсы измеряемой частоты, устанавливается генератором импульсов ГКИ с периодом повторения T_0 и делителем частоты ДИ с соответствующим коэффициентом деления «к». На выходе ДИ получаются импульсы с периодом повторения:

$$T_{\text{ц}} = kT_0 \quad (1)$$

Эти импульсы управляют ключом Кл, который отпирается на время $T_{\text{ц}}$. Через открытый ключ в течение $T_{\text{ц}}$ импульсы с периодом повторения T_x проходят к счетчику СИ и подсчитываются им. Число импульсов индицируется индикатором ЦИ. На рис. 51 изображена схема частотомера, в котором использован вышеописанный принцип.

Прибор состоит из блоков опорной частоты, формирования сигнала, образцовых интервалов времени, питания и счетчика с дешифраторами и индикаторами.

Блок опорной частоты содержит кварцевый генератор на микросхеме $DD1.1$, $DD1.2$ и делители частоты, выполненные на микросхемах $DD2 - DD7$.

Формирователь импульсов входного сигнала — триггер Шмитта на элементах $DD10.1$, $DD10.2$, а формирователь образцовых интервалов времени включает микросхемы $DD8$, $DD9$ и транзистор $VT1$. Счетчик импульсов — на микросхемах $DD11 - DD13$, дешифраторы его состояния $DD14 - DD16$. В качестве цифровых индикаторов применены ИН-14.

Рассмотрим работу частотомера в режиме измерения частоты. Кроме этого прибор может подсчитывать количество импульсов и измерять время в секундах с точностью до 10^{-6} с.

Импульсы с частотой 1 МГц с генератора *DD1.1*, *DD1.2* поступают на линейку делителей *DD2—DD7*. С последнего делителя эти импульсы с временным интервалом в 1 с подаются на селектор, или иначе формирователь образцового интервала, в течение которого ключ *DD9.3* открыт, а счетчик считает. Положим, что после прихода управляющего импульса на вход *C* (вывод 11) на выходе триггера *DD8.2* устанавливается такой логический уровень, который был на входе *D* до прихода импульса. Допустим, что на выходах триггеров (выводы 5 и 9) имеется уровень логического 0, а состояние счетчика в ноле. В этом случае на выходе *DD9.1* будет логическая 1, импульсы на счетчик не поступают, транзистор *VT1* закрыт. После прихода первого же положительного перепада напряжения на входы *C* триггер *DD8.1* переключается в противоположное состояние, и импульсы начинают поступать на счетчик. С появлением следующего положительного перепада через интервал времени T_0 триггер *DD8.2* переключается, и поступление импульсов на счетчик прекращается. Цифровые индикаторы высвечивают значение частоты. Одновременно начинает заряжаться конденсатор *C1*. Через некоторое время транзистор *VT1* открывается за счет напряжения на конденсаторе *C1*, счетчик освобождается от высокого уровня, возникшего после сброса триггера *DD8.1* на выводе 5. Устройство в целом возвращается в исходное состояние. Максимальное значение частоты, измеряемое частотомером, определяется быстродействием элементов, числом разрядов счетчика и длительностью образцового интервала времени T_0 . Подбором резистора *R2* можно изменять время индикации частоты. В данном приборе время индикации около 2 с.

Счетчики импульсов *DD11—DD13* включены последовательно в одну цепочку. Каждая микросхема — тетрада в двоично-десятичном коде — считает до 10, а информация с нее, в виде четырехразрядного кода, посту-

пает на дешифратор K155ИД1. Выводы с дешифраторов подключены к цифровым индикаторам.

Прибор при положении 2 переключателя работ *SA2* выполняет функции электронного секундомера. В этом случае формирователь импульсов отключен от счетчиков, а селектор — от шины сброса счетчиков. Импульсы эталонной длительности поступают на счетчик через переключатель *SA1*. Останавливается секундомер кнопкой «стоп» — *SB1*, а сброс показаний осуществляется кнопкой *SB2*.

При установке переключателя *SA2* в положение 3 — «счет» — производится подсчет импульсов, поступающих со входа прибора.

Имея все три индикатора, казалось бы, невозможно измерить частоту с большой точностью, например до 10^{-6} . Однако это не так. Изменяя положение переключателя *SA1*, можно добиться того, что разряды значащих цифр как бы сдвигаются вправо. Поэтому за два-три измерения можно определить значение частоты большее, чем количество цифровых индикаторов с точностью до 10^{-6} .

Прибор можно сделать еще более универсальным. С этой целью рекомендуется изменить схему селектора,

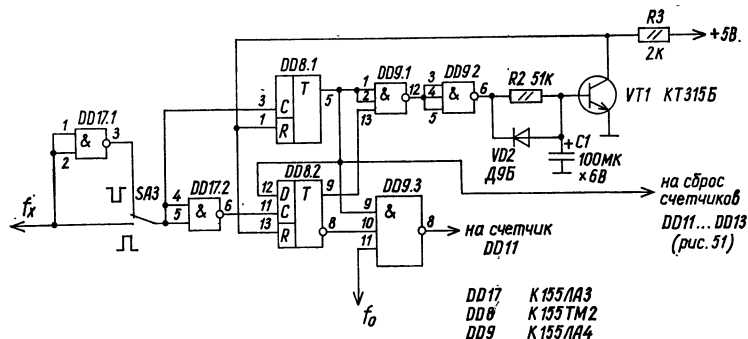


Рис. 52. Приставка к частотомеру для измерения длительности импульсов

как показано на рис. 52, и прибор сможет измерять длительность импульса и паузы. Сущность этого измерения заключается в подсчете импульсов опорной частоты, прошедших на счетчик в течение длительности измеряемого импульса. Изменяя положение переключателя *SA3*, можно измерять длительность импульсов как положительной, так и отрицательной полярности.

Стабилизатор в блоке питания частотомера (рис. 53) выполнен на трех транзисторах. Мощный выходной регулирующий транзистор *KT803* необходимо разместить на радиаторе. Регулировка выходного напряжения осуществляется резистором *R5*.

Конструктивно частотомер рекомендуется выполнить в прямоугольном корпусе. Передняя панель и внутреннее шасси соединены между собой в виде асимметричной буквы Т. На кожухе прибора никаких электрических элементов нет, поэтому после его снятия доступ ко всем элементам частотомера свободен. Все микросхемы расположены на двух платах из фольгированного стеклотекстолита и размещены в подвале шасси. Сверху шасси

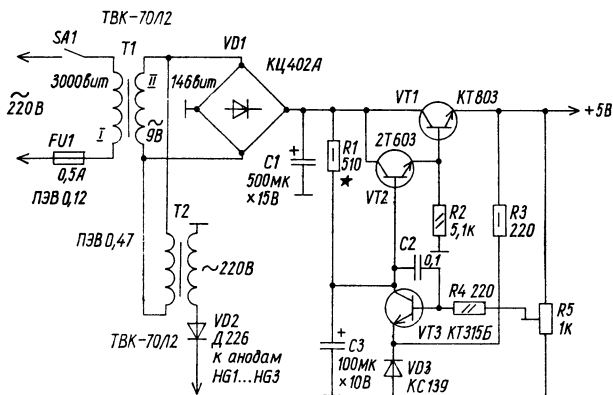


Рис. 53. Блок питания частотомера

расположен блок питания и дешифраторы. На переднюю панель выведены цифровые индикаторы и органы управления. Прямоугольное окно цифровых индикаторов закрыто целлофановым светофильтром.

ДИНАМИЧЕСКАЯ ИНДИКАЦИЯ

В современных многоразрядных цифровых приборах для индикации показаний используется динамический принцип, позволяющий значительно сократить количество оборудования, управляющего цифровыми индикаторами.

Существует несколько принципов динамической индикации. Рассмотрим один из них.

Информация со всех счетчиков, в виде двоично-десятичного кода, поступает на один общий дешифратор. Для того чтобы не произошло искажения этой информации, она подается на дешифратор порциями — сначала от одного счетчика, потом от другого, затем от третьего и т. д. Эта операция осуществляется с помощью ключей-коммутаторов, которыми управляет распределитель. Этот же распределитель синхронно, управляя информационными коммутаторами, выдает разрешающие сигналы на другие коммутаторы, которые включают в нужный момент цифровой индикатор определенного разряда.

А теперь рассмотрим схему, в которой использован описанный выше принцип динамической индикации. Устройство представляет собой цифровой информационный блок, который может быть использован в измерительном приборе, например в частотомере.

На микросхемах *DD1 — DD4* собраны декадные счетчики (рис. 54). На микросхеме *DD11* — тактовый генератор, частота следования которого составляет около 3 кГц. Эти импульсы поступают на четырехкратный распределитель, собранный на триггерах *DD12.1, DD12.2* и

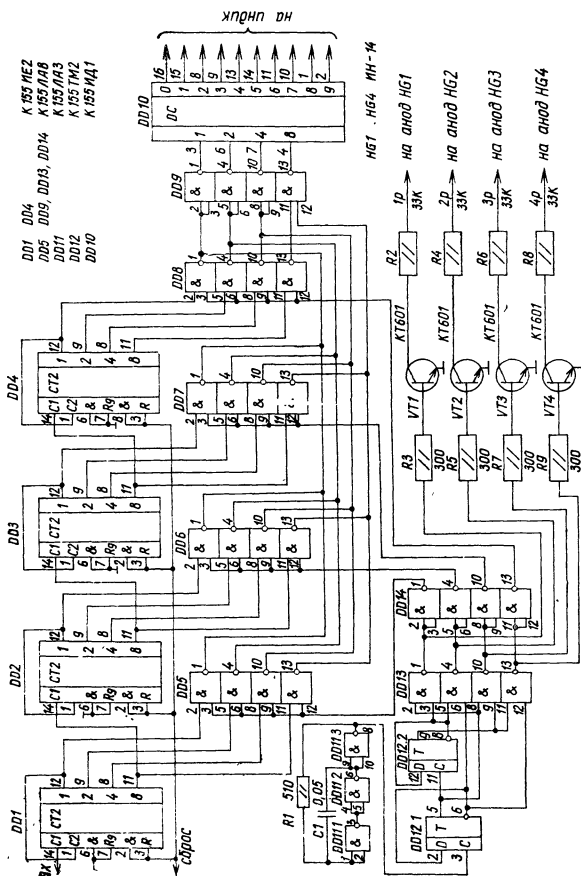


Рис. 54. Динамическая индикация для газоразрядных цифровых индикаторов

микросхеме *DD13*. С выхода распределителя импульсы, пройдя через инверторы на микросхеме *DD14*, в виде логических единиц поступают на элементы И-НЕ (*DD5* — *DD8*), которые другими входами соединены с выходами счетчиков. Эти элементы выполняют роль ключей. Все выходы ключей через общие инверторы соединены с дешифратором *DD10*. В тот момент, когда с распределителя поступает логическая единица на какую-либо группу ключей, например на *DD5*, информация со счетчика *DD1* приходит на дешифратор. В следующем положении распределителя информация со второго счетчика (*DD2*) поступает через группу ключей на дешифратор. И так шаг за шагом информация со всех счетчиков по-

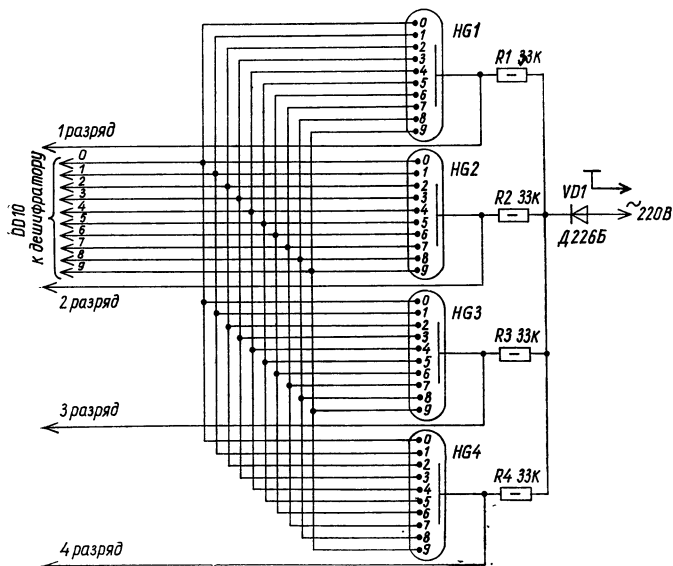


Рис. 55. Соединения газоразрядных индикаторов в динамической индикации

дается на дешифратор, выходы которого соединены с соответствующими катодами всех цифровых индикаторов. Импульс, поступающий с распределителя на ключи, одновременно закрывает один из транзисторов, который включен параллельно цифровому индикатору. Индикатор засвечивается тот, который нужен в данный момент. Так, если информация на дешифратор приходит со счетчика самого младшего разряда ($DD1$), то засвечивается цифровой индикатор самого младшего разряда, т. е. крайний справа — $HG1$. Схема питания индикаторов и соединения их с дешифратором показана на рис. 55.

ПРЕОБРАЗОВАТЕЛИ ДВОИЧНО-ДЕСЯТИЧНОГО КОДА В КОД СЕМИСЕГМЕНТНОГО ИНДИКАТОРА

Применение индикаторов, синтезирующих изображение арабских цифр из сегментов, приводит иногда, в отсутствие специальных семисегментных преобразователей, к усложнению схем управления. При использовании семисегментного индикатора необходимо реализовать семь функций двоичных переменных, причем реализация каждой функции может потребовать либо определенного количества диодов, либо несколько корпусов микросхем. Чаще всего общая структура построения схем управления такова: двоично-десятичный код вначале преобразуется в десятичный, а затем в код индикатора.

Преобразователи кода отличаются от дешифраторов тем, что для каждого сочетания входных сигналов выходной появляется сразу на нескольких выводах в соответствии с требуемым законом функционирования.

Для индикации цифр на семисегментном индикаторе сегменты должны зажигаться в определенном порядке, указанном в табл. 11.

Нетрудно заметить, что все сегменты в большем числе случаев зажжены, в меньшем — погашены. Это обуслов-

Таблица 11

Индیکیруемая цифра	Включенные сегменты индикатора						
	<i>a</i>	<i>b</i>	<i>c</i>	<i>d</i>	<i>e</i>	<i>f</i>	<i>g</i>
0	+	+	+	+	+	+	
1		+	+				
2	+	+		+	+		+
3	+	+	+	+			+
4		+	+			+	+
5	+		+	+		+	+
6	+		+	+	+	+	+
7	+	+	+				
8	+	+	+	+	+	+	+
9	+	+	+	+		+	+

ливают принцип построения преобразователей для семи-сегментных индикаторов — проектируют их на гашение нормально горящих сегментов.

По такому принципу построен преобразователь для семисегментного индикатора, изображенный на рис. 56. Дешифратор К155ИД1 с помощью диодной схемы совпадений гасит те сегменты, которые не нужны в данной конфигурации цифры. Например, нулевой потенциал с вывода 16 при цифре «0» блокирует сегмент *g*. Он не горит, так как резистор *R7* (10 кОм) своим концом, соединенным с сегментом, замкнут через дешифратор на минус источника питания. В положении цифры «1» нулевой потенциал с дешифратора блокирует через диоды сегменты «*a*», «*d*», «*e*», «*f*», «*g*». Аналогичный порядок соблюдается и в других положениях дешифратора.

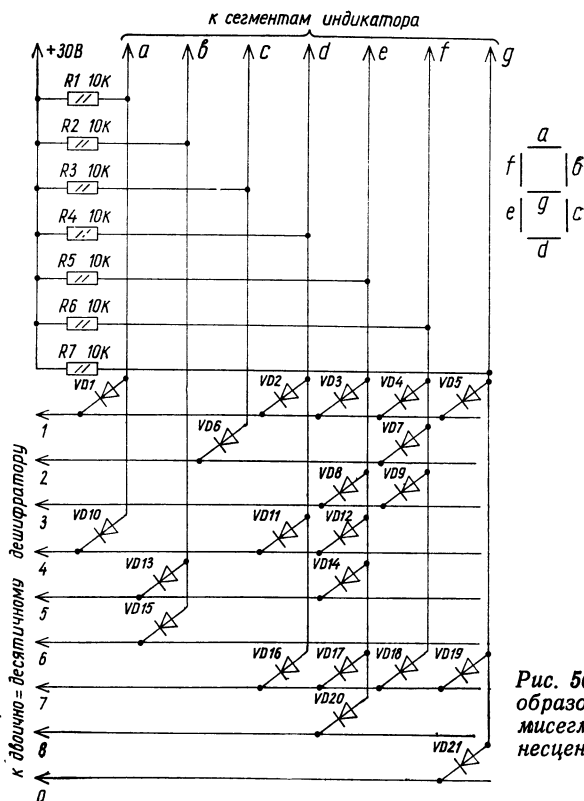


Рис. 56. Диодный преобразователь для семисегментного люминесцентного индикатора

ДИНАМИЧЕСКАЯ ИНДИКАЦИЯ СВЕТОДИОДНЫХ ИНДИКАТОРОВ

В динамической индикации светодиодных индикаторов в качестве преобразователя в семисегментный код чаще используются микросхемы К514ИД1 и К514ИД2.

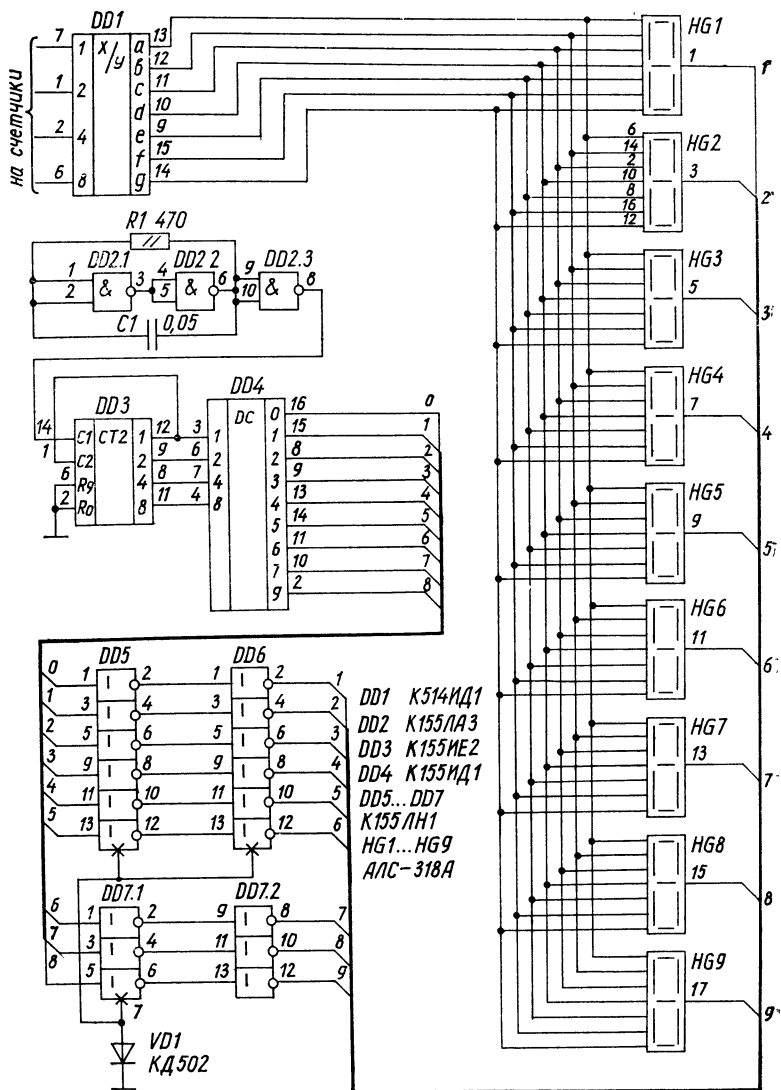


Рис. 57. Динамическая индикация для многоразрядных светодиодных индикаторов

единиц. Микросхема К514ИД1 содержит токоограничивающие резисторы, которых нет у микросхем К514ИД2.

Динамическая информация со счетчиков поступает на преобразователь К514ИД1 (рис. 57). Выводы этой микросхемы соединены со всеми анодами-сегментами индикатора АЛС-318А. Индикатор АЛС-318А имеет 9 разрядов значащих цифр, составленных из светодиодов с общим катодом. Катоды светодиодов каждой цифры подключаются к низкому уровню через коммутатор. Коммутатор содержит тактовый генератор на микросхеме DD2, декадный счетчик на микросхеме DD3 (К155ИЕ2), двоично-десятичный дешифратор на микросхеме DD4 (К155ИД1) и инверторы DD5—DD7. Импульсы с частотой следования около 3 кГц поступают на декадный счетчик DD3. Его состояние дешифрируется DD4, и низкий потенциал, дважды инвертируясь, в виде логического нуля поочередно поступает на общие катоды цифр индикатора. Ввиду того что выходной управляющий уровень с дешифратора К155ИД1 не соответствует необходимому уровню логического нуля, то пороговое напряжение в логических элементах искусственно повышают, включая в минус цепи питания этих микросхем кремниевый диод VD1. Двойное инвертирование сигнала с дешифратора оказалось необходимым, чтобы получить соответствующий потенциал при выходном токе достаточным для работы светодиодного индикатора.

На рис. 58 показана динамическая индикация светодиодных индикаторов АЛ-305, которые имеют общий анод. Положительный потенциал на анод подается с коллекторов транзисторов VT1—VT4. А управляющие сигналы на них поступают с четырехтактного распределителя, выполненного на двух триггерах и четырех элементах И-НЕ. В качестве преобразователя в семисегментный код используется микросхема К514ИД2 с токоограничивающими резисторами.

ДИНАМИЧЕСКАЯ ИНДИКАЦИЯ С ПРИМЕНЕНИЕМ МУЛЬТИПЛЕКСОРОВ

В ряде случаев динамическую индикацию удобнее осуществить с использованием мультиплексоров, которые служат для последовательного опроса логических состояний счетчиков и передачи их на один выход.

Мультиплексор на два входа показан на рис. 59, а. В зависимости от состояния входа адреса «а» выход мультиплексора Y соединяется с одним из его информационных входов X_0 или X_1 (рис. 59, б). Схема построена таким образом, что с выходом соединяется тот вход, индекс которого равен двоичному коду адреса «а». Он может быть использован в качестве управляемого переключателя, по аналогии с рис. 59, б.

Мультиплексор на четыре входа изображен на рис. 60. Код адреса поступает на входы a_0, a_1 , информационные входы $X_0 - X_3$.

Мультиплексор выполняет задачу, обратную распределителю. Возможный вариант одноразрядного мультиплексора на восемь входов, выполненный на дешифраторе в комбинации с логическими элементами, изображен на рис. 61. Каждый раз на Y появляется 1, если $X_n = 1$, при соответствующем n -коду адресе. Адрес задается кодом, поступающим на $a_0 - a_2$. Рассматривая табл. 12, можно еще раз в этом убедиться. Положим, что имеется на адресных входах код 011. Если X_3 равен 0, то Y тоже будет равен 0. Аналогично будет при X_3 , равном 1.

Рассмотрим конкретное применение мультиплексоров в динамической индикации. Схема восьмиразрядной динамической индикации изображена на рис. 62. Тактовый генератор $DD1.1, DD1.2$ вырабатывает импульсы с частотой около 10 кГц. Эти импульсы поступают на вход десятичного счетчика $DD2$, который в свою очередь производит код 1-2-4, управляющий работой дешифратора-

распределителя $DD3$ и мультиплексоров $DD4—DD8$. Дешифратор-распределитель $DD3$ (К155ИД4) управляет зажиганием цифр через транзисторные ключи $VT7—VT14$, которые нагружены на управляющие сетки люминесцентного индикатора. При поступлении тактирующего кода 1-2-4 на входы дешифратора на одном из его выходов в каждый момент времени присутствует логический ноль, который удерживает один из его ключей в закрытом состоянии. Остальные ключи в этот момент открыты. Напряжение на коллекторе закрытого транзистора — ключа — равно напряжению питания ($+30\text{ В}$) и,

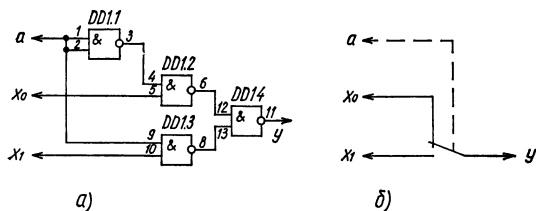


Рис. 59. Мультиплексор на два входа (а) и его аналог (б)

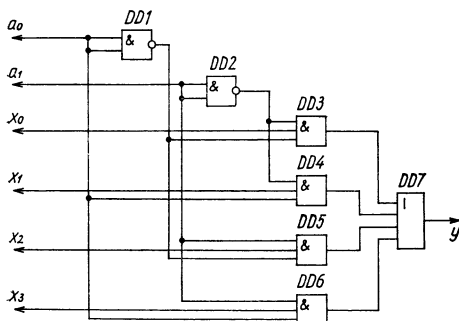


Рис. 60. Мультиплексор на 4 входа

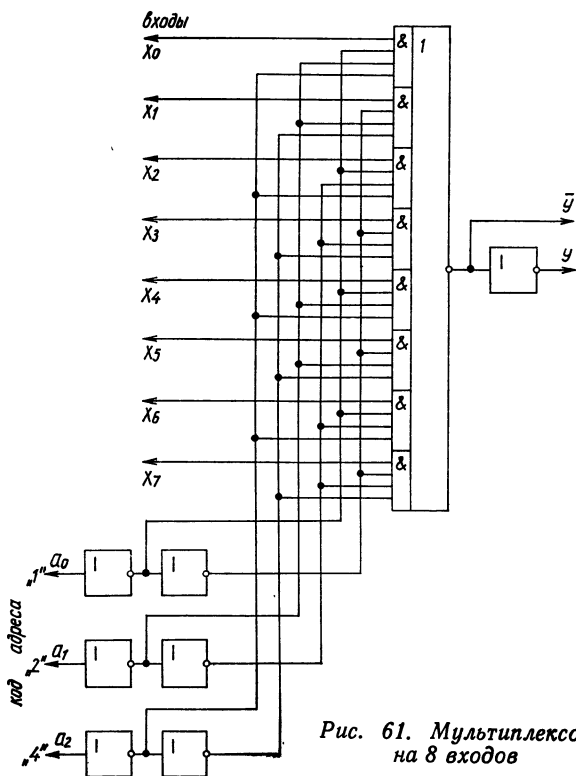


Рис. 61. Мультиплексор на 8 входов

поданное на управляющую сетку соответствующего разряда индикатора, создает условие для его зажигания.

При смене состояния счетчика *DD2* управляющий импульс на выходе дешифратора *DD3* перемещается на другой выход, закрывает другой транзисторный ключ и зажигает цифру следующего разряда. Информация, например со счетчиков частотомера (в коде 1-2-4-8), подлежащая отображению на индикаторе, поступает к соот-

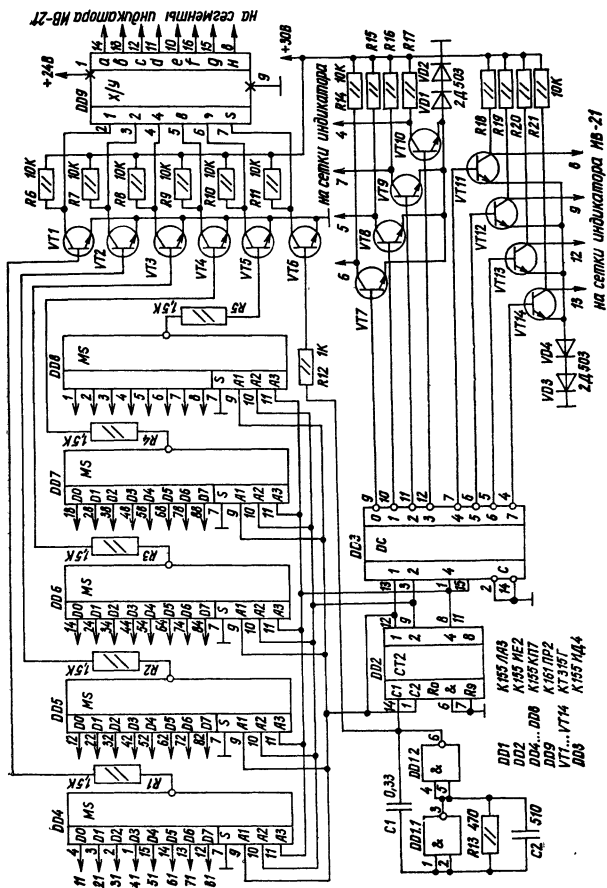


Рис. 62. Динамическая индикация для люминесцентного индикатора на мультимлексорах

Таблица 12

Информационный вход	Код адреса				У при коде адреса							
	X	a ₂	a ₁	a ₀	1	2	3	4	5	6	7	8
X0	0	0	0	0	0	0	0	0	0	0	0	0
X0	1	0	0	0	1	0	0	0	0	0	0	0
X1	0	0	0	1	0	0	0	0	0	0	0	0
X1	1	0	0	1	0	1	0	0	0	0	0	0
X2	0	0	1	0	0	0	0	0	0	0	0	0
X2	1	0	1	0	0	0	1	0	0	0	0	0
X3	0	0	1	1	0	0	0	0	0	0	0	0
X3	1	0	1	1	0	0	0	1	0	0	0	0
X4	0	1	0	0	0	0	0	0	0	0	0	0
X4	1	1	0	0	0	0	0	0	1	0	0	0
X5	0	1	0	1	0	0	0	0	0	0	0	0
X5	1	1	0	1	0	0	0	0	0	1	0	0
X6	0	1	1	0	0	0	0	0	0	0	0	0
X6	1	1	1	0	0	0	0	0	0	0	1	0
X7	0	1	1	1	0	0	0	0	0	0	0	0
X7	1	1	1	1	0	0	0	0	0	0	0	1

ветствующим входам мультиплексоров. Информация первого разряда подается на входы мультиплексоров, обозначенные на схеме цифрами 11, 12, 14, 18; второго разряда — на входы 21, 22, 24, 28; восьмого — на 81, 82, 84, 88. Положение запятой определяется подачей логического нуля на входы 1—8 мультиплексора DD8.

На входы A1, A2, A3 мультиплексоров подается тактирующий код 1-2-4 от декадного счетчика DD2. При этом мультиплексор подключают к выходу инвертированный сигнал с одного из восьми входов, номер которого соответствует десятичному эквиваленту тактирующего кода 1-2-4.

Выходы мультиплексоров через транзисторные ключи, служащие для согласования логических уровней микро-

схем разных серий, подключены ко входам 1-2-4-8 семи-сегментного дешифратора на микросхеме К161ПР2 (DD9). Его выходы соединены с соответствующими сегментами индикатора, и в зависимости от двоичного кода, сигнал которого поступает на данный разряд в текущий момент времени, на индикаторе загорается соответствующая цифра. При поступлении тактового импульса мультиплексоры подключают ко входам дешифратора DD9 выходы 1-2-4-8 другого разряда, а дешифратор DD3 создаст условия для зажигания следующего разряда индикатора.

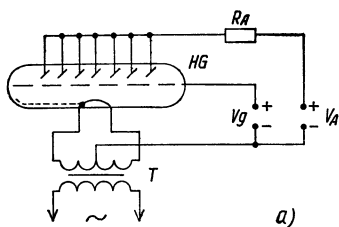
Дешифратор К161ПР2 имеет в своей структуре оперативную память, которая не используется. Для того чтобы информация на индикаторе постоянно обновлялась, на вход *S* (вывод 7) разрешения записи дешифратора DD9 через транзисторный ключ должны подаваться импульсы с частотой, равной частоте переключения разрядов индикатора. Этому условию отвечает тактирующий вывод 1 счетчика DD2. Можно использовать и непосредственно выход тактового генератора.

ВКЛЮЧЕНИЕ ВАКУУМНЫХ ЛЮМИНЕСЦЕНТНЫХ ИНДИКАТОРОВ

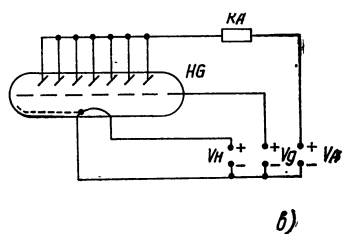
Вакуумные люминесцентные индикаторы включают по триодной схеме, причем в качестве анодов используются сегменты, с помощью которых можно синтезировать знаки.

Наиболее часто применяется управление по анодам и сеточным цепям. Индикаторы выдерживают большое количество переключений (3×10^8 — 10^{10} и более по анодам и сеточным цепям) в течение долговечности и срока сохраняемости.

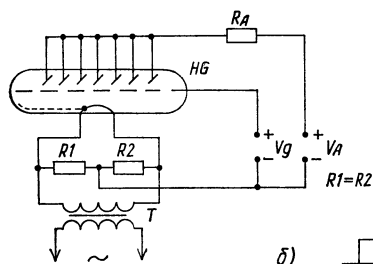
Питание цепей накала вакуумных люминесцентных индикаторов рекомендуется осуществлять переменным



a)



б)



в)

Рис. 63. Питание люминесцентных индикаторов

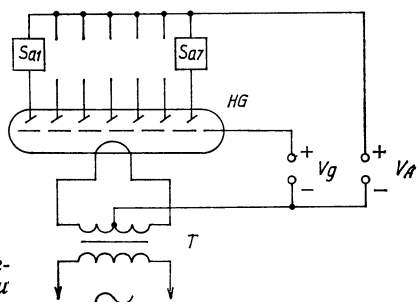


Рис. 64. Управление семисегментными люминесцентными индикаторами

током синусоидальной или прямоугольной формы от обмотки трансформатора со средней точкой (рис. 63), являющейся одновременно общей точкой вывода катода. Допускается питание цепи накала от трансформатора без средней точки, которая в этом случае может быть создана искусственно делителем напряжения $R1, R2$

Таблица 13

Тип индикатора	Символы	Напряжение накала, В	Ток накала, мА	Напряжение анода	Ток анода, мА	Ток сетки, мА
ИВ-3	цифры	0,85	30	20	0,9	3
ИВ-6	»	1,0	50	25	1,2	10
ИВ-8	»	0,85	50	20	0,8	3,0
ИВ-11	»	1,5	100	25	3,5	12
ИВ-12	»	1,5	100	25	3,5	12
ИВ-22	»	1,2	100	27	3,5	6,0
ИВ-22А	»	1,2	100	27	3,5	6,0
ИВ-4	красные буквы					
	цифры	2,4	50	25	2,5	6,0
ИВ-17	»	2,4	47	25	3,5	6,5

Таблица 14

Тип индикатора	Символы	Число разрядов	Напряжение накала, В	Напряжение анода, В	Ток анода, мА	Ток сетки, мА
ИВ-18	Цифры	8	5	50	5	5
ИВ-21	»	8	2,4	27	1,5	2,0
ИВ-27	»	14	3,1	24	1,6	2,0
ИВ-28	»	8	2,4	27	1,5	2,0
ИВ-28а		9	2,4	27	1,5	2,0
ИВЛ-8/12		12	2,4	24	1,0	1,0
ИВЛ1-7-5		4	5,0	27	7,0	7,0
ИВ-25	Матричный столбик	7	2,4	25	4,0	—
ИВ-26	»	7	3,1	25	15,0	—
П-192	Матрица	35	2,4	50	—	2,0

Таблица 15

Тип микро- схемы	Назначение	Напряже- ние пи- тания, В	Ток по- требле- ния, мА	Напря- жение «0», В	Напряжение «1», В	Напря- жение коммута- тора, В
K161ПР1, K161ПР2	Преобра- зователь кода	-27	1,8	-3	-8,5-24	30
K161ПР3 K161КН1	» Коммута- тор 7-ка- нальный	-27	1,2	»	»	70 »
K161КН2	То же, но прямые выходы	»	»	»	»	»

Таблица 16

Значащая цифра	Информационный код					Сигналы на сегментах						
	8	4	2	1		a	b	c	d	e	f	g
0	1	1	1	1		1	1	1	1	1	1	0
1	1	1	1	0		0	1	1	0	0	0	0
2	1	1	0	1		1	1	0	1	1	0	1
3	1	1	0	0		1	1	1	1	0	0	1
4	1	0	1	1		0	1	1	0	0	1	1
5	1	0	1	0		1	0	1	1	0	1	1
6	1	0	0	1		1	0	1	1	1	1	1
7	1	0	0	0		1	1	1	0	0	0	0
8	0	1	1	1		1	1	1	1	1	1	1
9	0	1	1	0		1	1	1	1	0	1	1

(рис. 63, б). Следует учитывать, что падение напряжения на резисторах делителя R_1 , R_2 от суммарного тока анодов и сетки уменьшает напряжение между катодом и анодом, что может привести к снижению яркости или

необходимости повышения напряжения на аноде. Цепь накала может питаться и от источника постоянного тока. Рекомендуется в качестве общей точки выбрать вывод катода, соединенный с отрицательным полюсом источника питания (рис. 63, в). Питание анодных и сеточных цепей может осуществляться, как показано в описанных выше схемах, от источника постоянного или пульсирующего напряжения. Во избежание мельканий изображения частота следования импульсов должна быть не менее 40 Гц при скважности не более 10 (в некоторых случаях даже 5).

Как правило, индикаторы используются при одинаковом анодном и сеточном напряжении. При постоянном напряжении их предельное эксплуатационное значение равно 30 В (номинальное напряжение 20—27 В), а при импульсном — 70 В (номинальное 30—50 В). Индикаторы могут функционировать при различных анодном и сеточном напряжениях. При этом рекомендуется выбирать режим питания, при котором анодное напряжение выше сеточного, что позволяет при одной и той же яркости уменьшить энергопотребление, так как ток сетки заметно уменьшается, а ток анодов-сегментов возрастает незначительно. Наличие двух режимов работы люминесцентных индикаторов и нескольких цепей управления свечением анодов-сегментов позволяет реализовать два режима управления: статический и динамический.

В статическом режиме управления могут работать только одноразрядные индикаторы. В этом режиме каждый электрод индикатора (аноды-сегменты, сетка, катод) отдельно подключается к источнику питания (постоянного или импульсного напряжения для анодов и сеток) и управление может осуществляться по любой из трех цепей управления (рис. 63).

В динамическом режиме управления могут применяться как одноразрядные, так и многоразрядные индикаторы. Этот режим характеризуется тем, что соответ-

ствующие электроды каждого одноразрядного индикатора и каждого знакоместа в многоразрядных индикаторах имеют общее подключение к источникам питания и управление может осуществляться по цепям сеток и анодов (рис. 64). По цепям сеток производится включение выбранного индикатора (знакоместа), а по цепям анодов — включение анодов-сегментов в выбранном индикаторе (знакоместе). Для надежного запираания индикатора на время отсутствия управляющего сигнала на сетке необходимо подавать на нее запирающее напряжение от отдельного источника или от делителя напряжения питания анодов индикатора. Для этой же цели в общей цепи эмиттеров транзисторных ключей (рис. 62), управляющих сетками люминесцентных индикаторов, в прямом направлении включены два кремниевых диода.

При использовании нескольких индикаторов рекомендуется цепи накала соединять параллельно.

Выпускаются индикаторы повышенной надежности, различного цвета свечения, имеются экспериментальные образцы многоцветных индикаторов.

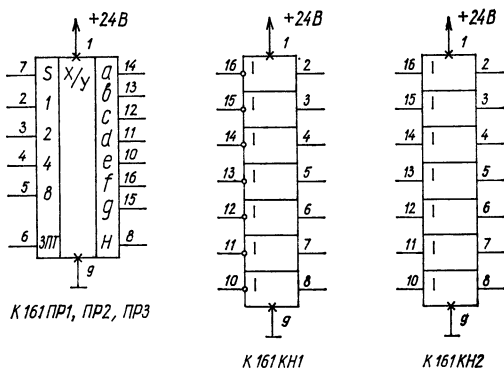


Рис. 65. Преобразователи кода K161PP1-PP3 и коммутаторы K161KH1-KH2

Характеристики одноразрядных индикаторов приведены в табл. 13. Наибольшее применение одноразрядные и многоразрядные индикаторы находят в клавишных вычислительных машинах, кассовых аппаратах, настольных часах, измерительной аппаратуре. Для управления индикаторами выпускаются преобразователи двоично-десятичного кода в позиционный код индикатора со встроенными анодными ключами и матрица для включения сеток индикатора в динамическом режиме управления. Многоразрядные индикаторы выпускаются плоской или цилиндрической конструкции. Характеристики многоразрядных индикаторов приведены в табл. 14. В табл. 15 приведены характеристики дешифраторов для вакуумных люминесцентных индикаторов, а в табл. 16 — состояния входов и выходов дешифратора K161ПР2. Нумерация выводов микросхем K161ПР1, K161ПР2, K161ПР3, K161КН1, K161КН2 показана на рис. 65.

РЕВЕРСИВНЫЕ СЧЕТЧИКИ

Реверсивные счетчики, о которых сейчас пойдет речь, могут считать как в прямом, так и в обратном направлении. Один из них, наиболее простой, изображен на рис. 66. Он построен на триггерах и логических элементах И-НЕ. Импульсы, поступающие для счета, попадают на вход первого триггера, а выходят с него по двум каналам: при прямом счете с прямого выхода, а при обратном — с инверсного. Для того чтобы управлять путями движения, служат элементы И-НЕ. Такие ячейки ставятся после каждого триггера. Управляющим сигналом для шин прямого и обратного счета являются логические ноли. Так, если на входе элементы *DD4.1*, *DD4.4* ноли, то они заблокированы, а логические единицы на их выходах никакого влияния на работу элементов *DD4.2* и *DD5.1* не оказывают. Аналогичные действия происхо-

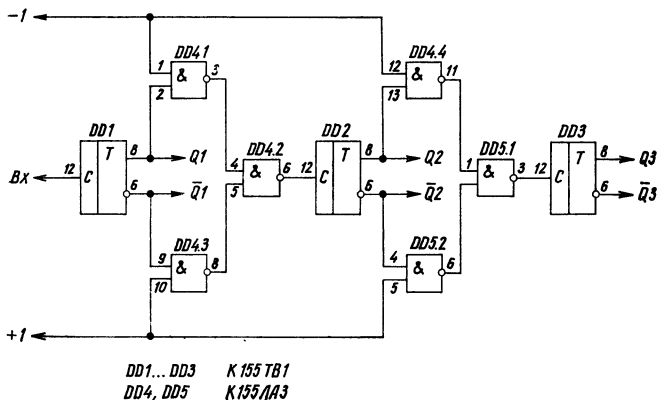


Рис. 66. Реверсивный счетчик на триггерах

дят, если подать логический ноль на шину «+1». Схема имеет существенный недостаток, который выражается в сбое показаний при изменении направления счета.

Что значит прямой и обратный, как это можно определить в счетчике? Все дело в кодовом состоянии счетчика. Если состояние выходов триггеров будет последовательно меняться, как указано в табл. 8, то это прямой счет. При обратном счете состояние на выходе триггеров будет соответствовать обратным, т.е. после первого же импульса — 111, затем 110, 101 и т.д.

А теперь проследим движение импульса от входа при прямом счете. Перепад напряжения при переходе с высокого уровня на низкий на входе первого триггера переводит его в противоположное состояние. Пусть на выводе 8 DD1 появится ноль. Этот низкий логический уровень воздействует на элемент DD4.1. На шине «-1» — положительный потенциал. Естественно, эта ячейка изменит свое состояние, при котором на ее выходе будет логическая 1. На шине «+1» в этот момент логический 0. Это значит, что все ячейки, подключенные вхо-

дами к этой шине, будут иметь на выходе единичное состояние. Отсюда на элемент *DD4.2* (выводы 4 и 5) поступают две логические 1. Их совпадение в ячейке *DD4.2* на выходе даст логический 0. Возникший перепад, а до этого была 1, перебросит триггер *DD2* в противоположное состояние. Если на выводе 8 *DD2* тоже была 1, то отрицательный перепад напряжения произведет аналогичные действия, как у первого триггера. Если же нет, то состояние ячеек не изменится и только следующий импульс изменит ситуацию на противоположную. Таким образом происходит изменение состояний триггеров, которые в целом осуществляют прямой счет. В этом можно убедиться, если с каждым шагом записывать состояние триггеров и сравнивать его с табл. 8.

При обратном счете прохождение импульсов осуществляется по нижним ячейкам, а верхние (по схеме)

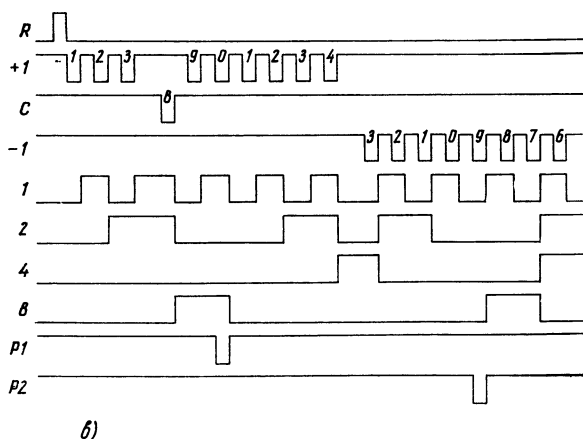
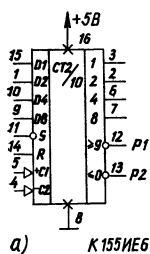


Рис. 67. Реверсивные счетчики *K155IE6* (а), *K155IE7* (б) и временные диаграммы *K155IE6* (в)

будут заблокированы нулевым потенциалом с шины «—1».

Кодовое состояние счетчика, информация о котором снимается с выводов триггеров, при прямом счете противоположно тому, что бывает при обратном счете.

Среди большого многообразия микросхем 155-й серии имеются два интегральных реверсивных счетчика: K155ИЕ6 — двоично-десятичный и K155ИЕ7 — четырехразрядный двоичный. Напомним, что двоично-десятичный счетчик отличается от двоичного тем, что первый из них имеет десять состояний, а двоичный — 16. Там, где необходимо индицировать состояние счетчика в привычной для нас десятичной системе, используется двоично-десятичный счетчик.

Нумерация выводов у обоих счетчиков одинакова (рис. 67). На этом же рисунке показана временная диаграмма работы счетчика K155ИЕ6.

Входы $C1$ и $C2$ предназначены для подачи счетных импульсов: при прямом счете (+1) на $C1$ и при обратном — (—1) на $C2$. Выход R служит для установки счетчика в ноль, а S — для предварительной записи в счетчик информации, поступающей по входам $D1—D4$. На эти входы — шины адреса — подается код числа, а на S — логический ноль.

Установка триггеров счетчика в ноль происходит при подаче положительного импульса на вход R , при этом на S должна быть логическая 1.

Переключение триггеров счетчика происходит по спадам входных импульсов.

Оба счетчика имеют два специальных выхода: P_1 и P_2 . На выходе P_1 появляется сигнал с каждым десятым входным импульсом и повторяющий его входной. Этот импульс может подаваться на вход $C1$ следующей интегральной микросхемы. Уровни сигнала на выходах 1-2-4-8 счетчика соответствуют хранящемуся в счетчике в данный момент числу. При обратном счете импульсы

снимаются с P_2 . Пример временной диаграммы работы счетчика рассмотрим на следующем случае. Первый импульс, поступающий на вход R , устанавливает все триггеры счетчика в 0. Три последующих импульса, к примеру, переводят счетчик в состояние 3. Теперь запишем, например, число 8. Для этого на входы $D1—D3$ подадим ноль, а на вход $D4$ единицу и импульсом (0) на S устанавливаем счетчик в состояние 8. Следующие импульсы переводят счетчик последовательно в состояние 9, 0, 1, 2, 3, 4. Одновременно с импульсом, переводящим счетчик в 0, на выходе P_1 появляется сигнал переноса прямого счета.

Положим, что на вход $C2$ (-1) поступают импульсы обратного счета. Счетчик начинает изменять свое состояние в обратном порядке. Одновременно с импульсом обратного счета, переводящим счетчик в состояние 9, на выходе P_2 появляется выходной сигнал.

В интегральной микросхеме $K155IE7$ импульсы на выходе P_1 и P_2 появляются при переходе из состояния 15 в 0 и обратно.

РЕГИСТРЫ

Регистры, как и счетчики, являются цифровыми узлами последовательного типа: они строятся на основе триггеров и имеют ту особенность, что их состояние оказывается зависимым не только от сигналов, воздействующих на входы в данный момент времени, но и от предыдущих состояний. Иными словами, регистры относятся к цифровым автоматам с памятью. Эти узлы могут быть реализованы на интегральных триггерах, а также в виде одной микросхемы повышенной интеграции.

Регистр — это цифровой узел, служащий для записи и хранения числа. Помимо хранения информации некоторые виды регистров могут преобразовывать информацию, например, из последовательной во времени формы

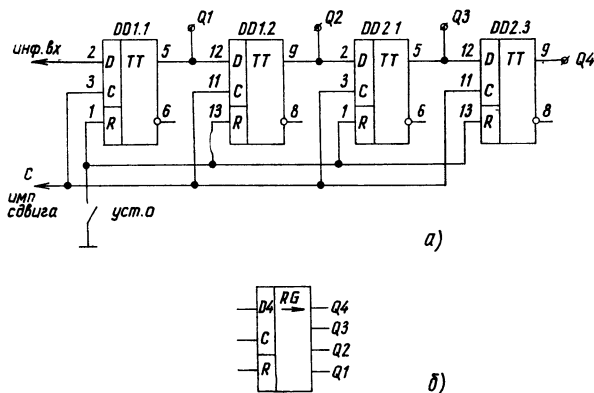


Рис. 68. Регистр на D-триггерах

представления в параллельную, сдвигать записанную информацию на один или несколько разрядов в сторону младшего (вправо) или старшего разряда (влево), инвертировать код.

В основе регистров хранения одноступенчатые асинхронные RS-триггеры. Каждый триггер служит для хранения одного разряда числа.

Регистры сдвига предназначены для преобразования информации путем ее сдвига под действием тактовых импульсов. Они представляют собой совокупность последовательно соединенных триггеров, количество которых определяется разрядностью числа. По направлению сдвига информации различают регистры прямого сдвига (вправо, т. е. в сторону младшего разряда), обратного и реверсивные, допускающие сдвиг в обоих направлениях.

Наиболее широко распространены регистры сдвига на D-триггерах, изображенные на рис. 68. Такие регистры имеют один информационный вход, входы для тактовых импульсов (импульсов сдвига) и установочный в

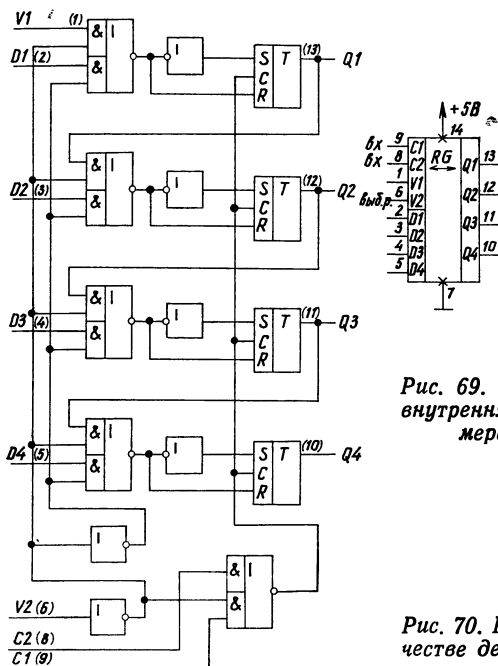


Рис. 69. Регистр К155ИР1, его внутренняя структура (а), нумерация выводов (б)

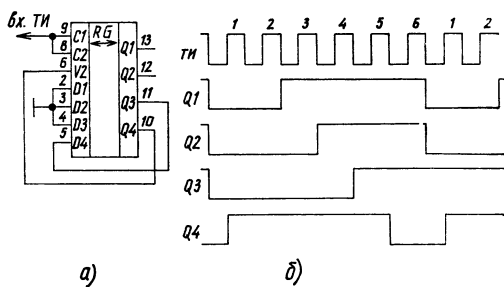


Рис. 70. Регистр К155ИР1 в качестве делителя на 6 (а) и его временные диаграммы (б)

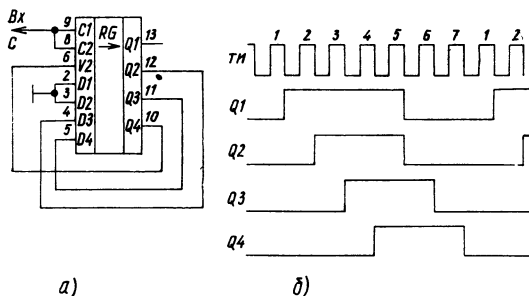


Рис. 71. Регистр К155ИР1 в качестве делителя на 7 (а) и его временные диаграммы (б)

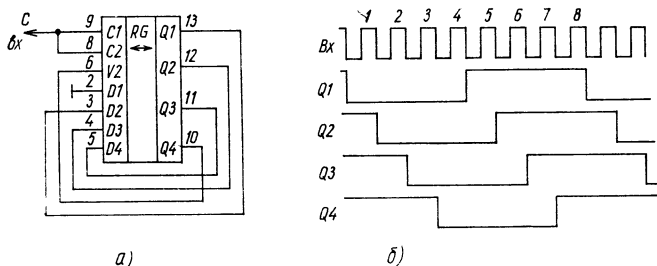


Рис. 72. Регистр К155ИР1 в качестве делителя на 8 (а) и его временные диаграммы (б)

ноль. Выходы в регистре могут быть с каждого разряда для считывания информации одновременно со всех разрядов, т.е. параллельным кодом. Также может быть один выход с последнего относительно входа разряда для считывания информации последовательно во времени, т.е. последовательным кодом.

Вход регистра для импульсов сдвига получается объединением С-входов всех триггеров, а установочный — R-входов.

На рис. 69 изображен универсальный четырехразрядный сдвиговый регистр К155ИР1.

Микросхема имеет два входа синхронизации $C1$ и $C2$. Вход $V1$ служит для ввода информации в первый разряд регистра в режиме сдвига. Вход $V2$ обеспечивает выбор режима — сдвиг информации или параллельную (одновременную) запись информации в четыре разряда регистра по входам $D1—D4$. С выходов 1—4-го разрядов снимается параллельная информация в двоичном коде.

Особенностью регистра является то, что режим работы выбирается подачей соответствующего уровня (0 или 1) на вход $V2$. Работает регистр в режимах сдвига, если на вход $V2$ подать логический 0, и записи кода, если на входе $V1$ — логическая 1. Для работы сдвигового регистра в указанных режимах подаются импульсы синхронизации на соответствующие входы $C1$ или $C2$. Синхро- или тактовые импульсы поступают на вход $C1$, обеспечивая сдвиг информации в регистре в режиме сдвига. Импульсы, воздействующие на вход $C2$ в режиме записи, записывают в разряды регистра логические значения, которые поданы в этот момент на $D1—D4$.

Регистр К155ИР1 удобно использовать в многораз-

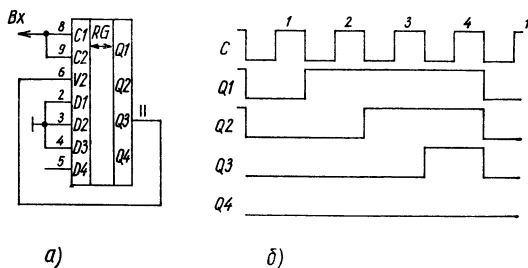


Рис. 73. Регистр К155ИР1 в качестве делителя на 4 (а) и его временные диаграммы (б)

рядных пересчетных устройствах и в делителях с коэффициентом пересчета от 4 до 8. При этом не требуется никаких дополнительных элементов. Схемы этих элементов изображены на рис. 70—73.

ШИФРАТОРЫ

Шифраторы находят применение значительно реже, однако стоит на них обратить внимание, так как в ряде случаев без них не обойтись.

Задача шифратора — сформировать код в зависимости от того, где он будет применяться. На вход шифратора могут подаваться различные сигналы: логический ноль через контакты кнопок клавиатуры управления (тастатуры) или сигналы с других устройств, но во всех случаях в шифраторе происходит преобразование одного сигнала в n -разрядный код.

На рис. 74 показана изумительно простая схема диодного шифратора. В исходном состоянии, когда ни одна из кнопок не нажата, на всех выводах $Q1—Q4$ нулевой потенциал. После нажатия кнопки, например $SB1$, положительное напряжение, возникшее на делителе $R1, R2$, через диод $VD1$ поступает на шину $Q1$. Получается код 0001. Далее, нажимая последовательно кнопки $SB2—SB9$, убеждаемся (по табл. 8) в правильности значения кода в шифраторе: состояние 2 — код 0010, 3 — 0011, 4 — 0100 и т. д.

Среди микросхем 155 серии имеется очень интересный шифратор. Если нажать здесь несколько кнопок сразу, а потом отпустить, то на выходе шифратора будет значение кода последней отпущенной кнопки. Схема такого шифратора предлагается на рис. 75. Работает она следующим образом. Если ни одна из кнопок не нажата, на выводах 1-2-4- G микросхемы $DD1$ устанавливается сигнал с уровнем логической 1. При нажатии на любую

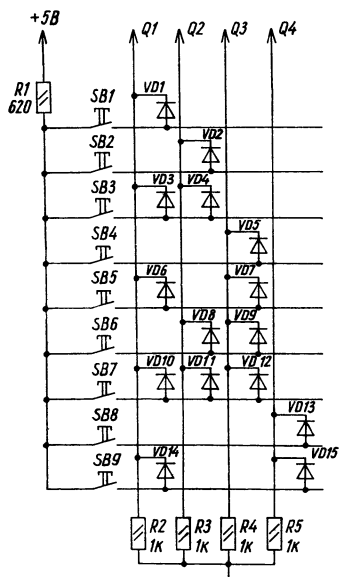


Рис. 74. Диодный шифратор

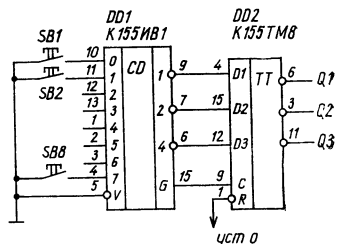


Рис. 75. Интегральный шифратор с приоритетом
K155ИВ1

из кнопок на выходах 1-2-4 появляется сигнал инверсного кода, соответствующий номеру нажатой кнопки, а на выходе G — сигнал с уровнем логического 0. При отпускании кнопки сигнал логической 1 с вывода G микросхемы $DD1$ поступит на вход микросхемы $DD2$, в триггеры которой и будет записан код этой кнопки.

Если нажать сначала на одну кнопку, а затем, не отпуская ее, на вторую, то запишется код первой. Он сохранится при нажатии на вторую кнопку, так как сигнал на выходе G микросхемы $DD1$ не изменится. В момент отпускания одной из нажатых кнопок также ничего не изменится, и только в момент отпускания второй ее код запишется в триггеры микросхемы $DD2$. Иначе говоря, в такой ситуации появляется только один сиг-

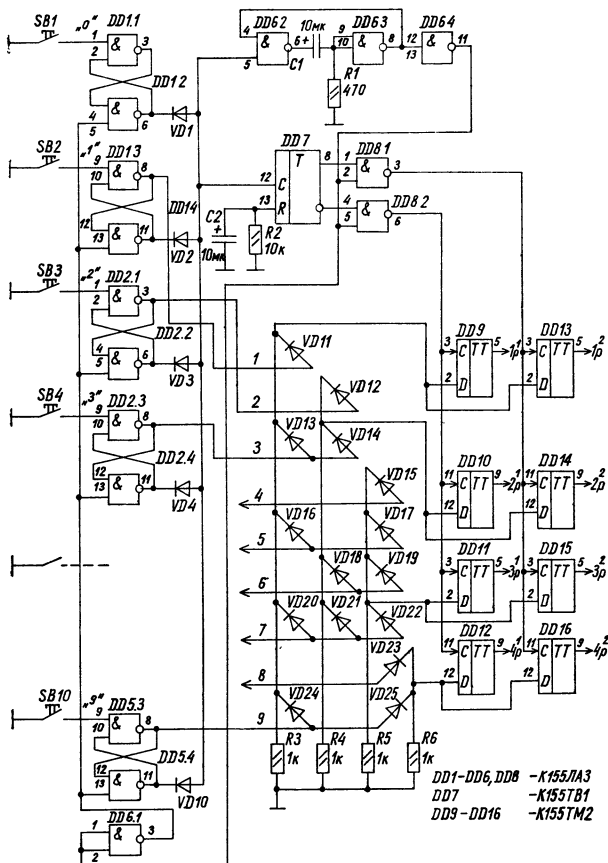


Рис. 76. Четырехразрядный шифратор для двузначного десятичного числа

нал, соответствующий последней отпущенной кнопке. При одновременном размыкании контактов обеих кнопок запишется код, соответствующий кнопке с большим

номером, что объясняется приоритетными свойствами микросхемы K155ИВ1.

На рис. 76 изображен еще один шифратор. Он позволяет набрать четырехразрядный двоично-десятичный код двухзначного десятичного числа. Код набирается с десятичной клавиатуры.

Для устранения дребезга контактов клавиатуры он имеет триггеры *DD1—DD5*. Сам шифратор диодный. Информация на него поступает с *RS*-триггеров. Запись кода осуществляется *D*-триггерами *DD9—DD19*. Опишем работу клавиатурного шифратора с памятью. Положим, необходимо набрать код числа 96. Нажимаем на клавиатуре кнопку с номером 9. Срабатывает *RS*-триггер *DD5.3*, *DD5.4*, на выводе 8 ячейки *DD5.3* появляется логическая 1. Она поступает на диодный шифратор и через диоды *VD24* и *VD25* подается на триггеры первого и четвертого разряда *DD9*, *DD13* и *DD12*, *DD16*. С вывода 11 ячейки *DD5.4* логический 0 поступает на ждущий мультивибратор *DD6.2*, *DD6.3*. Одновременно перепад напряжения, образующийся при переходе *RS*-триггера из 1 в 0, переводит триггер *DD7* в состояние, при котором на выводе 8 логическая 1. Имеющийся на выводе 6 триггера *DD7* логический 0 заставляет ячейку *DD8.2* перейти в состояние, когда на ее выходе (вывод 6) логическая 1. Этот логический уровень дает разрешение *D*-триггерам на запись информации, поступающей по *D*-входам. На выходах *DD9* и *DD12* появляется по 1. Таким образом на первом шаге с выходов триггеров *DD9—DD12* появляется четырехразрядный двоично-десятичный код числа 9 : 1001.

Ждущий мультивибратор *DD6.2*, *DD6.3* через инверсную ячейку *DD6.4* не только подал *D*-триггерам разрешение на запись, но сбросил все «ненужные» *RS*-триггеры в нулевое состояние. В сбросе *RS*-триггеров участвовала ячейка *DD6.1* как инвертор.

При следующем нажатии нужной цифры 6 сработает

необходимый *RS*-триггер. Нолевой потенциал через ждущий мультивибратор сбрасывает все остальные триггеры в 0. Триггер *DD7* переходит в иное состояние. На его выходе 8 логический 0, а на выводе 6 логическая 1. Ячейка *DD8.1* переходит в противоположное состояние от нолевого уровня с триггера *DD7* и своей логической 1 дает *D*-триггерам *DD13—DD16* разрешение на запись двоичного кода. Код цифры 6: 0110.

Таким образом за два нажатия кнопок клавиатуры набрался двоично-десятичный код, состоящий из двух тетрад: 1001 и 0110.

Осталось невыясненным назначение резистора *R1* и конденсатора *C2*. Для чего они служат? Чтобы предотвратить ошибку в размещении тетрад, значений кода, триггер *DD7* в момент включения автоматически устанавливается в нолевое состояние. От тока заряда конденсатора *C2* вывод 13 триггера *DD7* замыкается на минус источника питания. Затем по мере заряда конденсатора ток уменьшается и, естественно, вывод *R* триггера соединяется с общим проводником через резистор 10 кОм, что не оказывает влияния на его работу. После снятия питания конденсатор *C2* разряжается через этот резистор и снова готов к работе.

КОНСТРУКЦИИ ЦИФРОВЫХ УСТРОЙСТВ РАЗЛИЧНОГО НАЗНАЧЕНИЯ

В разработке и изготовлении ряда устройств используется случайная последовательность импульсов, которую создает генератор шума. Однако импульсы с генератора шума получить бывает не так просто. Поэтому существуют генераторы, которые как бы «случайно» формируют «произвольную» последовательность временных интервалов без какой бы то ни было закономерности. Но если она, эта последовательность, повторяется

через определенный промежуток времени, то называется псевдослучайной. Система не может отличить псевдослучайную от истинно случайной, если число периодов в последовательности превышает емкость ее памяти. Это условие в большинстве случаев выполняется легко.

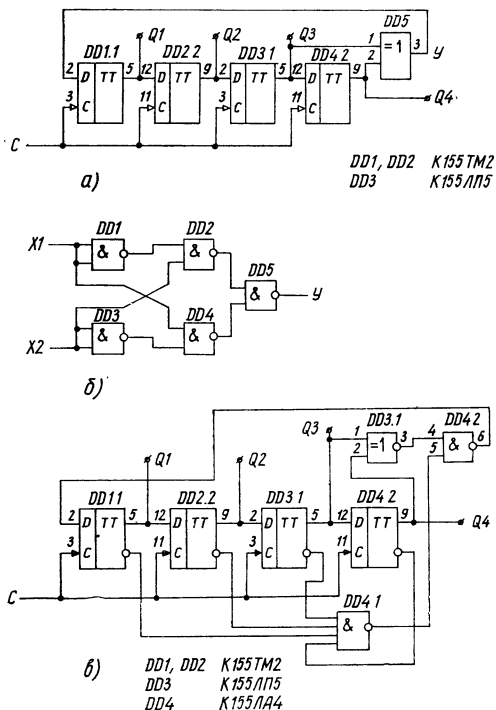


Рис. 77. Генератор псевдослучайной последовательности (а), логический узел «исключающее ИЛИ» из элементов И-НЕ (б), введение элемента И-НЕ для деблокирования (в)

Большое преимущество псевдослучайных последовательностей заключается в получении воспроизводимого результата и возможности снятия осциллограмм. Кроме того, псевдослучайные последовательности для низкочастотного диапазона получить значительно легче, чем при использовании большинства естественных источников шума. Для их генерации применяют регистр сдвига, в который определенным образом вводится обратная связь, создаваемая на основе элементов «исключающее ИЛИ».

А периодические кодовые последовательности, которые в состоянии генерировать n -разрядный регистр сдвига, имеют разрядность:

$$N = 2^n - 1 \quad (2)$$

С помощью четырехразрядного регистра сдвига можно, следовательно, добиваться последовательности с максимальной длиной 15 состояний. Подобная схема представлена на рис. 77, а. Для объяснения ее принципа действия предположим, что регистр сдвига находится в состоянии $Q1=1$, а $Q2=Q3=Q4=0$. При поступлении первого тактового импульса информация сдвигается на разряд вправо.

Здесь, перед тем как продолжить рассказ о работе генератора псевдослучайных последовательностей, следует рассказать о том, как функционирует элемент «исключающее ИЛИ», второе название которого «один, и только один». Его работу можно пронаблюдать на эквивалентной схеме, изображенной на рис. 77, б. Пусть $X1=0$, $X2=0$. Тогда на выходах элементов $DD2$ и $DD4$ будут логические единицы и, следовательно, на выходе $DD5$ логический ноль. Теперь зададим $X1=1$, а $X2=0$. Логические единицы от $X1$ и с выхода $DD3$ поступают на вход элемента $DD4$. На его выходе получается ноль, что достаточно для появления на выходе элемента $DD5$ единицы. Значит, один логический уровень, равный 1, на выходе дает 1. Положим теперь, что на входах $X1$ и

X2 по 1. На выходах DD1 и DD3 логические ноли. От них на выходах DD2 и DD4 по единице, и, как следствие, на выходе DD5 от обоих единичных уровней будет ноль. Итак, при двух одинаковых сигналах на входах этого элемента («исключающее ИЛИ») на выходе всегда будет ноль.

Вновь вернемся к генератору случайной последовательности. Так как после окончания первого тактового импульса на выходе элемента «исключающее ИЛИ» логический ноль, то первый каскад устанавливается в ноль. После первого тактового импульса получаем состояние: $Q2=1$, а $Q1=Q3=Q4=0$. Поскольку Y в этом случае еще остается равным 0, то после второго тактового импульса в регистр сдвига опять будет введен 0. После второго такта получим состояние: $Q3=1$, $Q1=Q2=Q4=0$. Но теперь $Y=1$. В результате следующего такта будет вводиться 1, т. е. $Q1=Q4=1$, а $Q2=Q3=0$. Продолжение цикла становится ясным из табл. 17.

Понятно, что последний тактовый импульс (15) опять устанавливает регистр в исходное состояние. Естественно, что цикл может начинаться с любого другого кода, в том числе и с запрещенного состояния 0000, которое блокирует схему. Необходимо, следовательно, воспрепят-

Таблица 17

Выход	Номера тактов															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	1	0	0	1	1	0	1	0	1	1	1	1	0	0	0	1
2	0	1	0	0	1	1	0	1	0	1	1	1	1	0	0	0
3	0	0	1	1	0	0	1	0	1	0	1	1	1	1	0	0
4	0	0	0	1	0	0	1	1	0	1	0	1	1	1	1	0
Y	0	0	1	1	0	1	0	1	1	1	1	0	0	0	1	0

Рис. 78. Генератор псевдослучайных временных интервалов

ствовать появлению этого кода при включении или сбросе. Для этого можно применить устройство, показанное на рис. 77, в. При появлении состояния 0000, что равносильно 1111 на инверсных выходах триггеров, на выходе элемента И-НЕ (*DD4.1*) устанавливается 0, который после инвертирования в ячейке *DD4.2* в виде логической единицы поступает на вход первого триггера регистра. Так как в нормальном режиме состояние 0000 не возникает, введенные дополнительные элементы не нарушают процесса функционирования. Совершенно безразлично, с какого вывода снимается псевдослучайная последовательность, поскольку она же поступает с временным сдвигом с каждого выхода. Для получения последовательности большей длины нужно использовать регистр сдвига соответствующей разрядности. Для десятиразрядного регистра длина периода составляет 1023 тактовых импульса, для 20-разрядного — 1048575.

Как же преобразовать псевдослучайные кодовые состояния, появляющиеся на выходах регистра сдвига, во временные интервалы? Такое устройство предлагается на рис. 78. В его основе лежит вышеописанный принцип образования псевдослучайной последовательности.

Положим, что данное устройство используется в медицинском исследовании реакции человека. Как только загорается лампочка *HL1* (или звучит подключенный к ней гудок), исследуемый нажимает на кнопку *SB1*. После ее замыкания *RS*-триггер *DD1.3*, *DD1.4* перебрасывается и дает импульс на сдвиг регистра, построенного на *D*-триггерах *DD9*, *DD10*. Кодовая комбинация, появившаяся на выходах триггеров, подается на элементы сравнения *DD3*, *DD4*. Положительным логическим уровнем с *RS*-триггера (вывод 11 *DD1.4*) растормаживается генератор импульсов *DD1.1*, *DD1.2*, частота следования которых 1—3 Гц. Счетчик *DD2* принимается считать эти импульсы. Кодовое состояние счетчика начинает изменяться. Как только оба кодовых состояния счетчика и

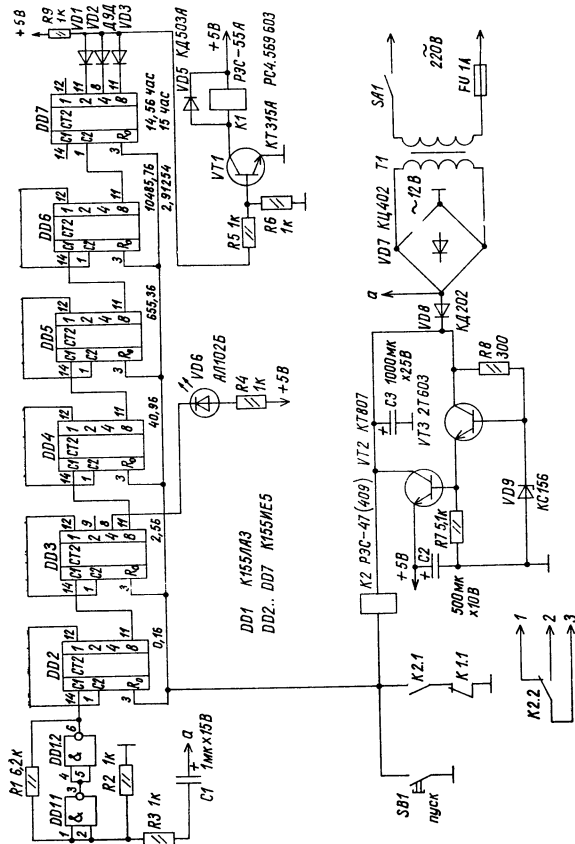


Рис. 79. Реле времени больших выдержек (15 ч)

регистра *DD7*, *DD8* становятся одинаковыми, на выводах микросхем *DD3* и *DD4* появляются логические 1, которые подаются на элемент *DD6.1* через диодную схему И (*VD1—VD4*). Логический 0 с его выхода перебрасывает *RS*-триггер в исходное состояние. Положительный логический уровень с этого триггера сбрасывает счетчик *DD2* в ноль, а с другого выхода воздействует на базу транзистора *VT1*, который открывается, лампочка загорается. Для запуска следующего временного цикла вновь нажимается кнопка *SB1* «пуск». После ее нажатия *RS*-триггер переходит в рабочее состояние и с выхода 11 *DD1.4* на тактовый вход регистра поступает положительный потенциал. Регистр сдвигается еще на один шаг. На выходах триггеров меняется кодовое состояние, которое, сравниваясь с состоянием счетчика, и будет определять псевдослучайную временную последовательность.

Частоту генератора можно менять с помощью времязадающей цепочки *R1*, *C1*.

Реле времени с большой выдержкой. В некоторых случаях на производстве или в быту требуется реле времени с большой выдержкой — свыше 12 часов, например, для зарядки аккумуляторов 7Д-01. Схема такого устройства предлагается на рис. 79. Она содержит формирователь импульсов от питающей сети на элементах *DD1.1*, *DD1.2*, делители частоты *DD2—DD7*, выходной транзистор, в цепь коллектора которого включено реле, и блок питания микросхем.

После нажатия кнопки *SB1* «пуск» включается и самоблокируется реле *K2*. Полевой потенциал через контакты реле *K2.1* и *K1.1* дает разрешение на счет микросхемам *DD2—DD7*. Через 15 часов заканчивается выдержка времени. Положительным уровнем со всех выводов микросхемы *DD7* транзистор *VT1* открывается, срабатывает реле *K1* и разрывает цепь реле *K2*. Счет останавливается.

Питаются микросхемы от стабилизатора на 5 В.

Для индикации включенного состояния реле времени служит светодиод VD6. При работе делителей он мигает с частотой около 1 Гц.

Возможные замены логических элементов друг другом. Любой специалист, занимающийся цифровыми микросхемами, не всегда имеет под рукой полный ассортимент логических элементов. К тому же каждый раз встречаются случаи, когда в одном или нескольких корпусах микросхем остаются неиспользуемые элементы. Разумеется, их надо по возможности использовать.

Положим, вам необходимо задействовать инвертор, а имеются только элементы И-НЕ. Как уже говорилось выше, необходимо просто объединить все выходы этого элемента или использовать только один выход. Читатель уже неоднократно в этом убеждался, изучая схемы на предыдущих страницах. Надо лишь учитывать, что при объединении входов граничная частота элемента понижается. Поэтому лучше в необходимых случаях незадействованные входы элементов соединять через резистор 1,5 кОм с плюсом источника питания.

Подобное объединение входов можно осуществить и с элементами ИЛИ-НЕ, когда необходимо получить элемент НЕ.

А как выполнить функцию И из элементов И-НЕ, которые являются наиболее популярными и более доступными? С этой целью два сигнала, которые необходимо соединить функцией И, подают на два входа И-НЕ, а затем инвертируют элементом И-НЕ с объединенными входами. (Не надо забывать, что функцию И можно осуществить на диодах.)

Ну, а если имеются элементы ИЛИ-НЕ и надо осуществить функцию И? Подайте сигналы отдельно по одному на каждый из элементов ИЛИ-НЕ. Сколько сигналов, столько и элементов. А затем складывайте их вместе в одну ячейку ИЛИ-НЕ.

Осталось нам разобрать, как выполняется функция ИЛИ из элементов И-НЕ или ИЛИ-НЕ.





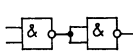
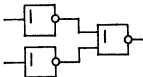

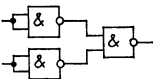
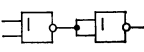
Вспомним, что значит ИЛИ? Любая логическая 1 дает на выходе этого элемента единицу. А теперь в каком случае появляется 1 в логическом элементе И-НЕ? Когда на входе ее хотя бы один логический 0. В свою очередь логический ноль на выходе элемента И-НЕ будет тогда, когда на входе обязательно две (по числу входов) логические 1. Ну а если оба входа объединены? Объединяем входы у двух логических элементов И-НЕ, на которые подаем входные сигналы, и соединяем со входами третьей ячейки И-НЕ, что и даст необходимый результат.

Остальное (ИЛИ-НЕ в ИЛИ) и те функции, которые уже рассмотрели, удобнее изучить по табл. 18.

В качестве совета рекомендуется потренироваться с заменами одних элементов другими. Несомненно, что это принесет вам неоценимую пользу. А табличку до поры до времени держите перед глазами.

Автоматический телеграфный ключ. Подавляющее большинство спортсменов и профессионалов, имеющих дело с телеграфной азбукой, используют автоматические

Таблица 18

ФУНКЦИЯ	ЭЛЕМЕНТЫ (ЯЧЕЙКИ)	
	И-НЕ	ИЛИ-НЕ
 НЕ		
 И		
 ИЛИ		

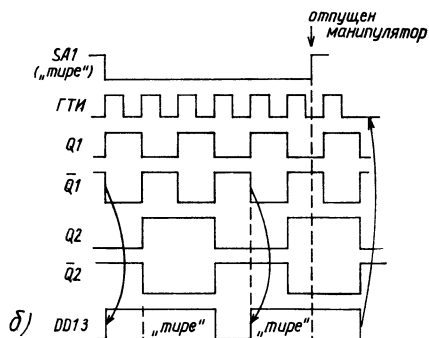
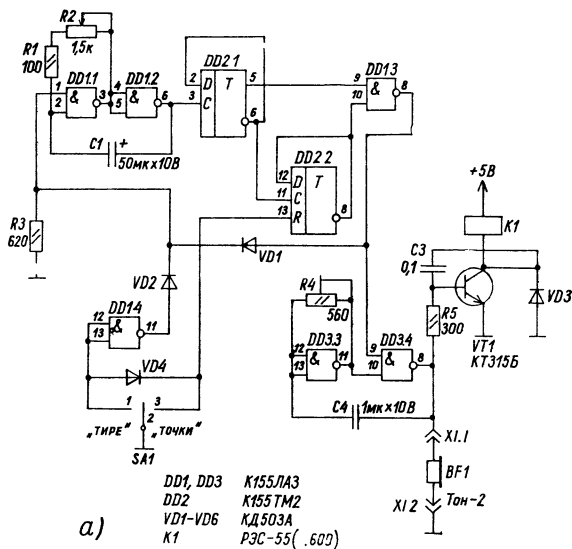


Рис. 80. Автоматический телеграфный ключ (а) и временные диаграммы (б)

телеграфные ключи. Основное их достоинство в том, что не требуется большого физического напряжения оператора при передаче. Работая манипулятором влево или вправо большим и указательным пальцами руки, можно

«извлекать» из устройства неограниченное количество «точек» или «тире». А если учесть, что скорость формирования знаков регулируется в больших пределах, то это создает неоспоримые удобства для передающего телеграфные сигналы.

Разработано большое количество автоматических телеграфных ключей, в том числе и с памятью. Одним из недостатков существующих разработок является недодавание знака при несвоевременном отпускании манипулятора. Положим, при малых скоростях передачи, например 30—60 знаков в минуту, это неощутимо. Но когда спортсмены развивают скорость передачи свыше 140—170 знаков в минуту, подобный недостаток начинает сказываться. На рис. 80, а показан простейший автоматический телеграфный ключ с «додаванием» знака.

Генератор импульсов выполнен на элементах *DD1.1*, *DD1.2*. Триггер *DD2.1* выполняет функции делителя на 2. Расширенный в два раза импульс поступает на элемент сложения *DD1.3* и на триггер *DD2.2*. Оба триггера работают в счетном режиме. Если манипулятор *SA1* находится в нейтральном положении, то нолевой уровень с вывода 11 *DD1.4* блокирует генератор импульсов. При нажатии манипулятора в сторону «тире» (замкнуты контакты 1, 2 *SA1*) у ячейки *DD1.4* на выходе появляется высокий логический уровень, генератор разблокируется и импульсы начинают проходить на выход. На рис. 80, б показана временная диаграмма работы ключа в режиме формирования «тире». Импульсы после триггеров *DD2.1* и *DD2.2* складываются в ячейки *DD1.3*. Выходной импульс по длительности равен «тире». Что это значит? Это значит, что по отношению к времени звучания «точки», «тире» будет иметь длительность в три раза больше.

Если переключатель *SA1* перевести вправо (по схеме), то генератор разблокируется от *DD1.4*, на выходе которого появляется логическая 1, а триггер *DD2.2* по

входу блокируется. На выводе 10 *DD1.3* логическая 1 от триггера *DD2.2* не мешает воздействию коротких импульсов, поступающих от триггера *DD2.1*. Длительность выходных импульсов составляет одну треть от длительности «тире». Независимо от времени отпускания манипулятора логическая 1 с выхода *DD1.3* через диод *VD1* воздействует на вход ячейки *DD1.1* и тем самым удерживает генератор в активном состоянии до окончания формирования «тире» или «точки». Это хорошо видно на временных диаграммах (рис. 80, б).

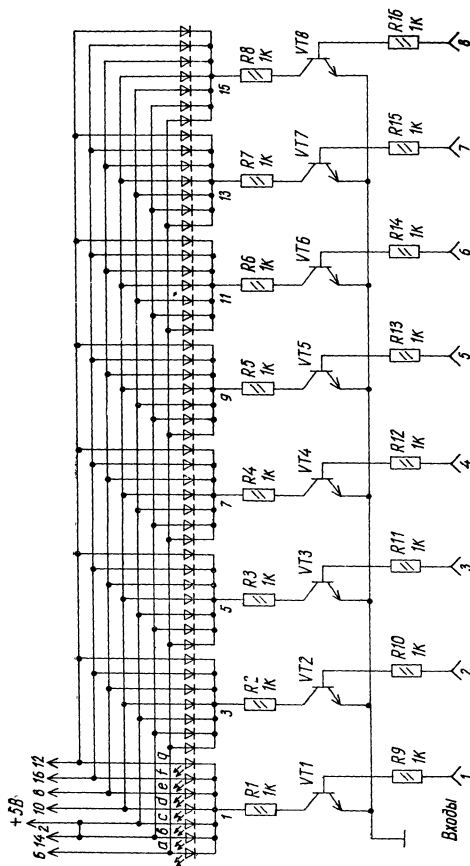
Для звукового контроля работы автоматического телеграфного ключа служит генератор *DD3.3*, *DD3.4*, частота следования импульсов которого около 1 кГц. Частоту генератора можно по желанию подстроить резистором *R4*.

Передачик может управляться контактами реле *K1.1*, обмотка которого включена в цепь коллектора транзистора *VT1*.

«Дисплей». При наладке схем на интегральных микросхемах очень часто необходимо знать, как взаимодействуют те или иные элементы. Иначе говоря, необходимо видеть логические уровни одновременно у двух, трех и более логических элементов. С этой целью предлагается «дисплей», схема которого изображена на рис. 81. В основе «дисплея» — светодиодный индикатор АЛС-318А. В качестве ключей-инверторов используется сборка транзисторов 1НТ251. Соединение выводов индикатора выполнено таким образом, что при высоком логическом уровне на любом из восьми входов на индикаторе загорается цифра 1. Логический 0 с целью упрощения схемы «дисплея» не высвечивается.

Питание «дисплея» осуществляется от того же источника питания, что и у настраиваемой схемы. Конструктивно он выполнен в небольшом пластмассовом корпусе.

Клавиатурный датчик кода Морзе. Это устройство предназначено для обучения радиотелеграфистов. Оно



«светодиоды – АЛС-318А
VT1-VT8 – 1НТ251

Рис. 81. «Дисплей»

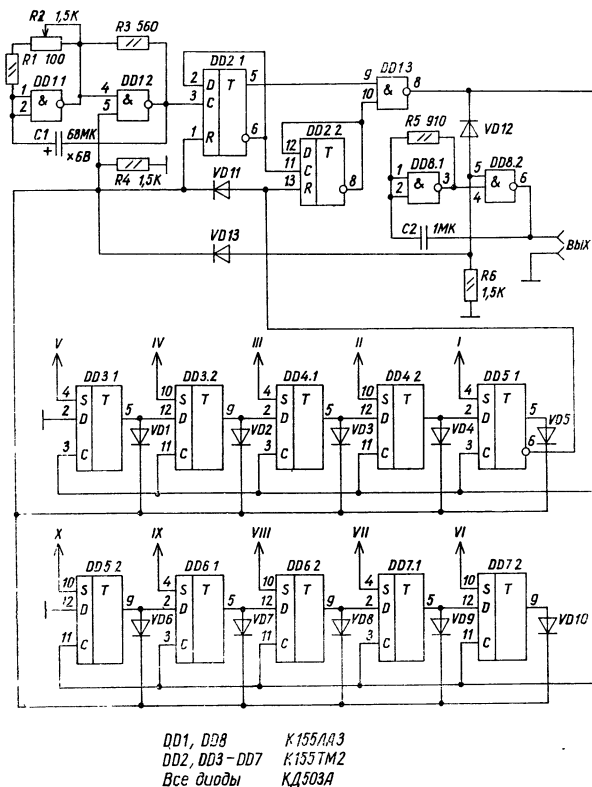


Рис. 82. Клавиатурный датчик кода Морзе

формирует телеграфные знаки азбуки при нажатии на клавиши клавиатуры с обычным алфавитом. Скорость передачи можно регулировать от 20 до 200 знаков в минуту.

В основе устройства — два регистра сдвига на *D*-триггерах (рис. 82).

Поскольку максимальное число знаков («точек» или «тире») в коде Морзе равно пяти, то в каждом регистре используется пять триггеров, каждый из которых выполняет еще роль запоминающего устройства.

Код запоминается после нажатия клавиши соответствующего знака. В зависимости от кода знака диодный шифратор (рис. 83) подает сигнал на один или несколько триггеров. Верхний (по схеме) регистр сдвига (*DD3.1—DD5.1*) запоминает количество и расположение в знаке «точек», а нижний (*DD5.2—DD7.2*) — «тире».

Микросхемы *DD1.1*, *DD1.2*, *DD1.3* и *DD2* составляют формирователь «точек» и «тире». Его работа была описана выше при описании автоматического телеграфного ключа.

Рассмотрим, к примеру, случай, когда надо сформировать знак «а», который в телеграфном коде содержит вначале «точку», а затем «тире». В порядке очередности звучания знака в группе триггеров регистра через диодную матрицу по *S*-входам триггеры *DD5.1* и *DD7.1* срабатывают. Положительный логический уровень с обоих триггеров, появившийся после их срабатывания, воздействует на ячейку *DD1.2*. Генератор формирователя растормаживается. Ввиду того что инверсный выход триггера *DD5.1* соединен с *R*-входом (вывод 13) триггера *DD2.2*, сформировавшийся знак будет иметь длительность «точки». Выходной импульс независимо от его длительности подается на все *C*-входы триггеров регистра сдвига. После первого знака, в данном случае «точки», на выводе 5 триггера *DD5.1* будет логический 0, который исчезает на втором такте. Триггер *DD2.2* разблокируется. Высокий логический уровень от триггера *DD7.2* (вывод 9), переместившийся с вывода 5 триггера *DD7.1*, продолжает положительно влиять на генератор *DD1.1*, *DD1.2*. На выходе ячейки сложения формируется «тире». Этот импульс воздействует на *C*-входы триггеров регистра сдвига, и он устанавливается на ноль. По-

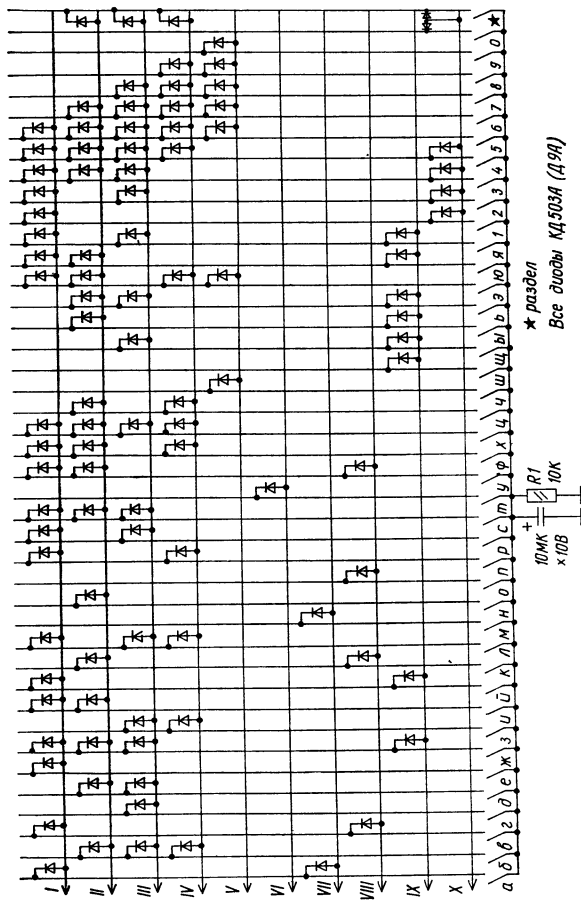


Рис. 83. Шифратор датчика кода Морзе

ложительный логический уровень на выводе 5 ячейки *DD1.2* исчезает, генератор затормаживается.

А теперь рассмотрим еще два случая. Первый, когда знак имеет пять «тире», которым в телеграфном коде соответствует цифра 9. Чтобы получить эту цифру, достаточно записать информацию через *S*-вход триггера *DD5.2*. Сдвиг высокого положительного уровня будет происходить последовательно к *DD7.2* в течение пяти импульсов, каждый из которых будет звучать как «тире». (Генератор слухового контроля выполнен на элементах *DD8.1*, *DD8.2*.)

Во втором случае работают со «знаком раздела». С этой целью диодная матрица построена так, что информация записывается в триггера «точек» *DD3.2*, *DD4.1*, *DD4.2* и в триггер *DD5.2* регистра «тире». Записывать информацию в триггер *DD7.2* регистра «тире» не имеет смысла, так как положительные уровни на прямых выходах триггеров, воспринявших информацию по *S*-входам, будут возбуждать генератор формирователя, что приведет к началу формирования знака.

Такое использование *D*-триггеров в качестве составной части регистров и запоминающих устройств с самосбросом значительно упрощает схему датчика кода Морзе и привело к сокращению количества диодов в матрице-шифраторе. Запись информации по *S*-входам триггеров регистра, соединяемых при этом на минус источника питания, осуществляется с помощью конденсатора *C3* через диоды матрицы. В промежутке между нажатиями клавиатуры конденсатор *C3* успевает разрядиться через резистор *R6*.

Числоимпульсный генератор. При разработке и наладке устройств с использованием интегральных микросхем очень часто требуется и числоимпульсный генератор. Схема такого генератора приведена на рис. 84. Генератор, как и автоматический датчик кода Морзе, содержит в своей основе регистр сдвига на *D*-триггерах.

Регистр сдвига образуется последовательным соединением выхода одного триггера с *D*-входом последующего, причем на *D*-входе первого — нулевой потенциал.

Генератор тактовых импульсов выполнен на двух элементах микросхемы *DD6*. Работа числоимпульсного генератора осуществляется следующим образом. В исходном состоянии на всех прямых выходах триггеров

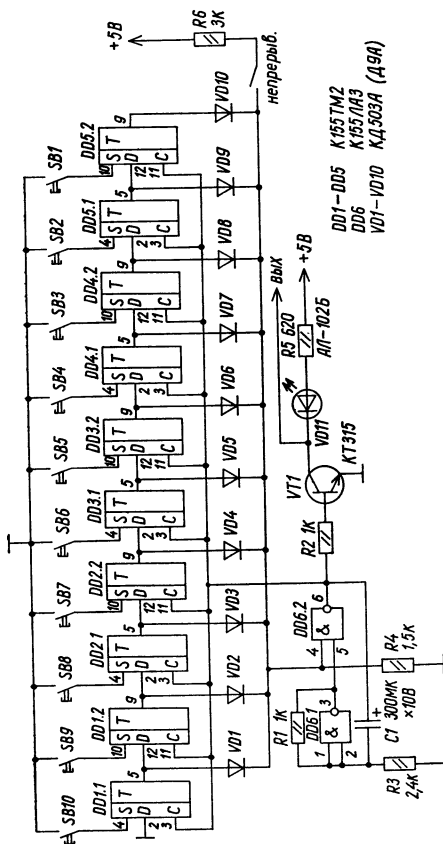


Рис. 84. Числоимпульсный генератор

регистра — отрицательный потенциал, поэтому генератор тактовых-выходных импульсов заблокирован. Блокировка осуществляется подключением резистора R_4 (1,5 кОм) к выводу 4 ячейки $DD6.2$.

Положим, необходимо сформировать три импульса. С этой целью нажимается кнопка $SB3$. Тотчас на прямом выходе триггера $DD4.2$ (вывод 9) появляется логическая 1. Этот высокий логический уровень через диод $VD8$ подается на вывод 4 $DD6.2$. Генератор разблокируется и подаст импульсы на базу транзистора $VT1$, а также на общую шину C -входов триггеров регистра. С каждым очередным импульсом логическая 1 будет смещаться вправо (по схеме). После третьего импульса высокий логический уровень на выводе 4 $DD6.2$ исчезнет. Генератор прекращает свою работу. Для того чтобы запустить генератор для работы в непрерывном режиме, достаточно замкнуть тумблер $SA1$. Положительный потенциал (+5 В) через резистор R_6 подается на вход ячейки $DD6.2$, и генератор возбуждается. Контроль выхода импульсов осуществляется светодиодом, включенным в цепь коллектора транзистора $VT1$.

Характериограф. Наблюдать выходные характеристики $p-n-p$ транзистора вам позволит устройство, схема которого изображена на рис. 85. Выходные характеристики, индицируемые на экране осциллографа, снимаются с резистора нагрузки, включенного оригинальным образом в цепь коллектора испытываемого транзистора. Оригинальность заключается в том, что источник импульсного пилообразного напряжения включен между коллектором транзистора $VT1$ и его нагрузкой R_{12} (обмотка импульсного трансформатора). Это сделано для того, чтобы нагрузочный резистор R_{12} имел одну точку соединения с общей шиной. Для горизонтальной развертки изображения на экране электронно-лучевой трубки (ЭЛТ) служит то же самое импульсное напряжение, но снимаемое с делителя R_{10}, R_{11} .

Ступенчатое напряжение, формируемое с помощью резисторов $R2—R5$, включенных на выход счетчика $DD2$, подается с движка потенциометра $R12$ на базу исследуемого транзистора.

Генератор импульсов выполнен на трех элементах микросхемы *DD1*. С него импульсы поступают не только на счетчик *DD2*, но и на транзисторный формирователь импульсного пилообразного напряжения (*VT1*, *VT2*). Импульсный трансформатор имеет коэффициент трансформации один к двум и намотан на железном сердечнике Ш5×5 с зазором 0,05 мм.

Генератор работает на частоте 30—50 Гц.

Для наблюдения выходных характеристик подойдет любой низкочастотный осциллограф, у которого может отключаться собственная развертка изображения, например С1-5.

Генератор случайных временных интервалов. Пред-

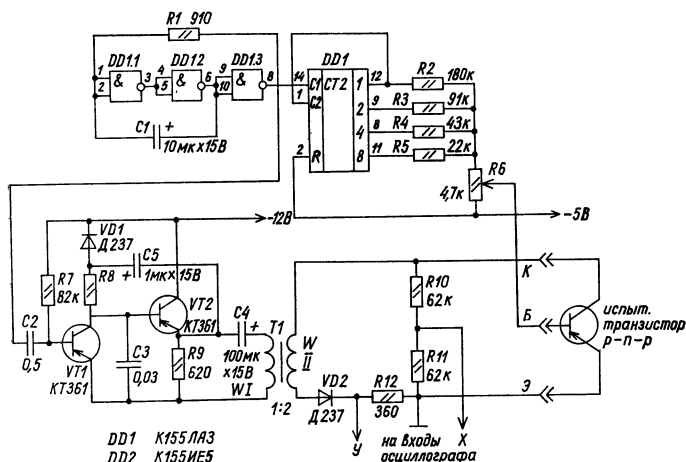


Рис. 85. Характериограф р-п-р транзисторов

лагаемый генератор случайных интервалов отличается от предыдущего отсутствием *D*-триггеров, но функции выполняет те же. Схема его показана на рис. 86. Случайный временной интервал формируется от 0,1 до 12 с.

Устройство содержит два генератора с частотами: 3 кГц (*DD1.1*, *DD1.2*) и 1—2 Гц (*DD1.3*, *DD1.4*), двоичный счетчик *DD4*, дешифратор конечного состояния счетчика *DD5.1*, генератор 1 кГц (*DD2.1*, *DD2.2*), инвертор *DD5.2*, усилитель мощности на транзисторах *VT1*, *VT2* и два *RS*-триггера *DD2.3—DD2.4*, *DD3.1—DD3.2*.

Принцип его действия заключен в произвольной записи в счетчик импульсов сначала от одного генератора

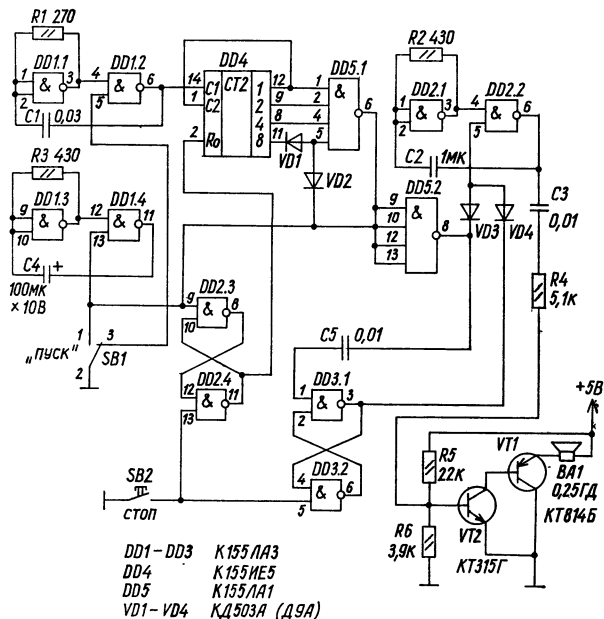


Рис. 86. Генератор случайных временных интервалов

(3—5 кГц), а затем досчет до заполнения с другого генератора (1—2 Гц).

В исходном состоянии генератор *DD1.3*, *DD1.4* возбужден, но счетчик *DD4* не считает, так как на его *R*-входе логическая 1 от *RS*-триггера *DD2.3—DD2.4* (вывод 11). Запуск генератора осуществляется нажатием на кнопку «пуск». При появлении на выводе 9 *RS*-триггера *DD2.3—DD2.4* логического 0, ввиду замыкания выводов 1—2 кнопки *SB1*, он переходит в другое состояние. Логический 0 на выводе 2 *DD4* разрешает счет микросхеме *K155ИЕ5*. Генератор *DD1.1—DD1.2* многократно заполняет счетчик, до полного заполнения. Однако никаких действий после дешифрования его полного состояния не происходит, так как замкнутыми контактами 1—2 *SB1* ячейка *DD5.1* через диод *VD3* заблокирована.

После произвольного по времени отжатия кнопки *SB1* ее контакты 2—3 замыкаются. Генератор *DD1.1—DD1.2* блокируется, а с генератора *DD1.3—DD1.4* начинают поступать в счетчик импульсы и досчитывать его до заполнения. При полном заполнении, когда на всех его выходах будут логические 1, ячейка *DD5.1* переходит в другое состояние, на ее выводе 12 появляется логический 0. После инвертирования этого сигнала ячейкой *DD5.2* логическая 1 с вывода 6 поступает через разделительный диод *VD4* на вывод 5 элемента *DD2.2* генератора 1 кГц. Из-за того что *RS*-триггер *DD3.1—DD3.2* в исходном состоянии имел логическую 1 на выводе 3, генератор 1 кГц возбуждается. В динамике слышен непрерывный гудок — сигнал окончания случайного временного интервала. Испытуемый (или игрок) нажимает на кнопку *SB2* «стоп» — звук прекращается.

При повторном нажатии кнопки «пуск» все процессы повторяются. *RS*-триггер *DD3.1—DD3.2* сбросится в исходное состояние отрицательным перепадом напряжения с ячейки *DD5.2* при возвращении счетчика, а значит, и дешифратора, в исходное нулевое состояние.

ЦИФРОВЫЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ НА МОП СТРУКТУРАХ

За последние годы наравне с ТТЛ структурой широкое распространение получили интегральные микросхемы, основанные на полевых транзисторах с оксидной изоляцией. Такие интегральные микросхемы получили название ИС на МОП и КМОП структурах. В первых из них используются транзисторы с оксидной изоляцией, образующие структуру металл-окисел-полупроводник (МОП), во вторых — полевые комплементарные транзисторы.

Цифровые интегральные микросхемы на КМОП структуре имеют малую потребляемую мощность (единицы микроватт), относительно высокое быстродействие, хорошую помехоустойчивость и достаточно большую нагрузочную способность.

На рис. 87 представлены схемы базовых логических элементов, выполняющих функции ИЛИ-НЕ и И-НЕ. Как видно из этих схем, для реализации функции ИЛИ-НЕ используется параллельное включение МОП транзисторов n -типа ($VT1, VT2$) и последовательное (ярусное) — транзисторов p -типа ($VT3, VT4$). Кроме того,

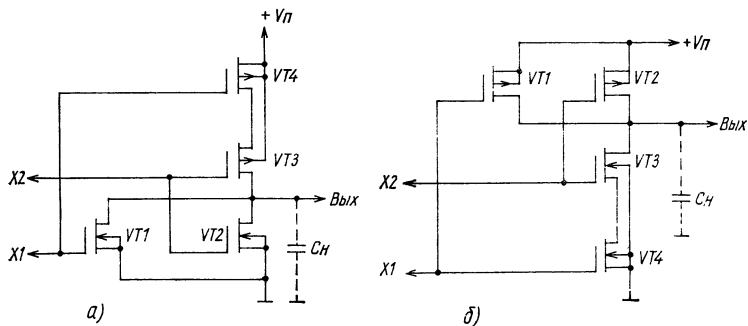


Рис. 87. Базовые элементы КМОП серии ИЛИ-НЕ (а), И-НЕ (б)

каждый из входных транзисторов n -типа связан по затвору с транзистором p -типа. Для реализации функции И-НЕ параллельно включаются транзисторы p -типа и последовательно n -типа. При подаче на вход схемы ИЛИ-НЕ (рис. 87, а) сигнала X_1 , соответствующего высокому уровню напряжения, откроется транзистор VT_1 и закроется VT_4 . В результате на выходе схемы сформируется низкий уровень напряжения. При подаче на

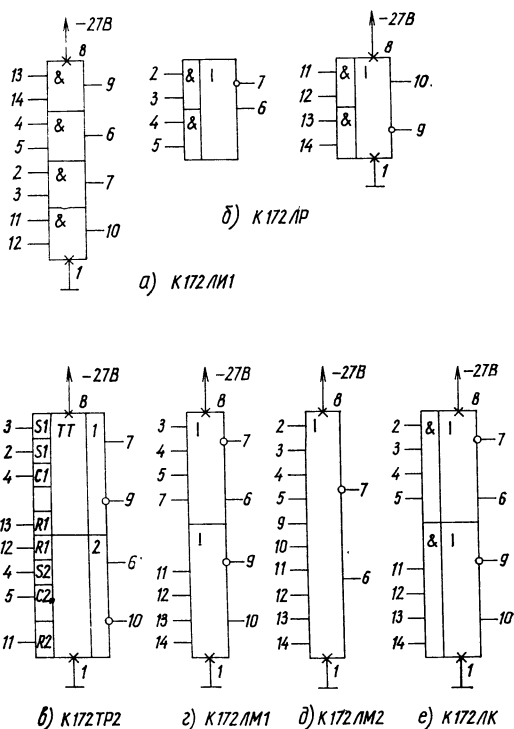


Рис. 88. Микросхемы 172 серии

входы $X1$ и $X2$ сигнала низкого уровня транзисторы $VT1$ и $VT2$ закроются, но откроются транзисторы $VT3$ и $VT4$, вследствие чего на выходе схемы напряжение будет соответствовать высокому уровню, близкому к напряжению питания. Мощность, потребляемая схемой на КМОП транзисторах, расходуется в основном во время переходного процесса на зарядку выходных паразитных емкостей схемы и собственных транзисторов. Поэтому с возрастанием частоты переключения схемы и выходной эквивалентной емкости потребляемая мощность возрастает.

Исторически сложилось так, что вначале появились цифровые интегральные микросхемы на МОП транзи-

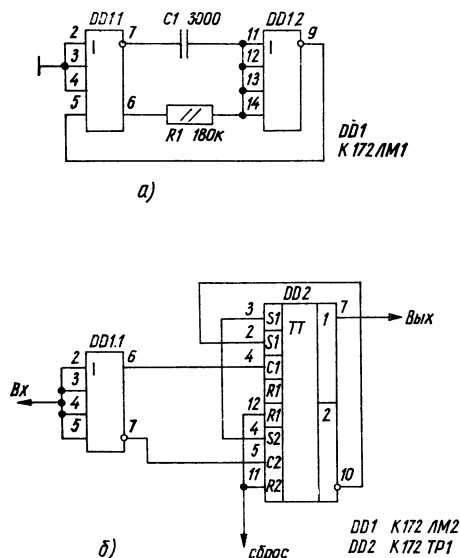


Рис. 89. Генератор на микросхеме $K172LM1$ (а) и счетный триггер на микросхеме $K172TP1$ (б)

сторах с *p*-каналом, где используется отрицательное напряжение стокового питания — схемы отрицательной логики. К их числу следует отнести «высоковольтную» серию K172, на базе которой создано целое семейство настольных калькуляторов. Состав серии был ограничен четырьмя простыми логическими схемами и двухступенчатым триггером с входной логикой. Эти схемы имели малое быстродействие, большую мощность потребления (40 мВт/ЛЭ) и большие (по абсолютной величине) уровни выходного напряжения $U_{\text{вых}}^1 = -7,5 \text{ В}$, $U_{\text{вых}}^0 = -2,3 \text{ В}$), несовместимые с уровнями ИС ТТЛ.

На рис. 88 изображены микросхемы серии K172. На рис. 89 показаны две практические схемы с использованием микросхем K172.

Недостатки первых серий на *p*-канальных МОП транзисторах были в значительной мере устранены с освоением в производстве ИС на КМОП структуре: серии K176, 561.

Основная особенность микросхем этих серий — ничтожное потребление тока в статическом режиме: 0,1—100 мкА. При работе на максимальной рабочей частоте 1—2 МГц потребляемая мощность доходит до значений этого параметра микросхем ТТЛ, например, серии K134. Номинальное напряжение микросхем серии K176, K561 — 9В, однако они сохраняют работоспособность в интервале питающего напряжения от 4,5 до 12 В. При напряжении питания 9 В уровни логических нуля и единицы не более 0,3 В и не менее 8,2 В соответственно. Максимальный выходной ток составляет единицы миллиампер. Такие параметры иногда затрудняют подключение микросхем серии K176 к микросхемам других серий и индикаторам.

В составе этих серий кроме набора логических элементов и триггеров имеются регистры, счетчики, схемы запоминающих устройств, преобразователей уровней, обеспечивающих совместную работу с ИС ТТЛ.

ПРИМЕНЕНИЕ ИНТЕГРАЛЬНЫХ СХЕМ СЕРИИ К176

Области применения этой серии, базовые логические элементы которой показаны на рис. 90, достаточно широки.

Но прежде чем мы перейдем к описанию конкретных примеров использования К176, необходимо заметить, что в отличие от ТТЛ цифровых интегральных микросхем проводники, соединяющие передатчики с приемниками

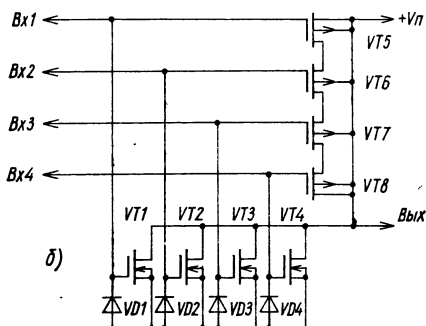
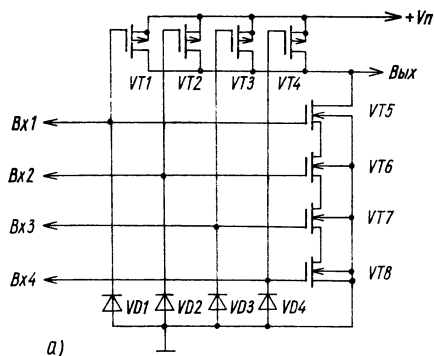


Рис. 90. Базовые элементы 176 серии: И-НЕ (а), ИЛИ-НЕ (б)

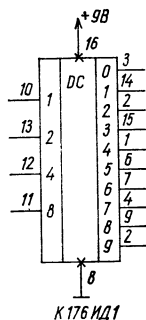


Рис. 91. Микросхема К176ИД1

Рис. 93. Микросхема К176ЛП2.

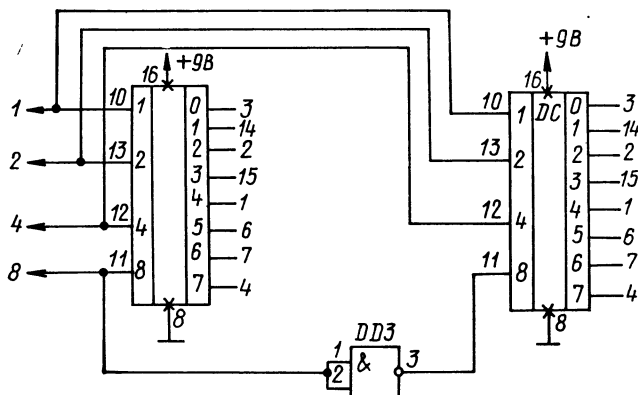
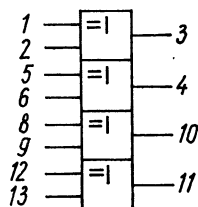


Рис. 92. Расширение возможности микросхемы К176ИД1

информации, являются емкостью нагрузки для ИС, передающих информацию. Увеличение емкости приводит к возрастанию динамического тока потребления. Чтобы исключить влияние перекрестных помех между одиночными проводниками в асинхронных устройствах, емкость связи не должна превышать 100 пФ.

При конструировании аппаратуры необходимо предусматривать защиту от попадания импульсных помех на шины питания и «земли», для чего в цепях питания рекомендуется устанавливать развязывающие конденсаторы.

Неиспользуемые входы в схемах, реализующих функцию ИЛИ-НЕ, должны быть соединены с шиной «земля», а функцию И-НЕ — с шиной питания.

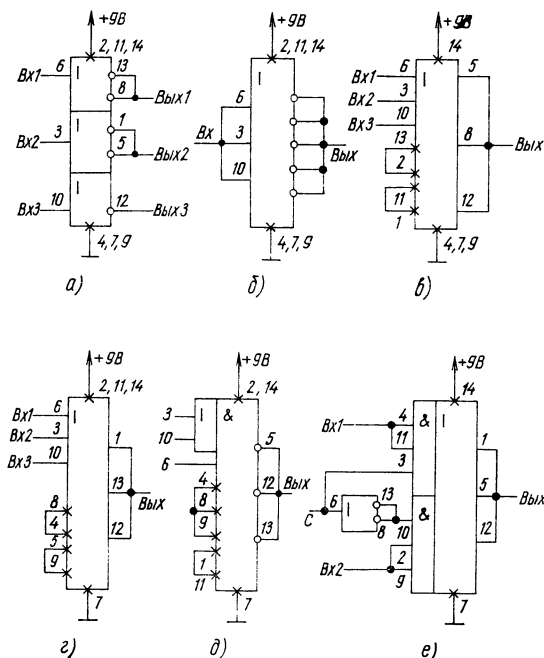


Рис. 94. Применение микросхемы К176ЛП1: 3×НЕ (а), НЕ (б), 3×ИЛИ-НЕ (в), 3×И-НЕ (г), ИЛИ-И-НЕ (д), мультиплексор (е)

входом того же логического элемента, но при этом коэффициент разветвления предыдущей схемы, работающей на объединенные входы, уменьшается на единицу. Не допускается объединение базовых элементов по выходам, за исключением случая объединения выходов (не более четырех), тех, чьи все выходы соединены вместе.

Развязывающие емкости в цепях питания устанавливаются из расчета двух конденсаторов, один из которых высокочастотный, а другой — низкочастотный. На каждые 50 корпусов интегральных микросхем устанавливаются по 0,068 мкФ высокочастотных конденсаторов и 2,2 мкФ — низкочастотных.

Из опыта работы с микросхемами серии К176 известно, что они подвержены губительному воздействию статических зарядов при монтаже. Пайку их рекомендуется начинать с выводов питания, причем между шинами питания временно ставится резистор 1—2 кОм, а затем последовательность пайки выводов может быть любой. При эксплуатации в любых случаях необходимо обеспечить первоочередное выключение входных сигналов до отключения напряжения питания, а также предотвратить подачу входных сигналов до включения питания. С увеличением частоты переключения не следует нагружать выходы ИМС суммарной емкостью более 750—3000 пФ, чтобы рассеиваемая одним корпусом мощность не превышала допустимого значения 150 мВт.

Если микросхема лежит в металлической коробке или ее выводы обернуты в фольгу, то, прежде чем ее взять, следует дотронуться до коробки или фольги. Чтобы исключить случайный пробой микросхемы статическим электричеством, потенциалы платы, паяльника и тела монтажника должны быть одинаковыми. Для этого на ручку паяльника укрепляют пластинку из жести с помощью нескольких витков голого провода. Через резистор 100—200 кОм эту пластинку соединяют с металлическими частями паяльника. При монтаже свободной

рукой следует держаться за проводник питания монтируемой платы. Температура жала паяльника не должна превышать 280°C. Время касания каждого вывода не более 3 с. Расстояние от корпуса микросхемы до места пайки (по длине вывода) не менее 1 мм. Интервал между пайками соседних выводов не менее 10 с.

Рассмотрим особенности применения микросхем серии К176. Логические элементы И, И-НЕ, ИЛИ-НЕ, НЕ работают здесь так же, как аналогичные элементы серии К155.

Интегральная микросхема К176ИД1 (рис. 91) — дешифратор на 10 выходов. Он имеет 4 входа для сигналов в коде 1-2-4-8. Выходной сигнал в отличие от ИС К155ИД1 появляется здесь с уровнем 1. Номер выхода соответствует состоянию сигналов на входе в двоичном коде. На остальных выходах дешифратора при этом будет уровень 0. Схема расширения возможности дешифрирования до 16 показана на рис. 92.

Микросхема К176ЛП2 (рис. 93) — сумматор по модулю 2 или «исключающее ИЛИ». Работает она так же, как микросхема К155ЛП5. Напомним читателю таблицу истинности ее функционирования (табл. 19).

Интегральная микросхема К176ЛП1 (рис. 94) занимает особое место среди комбинированных микросхем серии К176. В нее входят три полевых транзистора с каналом p -типа и столько же — с каналом n -типа. Со-

Таблица 19

x_1	x_2	y
0	0	0
1	0	1
0	1	1
1	1	0

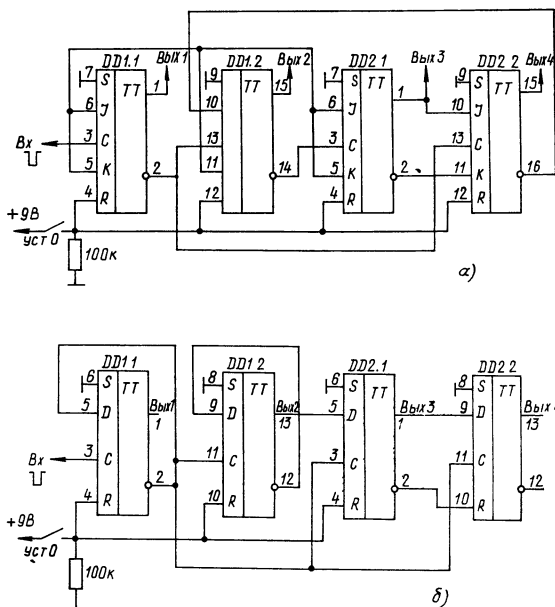


Рис. 96. Декадные счетчики на триггерах К176ТВ1 (а), К176ТМ2 (б)

сопротивление нагрузки должно быть не менее 50—100 кОм.

Микросхема К176ТВ1 (рис. 95) содержит два ИК-триггера. Каждый триггер кроме *I* и *K*-входов имеет входы *R* и *S* для установки триггера в нулевое или единичное состояние соответственно, а также вход *C* для тактовых импульсов. При подаче уровня 1 на вход *R* триггер устанавливается в нулевое состояние, а на *S* — в единичное. (Напомним, что триггер ТТЛ серии переводится в то или иное состояние сигналом полевого уровня.)

Триггер не переключается при изменении сигналов

на I и K входах. Здесь играют роль лишь уровни сигналов на этих входах во время спада импульса на входе C . Так, если на входах I и K присутствует уровень 1, то каждым спадом импульса на тактовом входе C триггер переключается в противоположное состояние. При уровне 0 на выходах I и K состояние триггера импульсами на входе C не изменяется. В случае, если уровень 1 воздействует на вход I , а уровень 0 — на вход K , спад импульса на входе C переключает триггер в нулевое состояние.

Интегральная микросхема K176TM2 (рис. 95, б) состоит из двух D -триггеров. В нулевое и единичное состояние триггеры устанавливаются так же, как и триггеры микросхемы K176TB1, при подаче уровней 1 на входы R и S . Спадами тактовых импульсов на входе C триггеры переключаются в состояние, соответствующее уровню на входе D , аналогично триггерам микросхемы K155TM2.

Микросхема K176TM1 отличается от K176TM2 только отсутствием входов S (рис. 95, в).

При построении двоичных счетчиков на микросхемах серий K176 входы с триггеров подключаются к инверсным выходам предыдущих триггеров. Схемы декад на

Рис. 97. Пятиразрядный счетчик K176ИЕ2

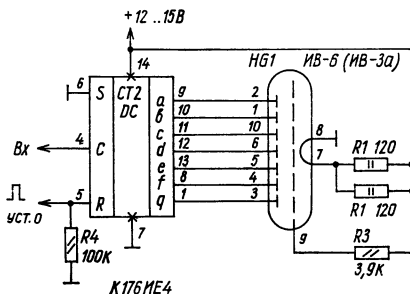
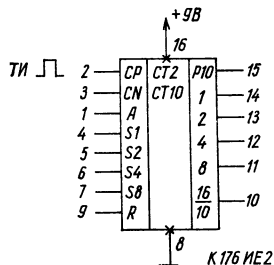


Рис. 98. Микросхема K176ИЕ4 и ее соединение с индикатором ИВ-6

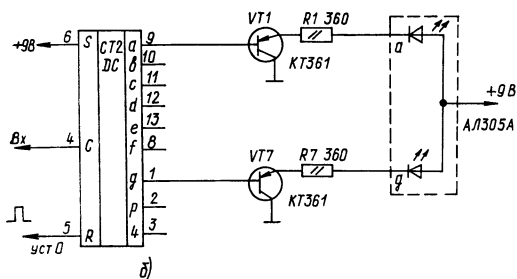
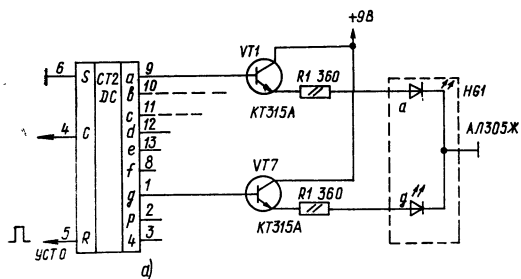


Рис. 99. Микросхема К176ИЕ4 и ее соединение со светодиодным индикатором АЛ305Ж (с общим катодом) (а), с индикатором АЛ305А (с общим анодом) (б)

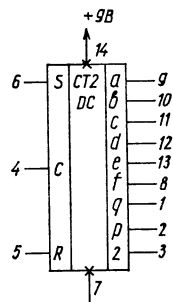


Рис. 100. Счетчик по модулю 6 К176ИЕ3

микросхемах К176ТВ1 и К176ТМ2 показаны на рис. 96.

Пятиразрядный счетчик К176ИЕ2 (рис. 97) может работать как двоичный счетчик в коде 1-2-4-8-16 при уровне 1 на управляющем входе А или как декада с подключенным к ее выходу триггером при уровне 0 на том же входе. Во втором случае код работы счетчика 1-2-4-8-10, а общий коэффициент деления частоты входного сигнала — 20.

На входы *CR* и *CN* микросхемы подают тактовые импульсы. Полярность импульсов при подаче на первый

На выходах *a — g* микросхемы формируются сигналы, обеспечивающие на семисегментном индикаторе свечение цифр, соответствующих состоянию декады. Эта микросхема обладает интересной особенностью: при подаче уровня 0 на управляющий вход *S* состояние декады определяется уровнями 1 на выходах *a — g*, а при подаче уровня 1 — уровнями 0 на тех же выходах. Такое переключение полярности выходных сигналов существенно расширяет область применения микросхемы. Надо заметить, что выходы микросхемы К176ИЕ4 можно непосредственно соединить с анодами-сегментами люминесцентного индикатора, как показано на рис. 98. На рис. 99, а, б показаны схемы согласования светодиодных индикаторов с микросхемой К176ИЕ4.

Микросхема К176ИЕ4 имеет специальный выход 4 (вывод 3), который служит для организации сброса счетчика часов, собранных на микросхемах К176ИЕЗ и К176ИЕ4, при достижении им состояния 24. Выход *P* микросхемы — выход переноса, на котором спад положительного импульса формируется в момент перевода декады из состояния 9 в состояние 0.

Интегральная микросхема К176ИЕЗ (рис. 100) от-

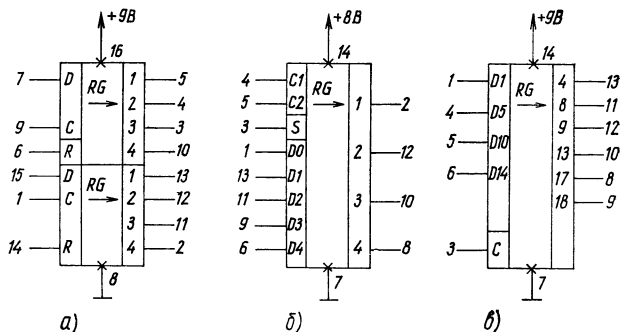


Рис. 103. Регистры К176ИР2 (а), К176ИРЗ (б), К176ИР10 (в)

10 шестизрядного делителя. На выходе 14 этого делителя формируются импульсы частотой 2 Гц, а на выходе 15—1 Гц. Вход *R* микросхемы служит для установки исходной фазы колебаний на выходах микросхемы. При подаче на

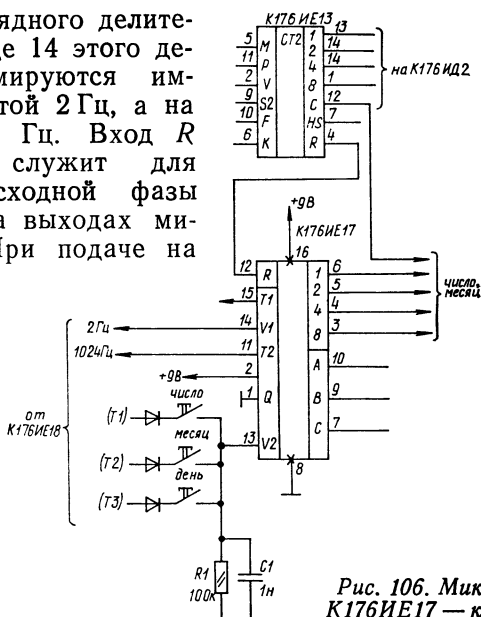


Рис. 106. Микросхема К176ИЕ17 — календарь

вход *R* уровня 1 на выходах 9, 14, 15 возникает уровень 0, а после снятия установочного уровня появляются сигналы соответствующей частоты, причем спад первого импульса положительной полярности на выходе 15 возникает через 1 с.

Конденсаторы *C1* и *C2* служат для точной установки частоты кварцевого генератора. Емкость первого из них может находиться в пределах 1—100, второго — 30—100 пФ. При увеличении емкости конденсаторов частота генератора уменьшается. Точно устанавливать частоту удобнее подстроечными конденсаторами, подключенными параллельно конденсаторам *C1* и *C2*. Первым из них частоту регулируют грубо, вторым — точно. В тех случаях, когда допустима значительная нестабильность

частоты (бытовые таймеры устройства задержки подачи высокого напряжения на аноды ламп передатчика или анод кинескопа и т.п.), микросхеме К176ИЕ5 можно использовать как генератор без кварцевого резонатора.

Цепь, задающую частоту, подключают к микросхеме, как показано на рис. 102. Налаживание такого генератора сводится к подбору резистора $R1$ или конденсатора $C1$ до получения на выводе 5 импульсов с частотой следования 1 Гц.

Генератор микросхемы можно настроить и на значительно большие периоды колебаний. Так, при увеличении сопротивления резистора $R1$ до 51 МОм период повторения импульсов на выводе 5 возрастает до 13—17 с, а при одновременном увеличении и емкости конденсатора $C1$ до 0,1 мкФ — до 10—12 мин. В исходное состояние генератор устанавливается кнопкой $SB1$.

Микросхемы К176ИР2, К176ИР3, К176ИР10 — сдвигающие регистры. Микросхемы К176ИР2 (рис. 103, а) содержит две одинаковые независимые секции по 4 разряда. Каждая секция имеет вход R для установки триггеров в нулевое состояние при подаче уровня 1. По спадам импульсов отрицательной полярности на входе C в регистр записывается информация с входа D в первый разряд, сдвигая записанную ранее информацию в сторону возрастания номеров выходов. При построении сдвигающего регистра с большим числом разрядов вход D одного регистра микросхемы соединяют с выходом 4 предыдущего и объединяют входы C и R .

Четырехразрядный сдвигающий регистр К176ИР3 (рис. 103, б) по своим возможностям и назначению выводов соответствует микросхеме К155ИР1. Информация в первый разряд записывается через вход $D0$ и одновременно сдвигается в регистре спадами импульсов, подаваемых на вход $C1$, при уровне 0 на входе S . Через входы $D1—D4$ информация записывается параллельно при воздействии спада импульсов на входе $C2$ и уровне

1 на входе *S*. При объединении входов *C1* и *C2* режим сдвига или записи выбирают, управляя входом *S* (при уровне 0 на входе — сдвиг, при уровне 1 — запись). Если объединить входы *C1* и *S*, специального сигнала для управления не требуется.

Соединение входов *D1—D3* соответственно с выходами 2—4 превращает микросхему К176ИР3 в реверсный сдвигающий регистр.

Восемнадцатиразрядный сдвигающий регистр К176ИР10 (рис. 103, в) разделен на четыре секции с общим входом *C* для подачи тактовых импульсов. Первая секция (вход *D1*) — четырехразрядная, имеет выход только в последнем разряде, вторая (вход *D5*) — пятиразрядная с выходами в четвертом (8) и пятом (9). Третья секция с входом *D10* (выход 13) аналогична первой, а четвертая с входом *D14* (выходы 17 и 18) — второй. Информация записывается через входы *D1*, *D5*, *D10* и *D14* с одновременным сдвигом в регистре спадами тактовых импульсов положительной полярности на входе *C*. Особенности построения триггеров в микросхеме требуют, чтобы длительность тактовых импульсов не превышала 30 мкс.

Предельная частота следования тактовых импульсов для микросхем К176ТМ1, К176ТМ2, К176ИЕ1, К176ИЕ3, К176ИЕ4 не более 1 МГц, а для К176ТВ1, К176ИЕ2, К176ИР2, К176ИР10 — не более 2 МГц.

На рис. 104 изображена микросхема К176ИЕ12 в режиме генератора секундных и минутных импульсов. Она находит широкое применение в электронных часах и устройствах автоматики.

На рис. 105 показана микросхема К176ИЕ18, которая представляет собой улучшенный вариант упомянутой выше микросхемы К176ИЕ12. Она используется в электронных часах-будильниках. Ее основное отличие состоит в том, что выходы *T1—T4* выполнены с «открытым» стоком, что позволяет подключать к ним сетки

вакуумных люминесцентных индикаторов без согласующих ключей. Для надежного закрывания индикаторов по сеткам скважность импульсов на выходах $T1—T4$ равна 32/7 (вместо четырех у K176IE12). При подаче на вход R сигнала установки в полевое состояние на всех выходах $T1—T4$ возникает уровень 0.

Вакуумные люминесцентные индикаторы зеленого свечения в темноте кажутся значительно более яркими, чем при свете, поэтому желательно предусмотреть изменение яркости их свечения. Для этой цели у микросхемы предусмотрен вход Q . Но, подав уровень 1 на этот вход, можно в 3,5 раза увеличить скважность импульсов на выходах $T1—T4$ и во столько же раз уменьшить яркость свечения индикаторов. Сигнал на вход Q можно подать или с переключателя яркости, или с делителя напряжения (+9В), составленного из фоторезистора (верхнее плечо) и постоянного резистора сопротивлением 100 кОм — 1 МОм (нижнее плечо). Следует помнить, что при уровне 1 на входе Q кнопки $SB1—SB4$ не действуют.

Микросхема K176IE18 имеет специальный формирователь звукового сигнала. При подаче на вход HS (вывод 9) импульса положительной полярности на выходе HS (вывод 7) появляются пачки отрицательных импульсов с частотой заполнения 2048 Гц и скважностью 2. Длительность пачек — 0,5 с, период повторения — 1 с. Выход HS выполнен с «открытым» стоком и позволяет подключать излучатели сопротивлением 50 Ом без эмиттерных повторителей. Сигнал не исчезает до окончания очередного минутного импульса на выходе C микросхемы.

Микросхема K176IE17 — календарь (рис. 106). Она, как и предыдущая, применяется в электронных часах совместно с микросхемой K176IE13 и содержит счетчики дней недели, чисел и номера месяца. Счетчик чисел считает от 1 до 29, 30 или 31 в зависимости от месяца,

счет дней недели производится от 1 до 7, месяцев — от 1 до 12. Сигналы с этой микросхемы можно подать на микросхему К176ИД2 (или К176ИД3), к которой подключен семисегментный индикатор.

ФОРМИРОВАТЕЛИ И ГЕНЕРАТОРЫ НА МИКРОСХЕМАХ КМОП СТРУКТУРЫ

В устройствах на микросхемах КМОП структуры вполне пригодны способы борьбы с дребезгом контактов, известные из опыта работы с микросхемами ТТЛ, например, использование *RS*-триггера на двух элементах И-НЕ (рис. 107, а). Однако высокое входное (до нескольких тысяч МОм) и относительно большое выходное

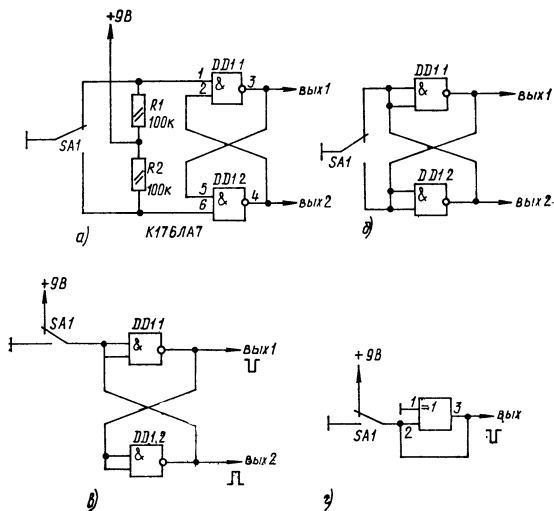


Рис. 107. Подавители дребезга на микросхемах 176 серии

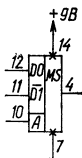


Рис. 108. Три мультиплексора на микросхеме К176ЛС1

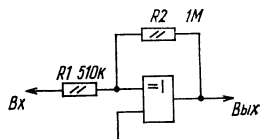


Рис. 110. Триггер Шмитта на К176ЛП2

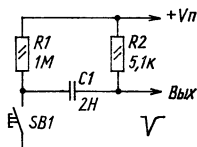
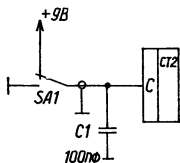


Рис. 109. Подавители дребезга на пассивных элементах

(до 1 кОм) сопротивления позволяют упростить этот узел, исключив резисторы $R1$ и $R2$. В этом случае схема принимает вид, показанный на рис. 107, б или 107, в. Вариант схемы подавителя дребезга можно выполнить всего лишь на одном логическом неинвертирующем элементе, изображенном на рис. 107, г.

Микросхемы, содержащие в обозначении буквы ПУ, например К176ПУ3, К176ПУ5, служат для согласования КМОП структуры с микросхемами ТТЛ.

Интегральная микросхема К176ЛС1 включает в себя три двухвходовых независимых мультиплексора (рис. 108). Если на управляющий вход A воздействует уровень 0, то на выход проходит сигнал со входа $D0$, а если уровень 1, то сигнал со входа $\overline{D1}$. При объединении входов $D0$ и $\overline{D1}$ получается элемент «исключающее ИЛИ». В случае подачи полевого уровня на вход $\overline{D1}$ два оставшихся входа образуют элемент ИЛИ. Сигнал такого же уровня на входах A и $\overline{D1}$ делает элемент

неинвертирующим, единичный уровень на входах A и $D0$ — инвертирующим. Такие возможности в управлении позволяют широко использовать данную микросхему в самых различных формирователях сигналов.

Большое входное сопротивление микросхем КМОП структуры делает ненужным применение активных элементов (ячеек) в узлах подавления дребезга. На рис. 109 приведена схема подобного узла формирования импульсов для подачи на счетный вход счетчика или триггера. Конденсатор $C1$ в исходном состоянии заряжен до напряжения питания. В начале нажатия на кнопку размыкание с дребезгом нормально замкнутых контактов

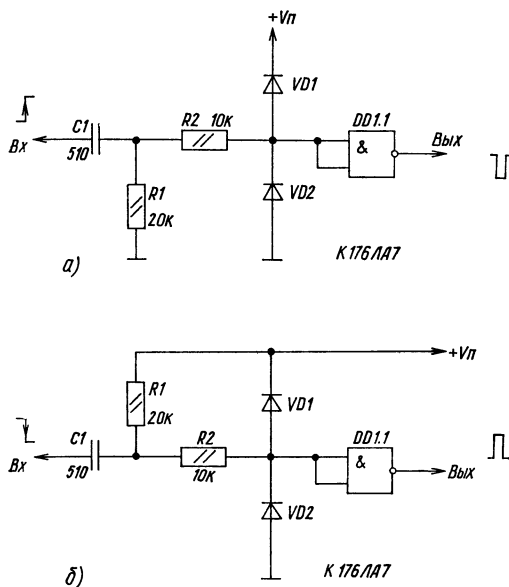


Рис. 111. Формирователи импульсов: от положительного перепада импульса (а), от отрицательного (б)

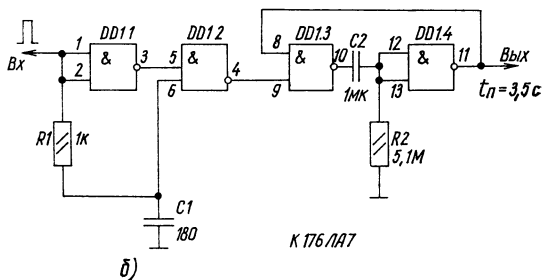
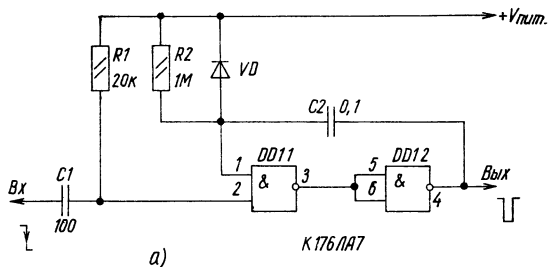


Рис. 112. Одновибраторы

не приводит к изменению напряжения на конденсаторе. Первое же касание подвижного контакта с нормально разомкнутым вызывает его быструю разрядку. Напряжение на входе *C* счетчика становится равным нулю и при дальнейшем дребезге контактов не изменяется. Недостаток узла — возможность наводки напряжения помех на проводник, соединяющий кнопку с входом микросхемы, поэтому его необходимо экранировать.

В схеме на рис. 109, б конденсатор *C1* при нажатии на кнопку *SB1* быстро заряжается через резистор *R2*. И дальнейший дребезг контактов не влияет на выходное напряжение, так как конденсатор *C1* разряжается через резистор *R1* большого сопротивления.

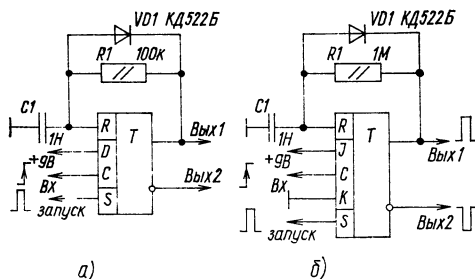
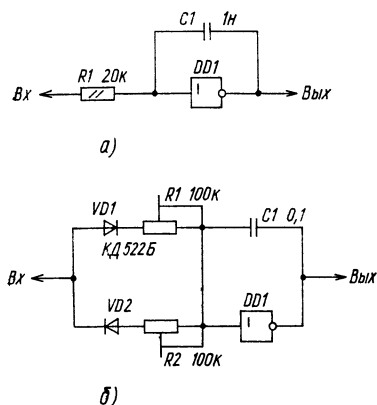


Рис. 113. Одновибраторы на триггерах: К176ТМ2 (а), К176ТВ1 (б)

Триггеры Шмитта на микросхемах КМОП можно строить так же, как и на элементах ТТЛ, охватывая цепью обратной связи неинвертирующий логический элемент через один резистор и подавая входной сигнал через другой (рис. 110). Для формирования коротких импульсов в момент перепада напряжения на выходах микросхем применяют дифференцирующие цепочки. На рис. 111, а показано включение такой цепи при положительном перепаде входного напряжения, на рис. 111, б —



при отрицательном. Эффективная длительность импульсов на выходе дифференцирующей цепи равна $0,7 R1C1$, а их спада — $2 R1C1$, поэтому для получения импульсов длительно-стью более 10 мкс лучше применять одновибраторы.

На рис. 112, а показана схема одновибратора, запускаемого спадом положи-

Рис. 114. Устройства задержки импульсов

тельного импульса, а на рис. 112, б — по фронту импульса. В исходном состоянии конденсатор $C2$ разряжен, поэтому на обоих входах элемента $DD1.1$ и выходе $DD1.2$ присутствует единичный уровень. При поступлении короткого импульса отрицательной полярности с дифференцирующей цепи $C1R1$ на выходе элемента $DD1.1$ появляется единичный уровень, а на выходе $DD1.2$ — нулевой. Последний через конденсатор $C2$ передается на вход элемента $DD1.1$, поддерживая его в изменившемся состоянии. Конденсатор $C2$ начинает заряжаться через резистор $R2$ от источника питания. Когда на его левой (по схеме) обкладке напряжение достигает порогового значения, элемент $DD1.1$ возвращается в исходное состояние и на выходе $DD1.2$ возникает положительный перепад напряжения. Через конденсатор $C2$ этот перепад напряжения передается на вход $DD1.1$ и обеспечивает быстрое переключение обоих элементов. Диод $VD1$ необходим, если требуется быстрое возвращение одновибратора в исходное состояние.

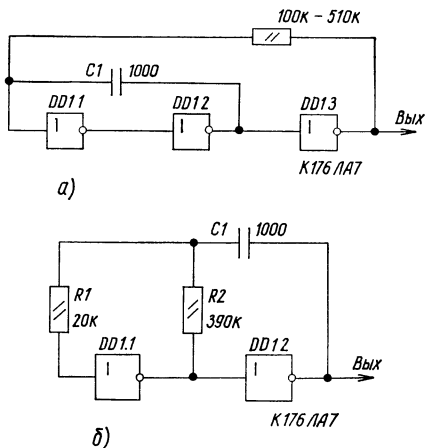


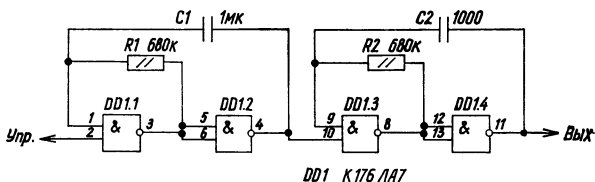
Рис. 115. Генераторы импульсов на К176ЛА7

Широкими возможностями обладают одновибраторы на D и JK -триггерах (рис. 113, а, б). Устройства запускаются или коротким импульсом по входу S , или положительным перепадом по входу C . Единичный уровень, появляющийся на прямом выходе триггера (выход 1), начинает заряжать конденсатор $C1$ через резистор $R1$. Когда напряжение на конденсаторе достигает порогового значения для входа R , триггер переключается в исходное состояние. Диод $VD1$ ускоряет разрядку конденсатора и возвращение устройства в исходное состояние.

Следует помнить, что длительность импульсов, подаваемых на вход «запуск» одновибраторов, должна быть меньше длительности выходных. По входам C триггер запускается фронтами импульсов независимо от их длительности.

Недостаток одновибраторов на D - и JK -триггерах заключается в большой длительности фронтов выходных импульсов, что приводит к неодновременному переключению элементов, соединенных с их выходами.

По схемным решениям к одновибраторам близки устройства задержки импульсов. На рис. 114, а изображена схема устройства на неинвертирующем элементе, задерживающего фронты и спады импульсов на время $0,7R1C1$. Если длительность импульсов меньше этого значения, они через устройство не пройдут. И, следовательно, данное свойство можно использовать для селекции импульсов по длительности. Вариант устройства по схеме на рис. 114, б позволяет отдельно регулировать задержку



б)

фронта резистором $R1$ и спада импульсов резистором $R2$.

Схемы генераторов импульсов приведены на рис. 115, а, б, в. Они напоминают схемы генераторов на ТТЛ микросхемах. Надо заметить, что номиналы резисторов и конденсаторов здесь значительно отличаются от схем на ТТЛ микросхемах. Генератор, изображенный на рис. 115, в, формирует пачки импульсов с частотой повторения около 1 Гц и заполнения около 1 кГц. Длительность пачек равна 0,5 с. Генератор включается подачей единичного уровня на его вход (вывод 2DD1.1). Первый формируемый импульс возникает сразу после поступления разрешающего сигнала.

Сопротивления резисторов, входящих во времязадающие цепи мультивибраторов-генераторов, выбирают такими (не менее 50 кОм), чтобы токи через них незначительно нагружали микросхемы-источники сигнала. Максимальное сопротивление этих резисторов ограничено возможными утечками в монтажных платах, т. е. десятками мегаом. Емкость конденсаторов указанных цепей должна существенно превышать емкость монтажа, обычно не менее 100 пФ. Практически во всех случаях при подаче сигналов на вход микросхемы через конденсатор последовательно с ним целесообразно устанавливать ограничительный резистор 5—20 кОм.

КОНСТРУКЦИИ НА КМОП МИКРОСХЕМАХ

Микропередатчик «лиса» для радиоориентирования значительно меньше по мощности (0,125—0,25 Вт), чем для спортивной радиопеленгации. Работают они непрерывно, и каждый имеет свой позывной, содержащий в телеграфном коде одно «тире» и «точки», равные номеру этого передатчика (контрольного пункта). На рис. 116, а, б, в показаны микропередатчики для радиоориен-

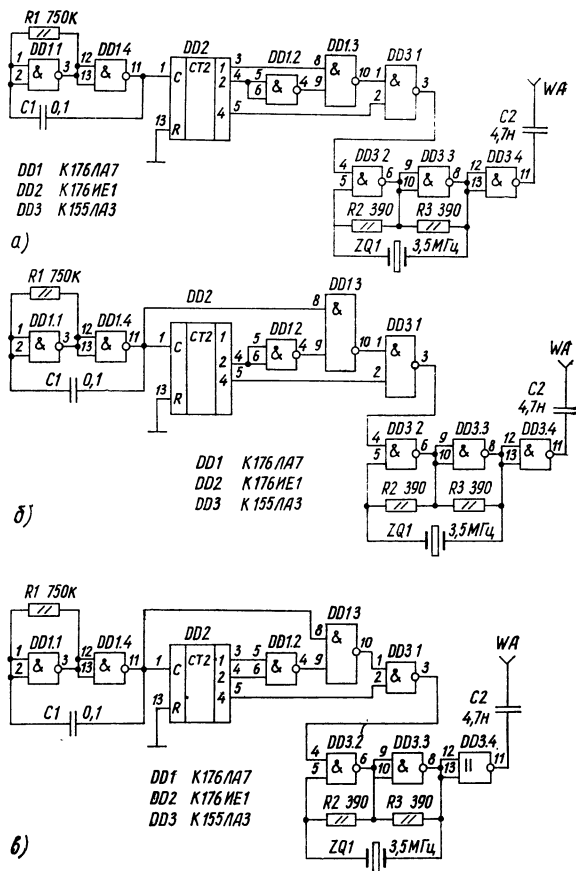


Рис. 116. Микропередатчики для радиоориентирования

тирования, целиком выполненные на микросхемах К176 и К155 серии.

Задающие генераторы для формирования кода сделаны на микросхемах К176ЛА7 (DD1, счетчик телеграфных посылок — К176ИЕ1 (DD2), дешифраторы-формирователи «тире» и «точки» — на элементах К176ЛА7 (DD1.3, DD1.4) и К155ЛА3 (DD3.1). Высоко-частотная часть передатчика выполнена на элементах

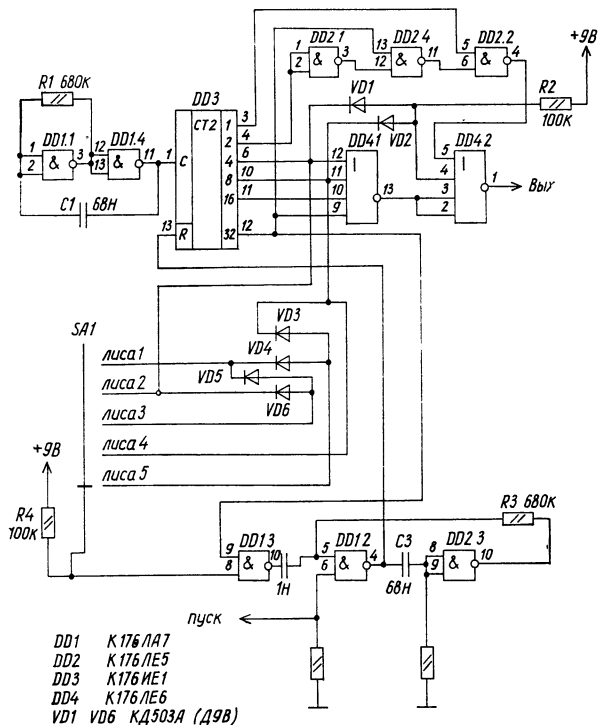


Рис. 117. Формирователи кода «лисы»

К155ЛА3 (DD3.2—DD3.3). Он стабилизирован кварцевым резонатором в диапазоне 3,5 МГц. Антенна имеет длину от 2 до 5 м. Передатчик не имеет ни одной катушки и не требует никакой настройки. Напряжение питания передатчика 4,5 В, ток потребления 7—8 мА.

Передатчик на рис. 116, а дает в телеграфном коде «тире» и «точку», передатчик № 2 (рис. 116, б) — «тире» и две «точки», а третий (рис. 116, в) — «тире» и три «точки».

Формирователь кода «лисы». В настоящее время практически все передатчики, применяемые в качестве «лис» в спортивной радиопеленгации, работают в телеграфном режиме. Для того чтобы отличить один передатчик от другого, они снабжены формирователями кода «лисы», который содержит обязательно вначале две буквы МО и далее количество точек согласно присвоенному номеру.

Показанный на рис. 117 формирователь кода «лисы»

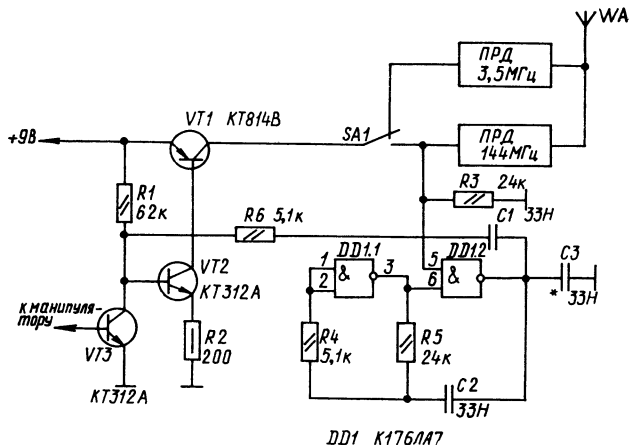


Рис. 118. Электронный манипулятор «лисы».

включает в себя генератор тактовых импульсов (элементы DD1.1, DD1.4), делитель частоты DD3, элементы формирования последовательностей «тире» и «точек» (DD2.1—DD2.3), паузы между словами (DD4.1) и между знаками в слове (VD1, VD2, R2), а также цепи сброса DD1.3, DD1.2, DD2.3).

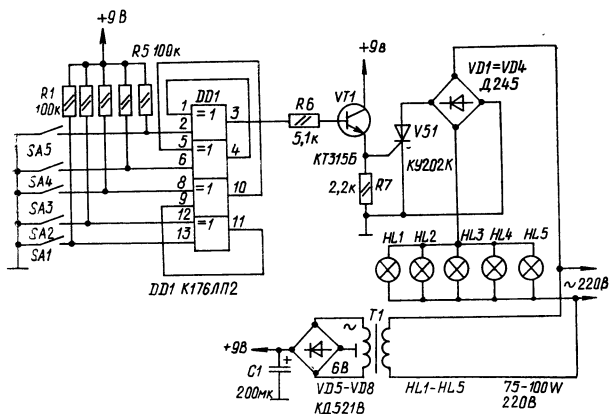
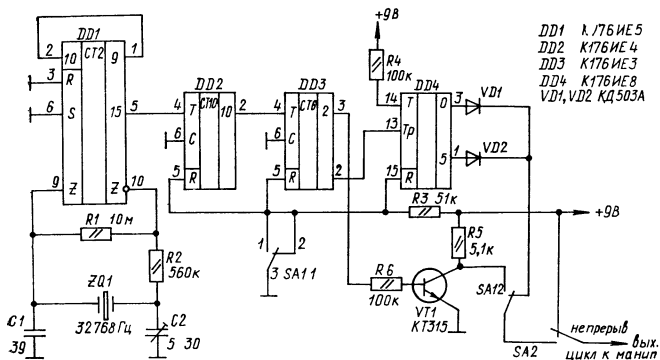
Формирователь работает при условии подачи логической 1 (+9 В) на вход «пуск». Сигналы на выходе устройства имеют вид положительных импульсов напряжения. Скорость передачи знаков можно изменять подбором конденсатора C1.

На рис. 118 изображен электронный ключ для манипулирования «лисой», собранный на транзисторах VT1—VT3 и управляемый импульсами с выхода манипулятора. При включении передатчика на диапазон 144 МГц с помощью переключателя SA1 транзистор VT2 дополнительно выполняет функции модулятора, на который поступает тональный сигнал с генератора на элементах DD1.1, DD1.2. Подбором конденсатора C2 добиваются компромисса между глубиной модуляции и выходной мощностью передатчика на 144 МГц.

Электронные часы для передатчика «лиса». Электронные часы служат для периодического включения и выключения передатчика «лисы» (работа — 1 мин, пауза — 4 мин) в спортивной радиопеленгации или радиомаяка в радиоориентировании (работа — 20 с, 40 с — пауза). По сути дела, они являются программным реле времени.

На микросхеме DD1 (рис. 119) выполнены кварцевый генератор и делитель частоты на 2^{15} . С вывода 5 импульсы с периодом следования 1 с поступают на делители DD2 и DD3 с общим коэффициентом деления 60. «Минутные» импульсы подаются на вход десятичного счетчика — распределителя DD4.

Импульсы с выходов 0 и 5 DD4 суммируются с помощью диодов VD1 и VD2 — образуется последовательность импульсов длительностью 1 мин с периодом по-



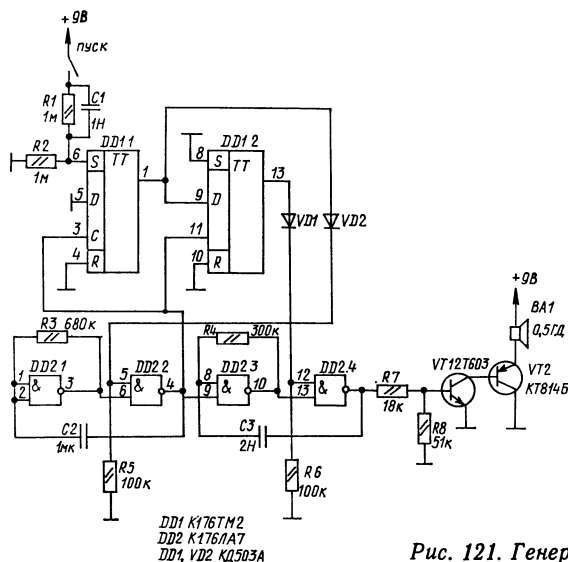


Рис. 121. Генератор «Пик-пик»

вторения 5 мин, поступающая на формирователь кода.

Для управления радиомаяком используется сигнал с выхода 2 микросхемы DD3 (положительный импульс длительностью 40 с, пауза — 20 с), который, инвертируясь транзистором VT1, поступает на выход.

Установка часов в ноль и их запуск делаются переключателем SA1, который переводит их в нужное положение в момент начала работы данного передатчика. Сброс в нулевое состояние осуществляется в момент «перелета» контакта 3 SA1.1 из одного положения в другое. (Не подумайте, что замыкание контактов 1 и 2 на схеме является ошибкой чертежника!) В этот момент на выходы R DD2, DD3 и DD4 поступает +9В через резистор R4, что приводит к появлению на них полей.

При открытом транзисторе VT1 часы потребляют от

источника питания ток около 2 мА, при закрытом — не более 0,5 мА.

Автономное управление объектом. Существует ряд схем автономного управления объектом с нескольких точек, например светом в подъезде. Один из вариантов такого устройства предлагается на рис. 120. Оно крайне простое. Логическая часть его выполнена на микросхеме К176ЛП2 — «исключающее ИЛИ», а транзистор

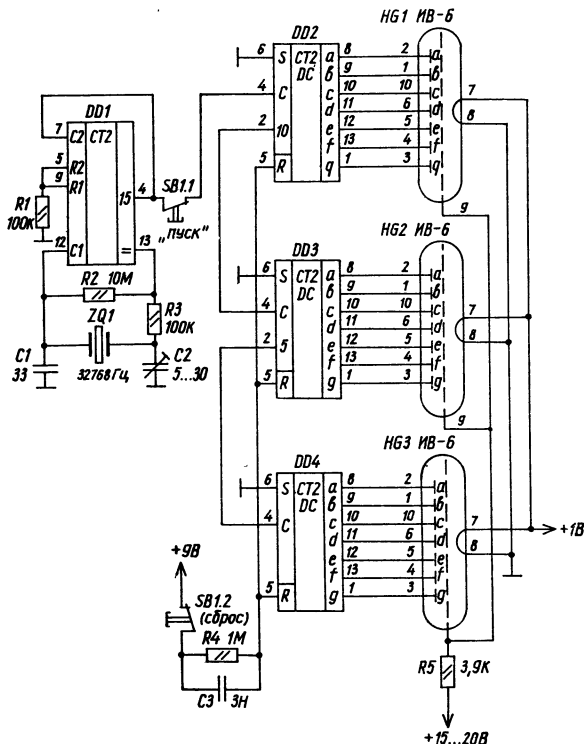


Рис. 122. Электронный секундомер на микросхемах 176 серии

КТ315А (VT1), тринистор КУ202М и четыре диода Д245 (Д246) заменяют силовую коммутирующую часть. В исходном состоянии, когда не замкнут ни один из выключателей SA1—SA5, на выводе 3DD1 логический 0. При замыкании нечетного числа выключателей, т. е. соединении управляющих выводов микросхемы на «землю», на выводе 3DD1 появляется высокий логический уровень, который открывает транзистор, включенный эмиттерным повторителем. Напряжение, снимаемое с резистора R7, подается на управляющий электрод тринистора VS1. В каждый положительный полупериод он открывается, лампочки освещения на всех лестничных площадках загораются. Для того чтобы погасить лампочки, достаточно любой из выключателей перевести в противоположное состояние. Нет смысла приводить таблицу состояния всех ячеек микросхемы. Она достаточно громоздка. Для потребителя важно, что переводом любого выключателя

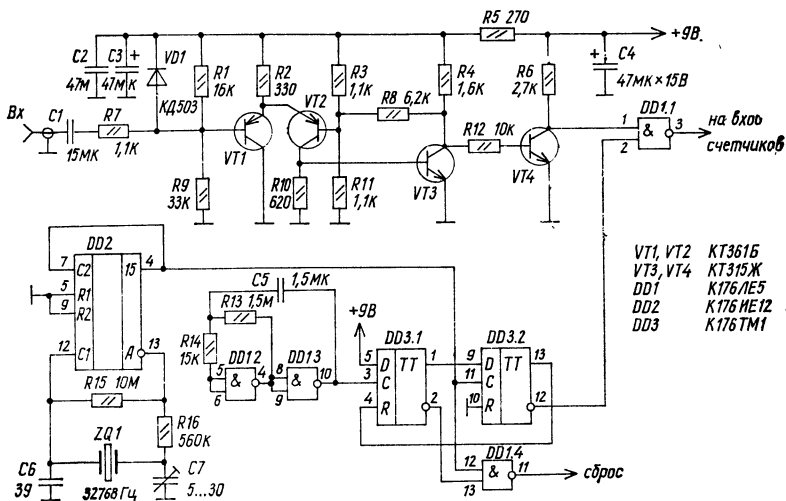


Рис. 123. Экономичный электронный цифровой частотомер

в противоположное состояние можно либо включить, либо выключить освещение в подъезде.

Для домов с большим количеством этажей необходимо взять две-три микросхемы. Объединение их осуществляется по тому же принципу: выход с одной ячейки на один из входов следующей.

Питание микросхемы и транзистора осуществляется от малоомощного трансформатора, на вторичной обмотке которого должно быть 6—8 В.

Генератор «Пик-пик». Такой генератор может найти применение в электронных играх и автоматических устройствах, где необходима сигнализация, например после нажатия кнопки командного устройства. Схема предполагаемого устройства изображена на рис. 121.

На двух триггерах ($DD1.1$, $DD1.2$), размещенных в одном корпусе ($K176TM2$), смонтирован регистр сдвига. На другой микросхеме ($DD2$) $K176ЛА7$ выполнены два генератора; первый из них ($DD2.1$, $DD2.2$) имеет частоту следования импульсов около 1 Гц, а второй — 1 КГц.

После нажатия кнопки $SB1$ триггер $DD1.1$ переходит в единичное состояние. С вывода $1DD1.1$ положительный уровень через разделительный диод поступает на вывод $12DD2.4$ и вывод $5DD2.2$. Одновременно с генератора 1 Гц положительный полупериод поступает на вывод $9DD2.3$. В результате воздействия двух положительных уровней генератор 1 кГц растормаживается. Его импульсы поступают на усилитель мощности, выполненный на двух транзисторах $VT1$, $VT2$. В отрицательный полупериод подвод пачки импульсов 1 кГц прекращается. В этот же момент по спаду импульса триггер $DD1.1$ переходит в нулевое состояние, так как на D -входе вывод 5 нулевой потенциал, а триггер $DD1.2$ в единичное. Положительный уровень через разделительный диод $VD1$ с вывода $13DD1.2$ поступает вновь на вывод $12DD2.4$. С приходом положительного уровня от $DD2.2$ генератор

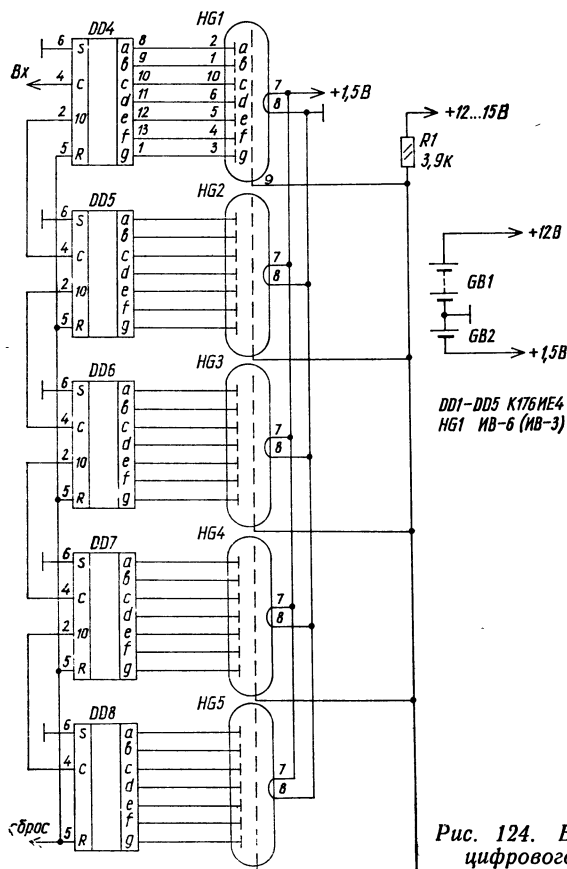


Рис. 124. Блок индикации цифрового частотомера

1 КГц растормаживается и следующая пачка импульсов, поступающая на усилитель мощности, воспроизводится в динамической головке 0,5 ГД (BA1).

Электронный секундомер выполнен на микросхемах K176. Он может иметь любое число цифровых индика-

торов, но в большинстве случаев достаточно трех, что обеспечивает индикацию до 9 мин 59 с (10 мин). Схема его изображена на рис. 122.

Генератор секундной последовательности импульсов выполнен на микросхеме *DD1* и кварцевом резонаторе на частоту 32768 Гц. Секундные импульсы подаются на вывод 4 микросхемы *DD2*, которая обеспечивает деление на 10 и индикацию единиц секунд. Далее производится счет и индикация десятков секунд и единиц минут (*DD3*, *DD4*). В положении «стоп» поступление секундных импульсов на вход *DD2* прекращается и на индикаторах отображается число секунд и минут, истекших с момента пуска. Сброс секундомера на ноль и начало счета производится одновременно при нажатии кнопки «пуск». Импульс сброса осуществляется цепью *R4*, *C3*.

Электронный частотомер (рис. 123) позволяет измерять синусоидальные, гармонические и импульсные электрические колебания с частотой от единиц герц до 100 кГц, амплитудой от 0,15 до 10 В. Данный частотомер отличается от описанного ранее высокой экономичностью. Он потребляет ток 10 мА от источника питания 9 В.

Действие прибора основано на измерении числа импульсов в течение определенного образцового интервала времени. Исследуемый сигнал подают на вход усилителя-формирователя импульсного напряжения. На его выходе формируются электрические колебания прямоуголь-

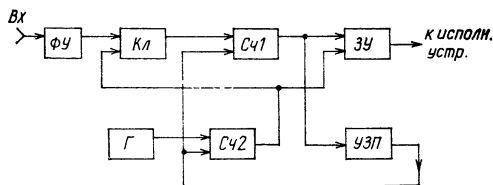


Рис. 125. Структурная схема цифрового индикатора частоты

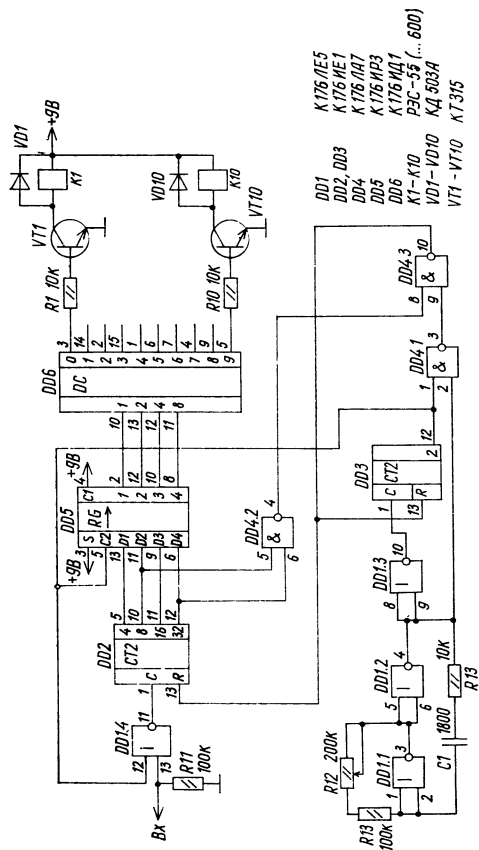


Рис. 126. Цифровой индикатор частоты

ной формы, соответствующие частоте входного сигнала, которые поступают на электронный ключ *DD1.1*. Импульсы образцовой частоты с периодом повторения 1с подаются на управляющее устройство — селектор *DD3.1, DD3.2*. Оно открывает ключ, на выходе которого появляются пакеты импульсов исследуемого сигнала, по-

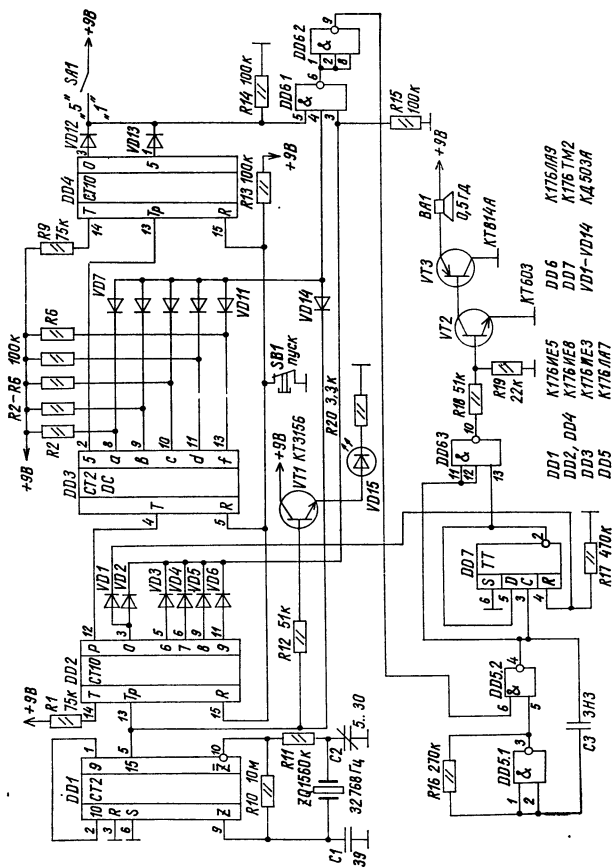


Рис. 127. Стартовый сигнализатор

ступающие на пять последовательно включенных счетчиков (рис. 124) DD4—DD8 с объемом 99999 Гц. Встроенные в счетчики дешифраторы позволяют подключать непосредственно к ним семисегментные люминесцентные индикаторы типа ИВ-6 или ИВ-3А.

Время индикации определяется периодом следования импульсов с генератора *DD1.2*, *DD1.3*.

Частотомер питается от внутренних гальванических источников тока напряжением 9 В и 1,5 В. Основное потребление идет от цепей накала цифровых индикаторов и составляет для всех ИВ-3А — 150 мА, ИВ-6 — 300 мА.

Цифровой индикатор частоты. Описанный ниже индикатор может быть использован в различных устройствах радиуправления, автоматики и контроля, если в основу системы положен частотный метод передачи и приема информации.

Цифровой индикатор представляет собой следящий частотомер, анализирующий наличие или отсутствие в канале требуемой частоты. Его структурная схема показана на рис. 125. Последовательность импульсов с выхода формирующего устройства (ФУ) через ключ (Кл) поступает на вход счетчика (Сч1) импульсов, его выход подключен к запоминающему устройству (ЗУ). Управляет ключом и записью в ЗУ счетчик (Сч2) интервала

Таблица 20

Команда	Частота входа	Выход де- шифратора
1	0	3
2	600	14
3	1000	2
4	1400	15
5	1800	1
6	2200	6
7	2600	7
8	3000	4
9	3400	9
10	3800	5

счета, на вход которого подается сигнал образцовой частоты с генератора (Г). Узел защиты от переполнения (УЗП) исключает ложное срабатывание выходных устройств при наличии в канале высокочастотной последовательности импульсов.

Интервал счета, задаваемый счетчиком Сч2, разрешает прохождение импульсов на Сч1. По окончании интервала счета происходит запись в ЗУ состояния выхода Сч1 и последующее переключение обоих счетчиков в исходное состояние; далее цикл повторяется. В случае переполнения Сч1 узел защиты вырабатывает импульс сброса счетчиков Сч1 и Сч2 и начинается новый цикл. Записи при этом не происходит.

Устройство, принципиальная схема которого изображена на рис. 126, может быть использовано и как полосовой фильтр, и как устройство подстройки частоты. Его можно применять вместо блока активных фильтров приемника радиоуправляемой модели.

Принцип действия фильтра основан на подсчете числа импульсов за образцовый интервал времени. Генератор образцовой частоты, выполненный на логических элементах *DD1.1*, *DD1.2*, вырабатывает последовательность импульсов, поступающую через инвертор *DD1.3* на счетчик *DD3*. Пока на его выходе 32 напряжение логического 0, ключ *DD1.4* пропускает последовательность выходных импульсов на счетчик *DD2*. По окончании интервала счета фронтом импульса с выхода счетчика *DD3* происходит блокировка ключа *DD1.4* и одновременная запись в регистр *DD5* информации с выходов счетчика *DD2*. (Напомним, что ячейка *DD1.4* выполняет логическую функцию ИЛИ-НЕ, поэтому любая 1 на входе дает логический 0 на выходе.) Положительным перепадом импульса генератора образцовой частоты элементами *DD4.1*, *DD4.3* формируется импульс сброса счетчиков *DD2*, *DD3*. Аналогичный импульс сброса, но без записи в регистр, вырабатывается узлом защиты от переполне-

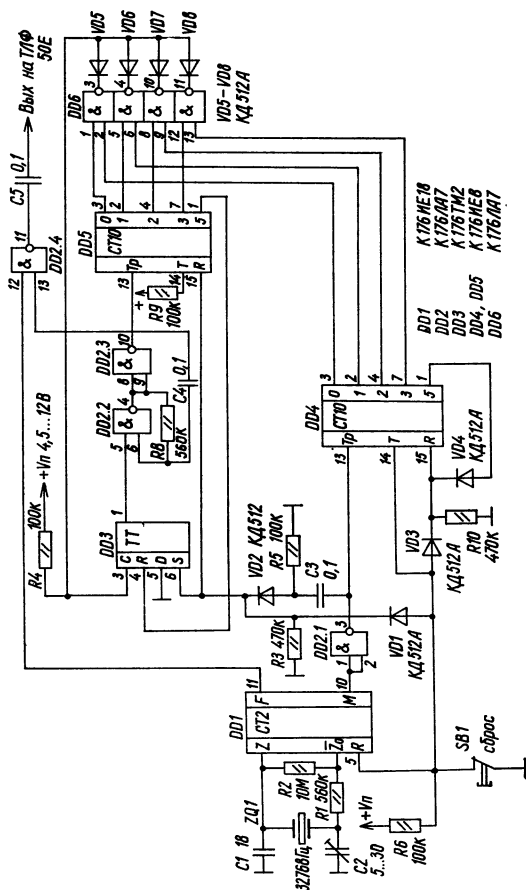


Рис. 128. Генератор циклических сигналов

ния, выполненным на элементах $DD4.2$, $DD4.3$. Это происходит при переполнении счетчика $DD2$, когда на входах элемента $DD4.2$ одновременно появляется сигнал 1. Узел защиты исключает появление ложной команды на выходе дешифратора $DD6$. Частота образцового генера-

тора равна 3200 Гц. Значения частоты команд сведены в табл. 20.

Стартовый сигнализатор (рис. 127) предназначен для подачи звуковых команд старта спортсменам на соревнованиях по спортивной радиопеленгации или ориентированию на местности.

Звуковая стартовая команда дается через каждые 1 или 5 мин. За четыре секунды до старта дают четыре тональных сигнала частотой 500 Гц. В момент старта звучит звуковой сигнал 1 кГц. Длительность всех звуковых сигналов равна 0,5 с.

Генератор секундных импульсов выполнен на микросхеме *DD1* (К176ИЕ5). Частота генератора стабилизирована кварцевым резонатором *ZQ32768* Гц. На микросхеме *DD2* выполнен делитель на 10. Импульсы с периодом повторения 10 с подаются на микросхему *DD3* с вывода *12DD2*. С нее импульсы с периодом повторения 1 мин подаются на счетчик *DD4*.

Генератор 1 кГц выполнен на элементах *DD5.1*, *DD5.2*. Триггер *DD7* делит частоту 1 кГц пополам.

Каким же образом осуществляется дешифрация?

Сложение импульсов производится на ячейке *DD6.1*. На вывод 3 этого же элемента подаются шестой, седьмой, восьмой, девятый и нолевой импульсы в каждом десятисекундном интервале времени. На вывод 4, где принимаются секундные импульсы, поступает положительный разрешающий потенциал с *DD3* через 50 с после пуска часов. Ввиду того что дешифратор у счетчика *DD3* предназначен для семисегментного индикатора, цифре 5 соответствуют выводы, объединенные в шинку через разделительные диоды *VD7* — *VD11*. Так как дешифратор у микросхемы К176ИЕ3 выполнен с открытым стоком, то в качестве нагрузки служат резисторы *R2* — *R6* по 100 кОм.

Последними в общей схеме дешифрации являются импульсы со счетчика минут *DD4*. Спустя каждые 5 мин

положительный уровень через разделительные диоды VD_{12} , VD_{13} поступает на вывод 5 $DD6.1$. В том случае, если стартовые сигналы необходимо подавать через каждую минуту, с помощью тумблера $SA1$ на вывод 5 $DD6.1$ подается +9 В.

Сформированная после дешифровки команда инвертируется в ячейке $DD6.2$ и поступает в качестве управляющего сигнала на генератор 1 кГц ($DD5.1$, $DD5.2$). И, наконец, в момент старта с вывода 3 $DD2$ через диод $VD1$ на вывод 4 (R) триггера $DD7$ подводится положительный уровень напряжения. Триггер блокируется, деление импульсов на 2 от генератора 1 кГц прекращается, и на выход через усилитель мощности поступает пачка импульсов частотой 1 кГц.

Для контроля работы стартовых часов (сигнализатора) в эмиттерную цепь транзистора $VT1$ включен светодиод. На базу этого транзистора поступают импульсы с периодом повторения 1 с.

Сброс часов осуществляется в момент подачи команды «старт».

Генератор циклических сигналов «Охотника на лис». Участники соревнований по спортивной радиопеленгации регламентируют свою деятельность согласно графику функционирования «лис»-передатчиков: работа — 1 мин, пауза — 4 мин. Поэтому перед стартом они сверяют свои часы. Некоторые из спортсменов имеют на приемнике электронные часы и редко кто — автоматические устройства переключения настройки пеленгатора на тот передатчик, который должен работать в текущий момент.

Другим вариантом устройства, выполняющим функции напоминания, является генератор циклических сигналов, изображенный на рис. 128. (Предлагаемая схема разработана инженером Полушиным А. Л.)

Какие сигналы слышит «охотник» и где размещено предлагаемое устройство?

При включении каждой «лисы» генератор, размещенный на оголовье телефонов, дает точки, равные ее номеру. К примеру, начала работать «лиса» № 1, в телефонах раздается сигнал 1 кГц в виде «точки». Заработала «лиса» № 2 — две «точки» и т. д.

Задающий кварцевый генератор выполнен на микросхеме *DD1* (К176ИЕ18). С вывода 11 на ключ *DD2.4* поступают импульсы с частотой 1024 Гц. С вывода 10 этой же микросхемы *DD1* импульсы с периодом повторения 1 мин поступают на счетчик минут *DD4* через инвертор *DD2.1*.

Генератор «точек» выполнен на элементах *DD2.2*, *DD2.3* К176ЛА7. Частота его импульсов 5 Гц. Разрешение на запуск генератора поступает с инвертора *DD2.1* через дифференцирующую цепочку *C3*, *R5*, *VD2*, сперва на триггер *DD3* (вывод 6), а с него на вывод 5 элемента *DD2.2*. Импульсы с генератора «точек» подводятся на счетчик *DD5* (К176ИЕ8), который считает до пяти. По переднему фронту шестого импульса триггер *DD3* сбрасывается в ноль, и генератор «точек» затормаживается.

Микросхема *DD6* К176ЛА7 является схемой совпадения, куда одновременно поступают импульсы со счетчика *DD5* и со счетчика минут *DD4* (К176ИЕ8).

По переднему фронту шестой минуты с вывода 1 *DD4* на собственный вывод 15 поступает логическая 1, приводящая к сбросу счетчика и началу нового цикла сигнализации.

Выход импульсов сигнализации осуществляется с ключа *DD2.4* через конденсатор *C5* прямо на головные телефоны сопротивлением 50—100 Ом.

Питание сигнализатора производится от встроенного гальванического источника питания от 4,5 до 9 В.

МИКРОСХЕМЫ В КАЛЬКУЛЯТОРАХ

Микросхемы, применяемые в калькуляторах, имеют высокую и сверхвысокую степень интеграции, а именно: на кристалле подложки находится 35—40 тыс. элементов. Довольно часто одна интегральная микросхема может выполнять все вычислительные, операционные и системные функции, а также формировать сигналы возбуждения устройств отображения информации. Управление микросхемой осуществляется с помощью тастатуры (клавиатуры). Питание ИС и устройств отображения информации производится либо от сети, либо от автономного источника питания. К устройствам отображе-

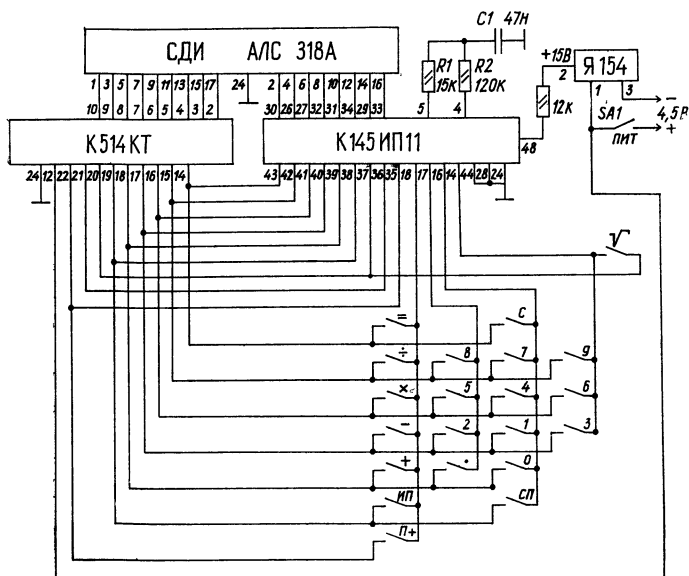


Рис. 129. Микрокалькулятор БЗ-24Г

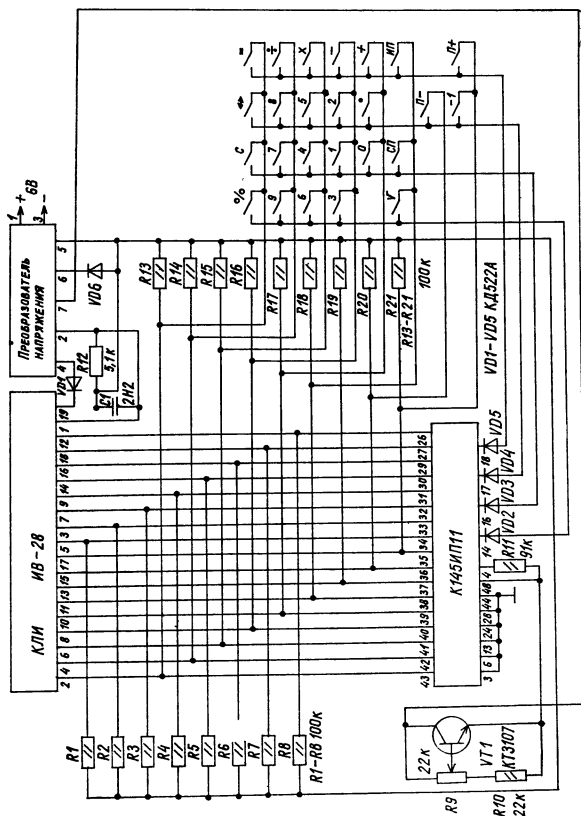


Рис. 130. Микрокалькулятор БЗ-26

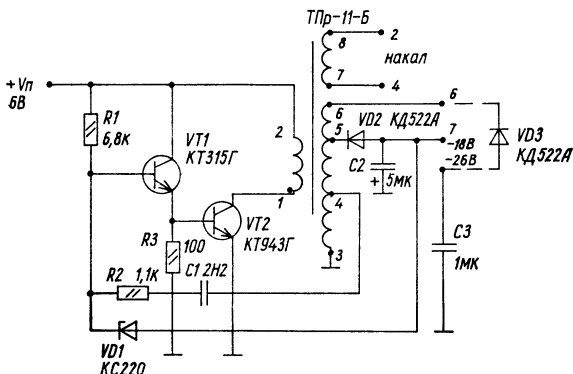


Рис 131. Схема преобразователя питания микро-
калькулятора

ния информации относятся: жидкокристаллические индикаторы (ЖКИ), светодиодные (СДИ) и катодолюминесцентные индикаторы (КЛИ).

К145ИП11. Интегральная микросхема p -МДП БИС К145ИП11 является микропрограммируемым процессором (МП), выполняющим шесть базовых арифметических операций и две операции регистровой арифметики при небольшой потребляемой мощности. Она позволяет оперировать с 8-разрядными десятичными операндами, представленными при вводе и выводе в форме с естественной запятой. На рис. 129 показана принципиальная электрическая схема калькулятора ВЗ-24Г.

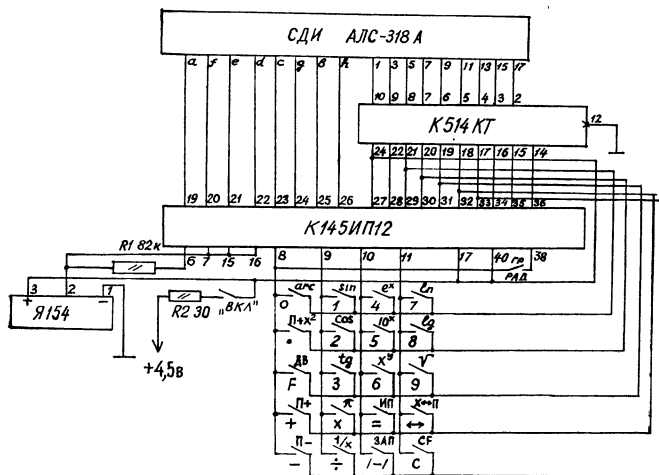
Схема содержит процессор К145ИП11, усилитель разрядных сигналов К514КТ1, 8-разрядный светодиодный индикатор — АЛС-318А, преобразователь для питания БИС, пульт управления и автономный источник питания — три последовательно соединенных гальванических элемента по 1,5 В.

На рис. 130 изображена схема микрокалькулятора ВЗ-26, в которой тот же процессор К145ИП11 исполь-

зуется с катодолюминесцентным индикатором ИВ-28. На схеме (рис. 131) показан преобразователь питания. Он обеспечивает получение напряжений, необходимых для питания БИС (-18 В), анодов-сегментов и сеток индикатора от -26 до -29 В , а также импульсного напряжения накала этого индикатора с амплитудой до 4 В .

К145ИП12А. Эта микросхема лежит в основе калькулятора БЗ-37. В отличие от предыдущей она имеет более широкие функциональные возможности: вычисление прямых и обратных тригонометрических функций, натуральных и десятичных логарифмов, корней степени X и Y , показательных функций и др. Электрическая схема калькулятора БЗ-37 изображена на рис. 132.

К145ВВ3-2. Данный процессор входит в состав микрокалькулятора «Электроника ИК-53», который является первой отечественной моделью, выполняющей функ-



но не нажата клавиша ПП. Клавиша КТ используется для корректировки текущего времени с точностью до секунд, которые на индикаторе не отображаются. Сброс установленного времени звуковой сигнализации осуществляется нолевым цифровым набором. Для отключения звуковой сигнализации служит специальная клавиша. В режиме отсчета текущего времени переключатель устанавливается в положение Т. При этом тастатура блокируется и ввод информации не производится.

Функциональная схема МК-53 содержит следующие узлы: БИС К145ВВ3-2, ЖКИ, пульт управления, пьезо-керамический звонок типа ЗП-2, блок подстройки и стабилизации частоты на базе кварцевого резонатора РК-72-30, автономный источник питания.

Индикатор отображает информацию в восьми разрядных и девятом служебном — в левой части табло индицируются следующие символы: знак операнда (—), признак занятости памяти (П), признак переполнения разрядной сетки ЖКИ (Е), в правой части — индикатор десятичной запятой (точка в правом нижнем углу). Индикация даты, часов, минут, секунд производится в верхней части табло, время суток ДП, ПП, индикатор готовности звуковой сигнализации и дни недели от понедельника до воскресенья — в нижней части. Символы СТ и ПФ обозначают остановку секундомера и фиксирование промежуточного времени интервала — промежуточного финиша. Одновременно на индикаторе могут быть отображены только те символы, которые определяют состояние микрокалькулятора в данный момент. Выносной блок подстройки и стабилизации опорной частоты выполнен на дискретных элементах. Два последовательно соединенных элемента типа СЦ-32 (GB1 и GB2) составляют автономный источник питания с напряжением в диапазоне от 2,6 до 3,2 В.

ПРИЛОЖЕНИЕ

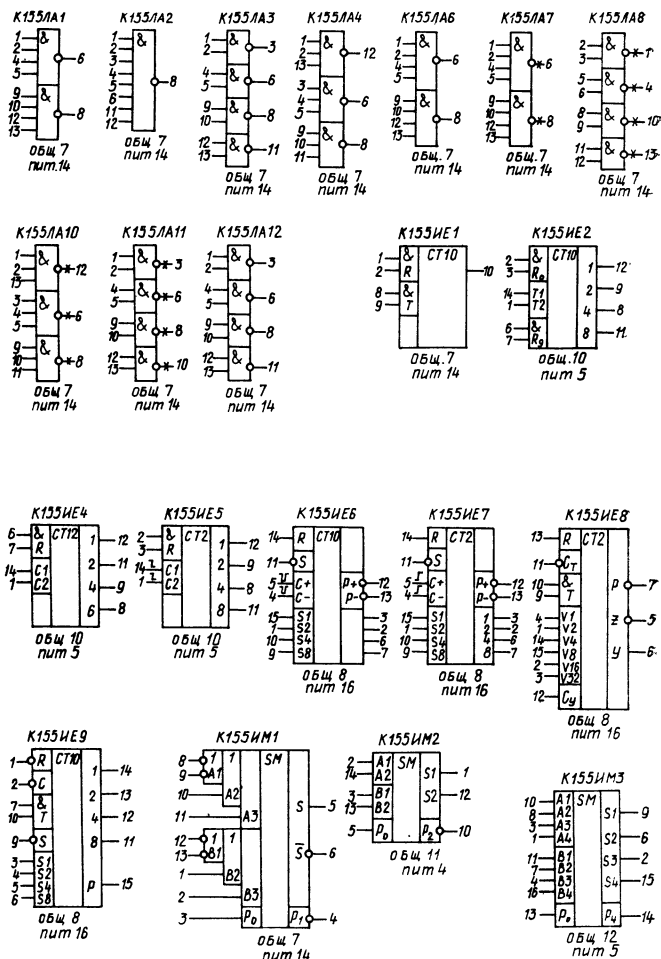


Рис. 134—137. Приложение: справочные данные микросхем 155 серии

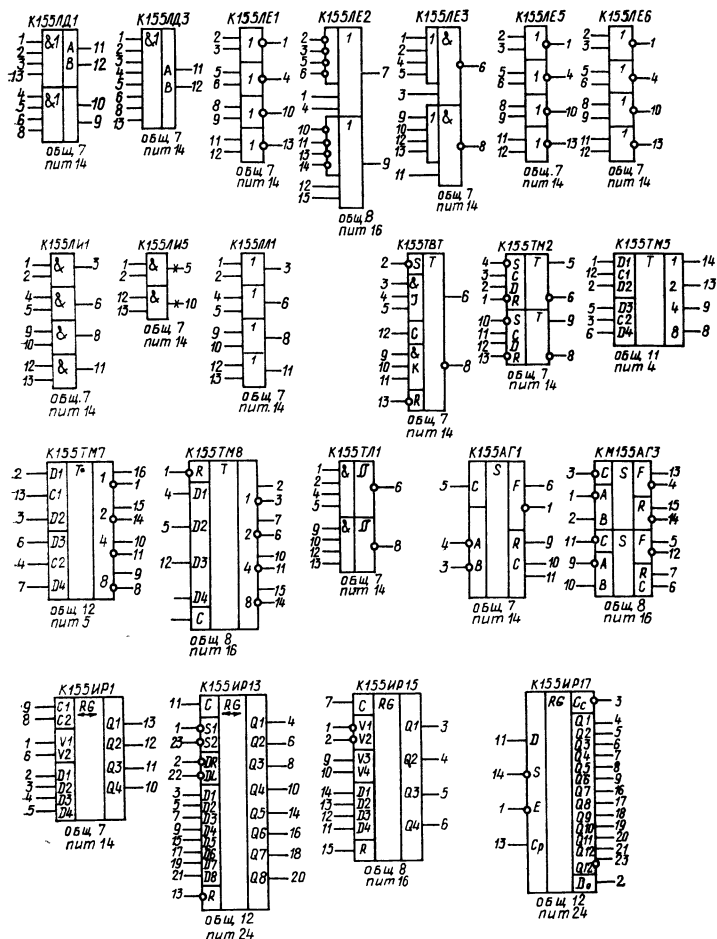
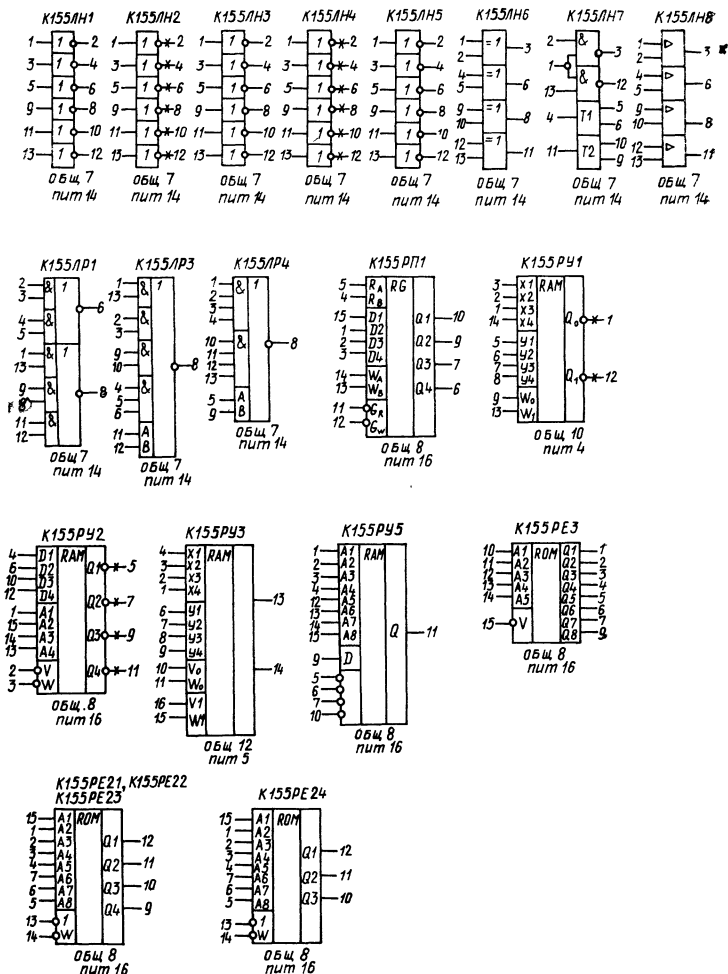
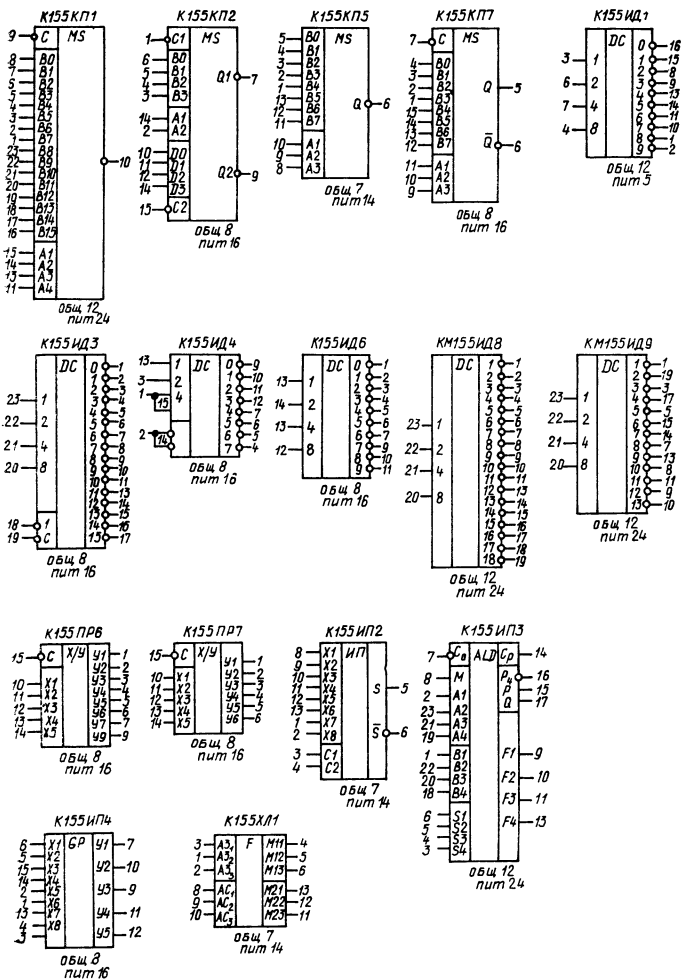


Рис. 135





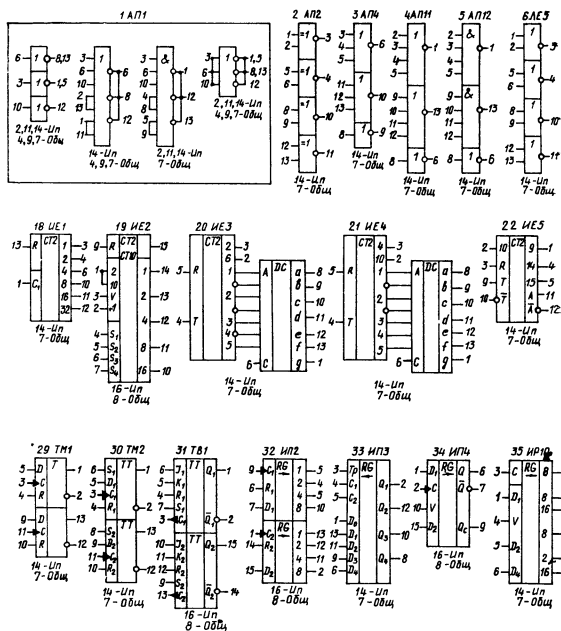


Рис. 138. Справочные данные микросхем 176 серии

ЛИТЕРАТУРА

Аналоговые и цифровые интегральные микросхемы: Справочник / Под ред. Якубовского С. В.— М.: Радио и связь, 1984.

Алексеев С. А. Применение микросхем серии K155.— Радио, 1977.— № 10.— С. 39—41.

Алексеев С. А. Применение микросхем серии K155.— Радио, 1978.— № 5.— С. 37—38.

Алексеев С. А. Применение микросхем серии K155.— Радио, 1982.— № 2.— С. 30—34.

Алексеев С. А. Применение микросхем серии K176.— Радио, 1984.— № 4.— С. 25—28.

Алексеев С. А. Применение микросхем серии K176.— Радио, 1984.— № 6.— С. 32—35.

Алексеев С. А. Формирователи и генераторы на микросхемах КМОП структуры.— Радио, 1985.— № 8.— С. 31—35.

Алексеев А. Г., Шагурин И. И. Микросхемотехника.— М.: Радио и связь, 1982.

Бирюков С. А. Радилюбительские цифровые устройства.— М.: Радио и связь, 1982.

Гольденберг Л. М. Импульсные устройства.— М.: Радио и связь, 1981.

Горфинкель Б. И., Абалдуев Б. В. Знакосинтезирующие индикаторы // Современные методы и устройства отображения информации: Сб. материалов.— М.: Радио и связь, 1981.

Евсеев А. В. Способ измерения электрических величин в цифровых приборах // В помощь радиолителю: Сб. материалов.— М.: ДОСААФ, 1984.— Вып. 85.

Интегральные микросхемы: Справочник / Под ред. Тарабрина Б. В.— М.: Радио и связь, 1983.

Кузнецов Е. Ю., Острецов Б. В. Микрокалькуляторы.— М.: Радио и связь, 1984.

Микросхемы и их применение: Справочное пособие / Под ред. Батушева В. А.— М.: Радио и связь, 1983.

Партин А. С., Борисов В. Г. Введение в цифровую технику.— М.: Радио и связь, 1987.

Партин А. С., Богдашев Д. В., Шароварин Е. В. Клавиатурный датчик кода Морзе // В помощь радиолюбителю: Сб. материалов.— М.: ДОСААФ, 1985.— Вып. 88.

Применение интегральных микросхем в электронной вычислительной технике: Справочник / Под ред. Файзулаева Б. Н.— М., 1987.

Суховерхов Е. В. Узлы автоматического передатчика.— Радио, 1984.— № 4.— С. 16—17.

Гречихин А. И. Электронные манипуляторы для «лисы» и маяка.— Радио, 1982.— № 4.— С. 18—20.

Титце У., Шенк К. Полупроводниковая схемотехника.— М.: Мир, 1982.

Филиппов Б. А. Восьмиразрядный дисплей с динамической индикацией // В помощь радиолюбителю: Сб. материалов.— М.: ДОСААФ, 1980.— Вып. 71.

Назаров М. А. Цифровой индикатор частоты.— Радио, 1984.— № 3.— С. 29—30.

ОГЛАВЛЕНИЕ

Введение	3	плексоров	84
Интегральная микросхема	5	Включение вакуумных лю-	
Первые шаги в освоении		минесцентных индикато-	
интегральных микросхем	18	ров	89
Элементы ТТЛ — что это?	22	Реверсивные счетчики . .	95
Построение схем на инте-		Регистры	99
гральных элементах . .	27	Шифраторы	104
Опыты с мультивибрато-		Конструкции цифровых	
рами	31	устройств различного на-	
Триггеры	40	значения	108
Применение триггеров . .	45	Цифровые интегральные	
Счетчики импульсов . . .	48	схемы на МОП структу-	
Двоичная система и коды	56	рах	131
Интегральные счетчики-де-		Применение интегральных	
лители	57	схем серии К176	135
Дешифраторы	61	Формирователи и генера-	
Динамическая индикация	75	торы на микросхемах	
Преобразователи двоично-		КМОП структуры	151
десятичного кода в код се-		Конструкции на КМОП	
мисегментного индикатора	78	микросхемах	158
Динамическая индикация		Микросхемы в калькуля-	
светодиодных индикато-		торах	178
ров	80	Приложение	184
Динамическая индикация		Литература	190
с применением мульти-			

Партин А. С.

П18 Популярно о цифровых микросхемах.— Свердловск: Сред.-Урал. кн. изд-во, 1989.— 192 с.: ил.

ISBN 5—7529—0117—0

65 к. 30 000 экз.

В основе книги популярное изложение начал интегральной техники, доступное для понимания начинающих радиолюбителей, учащихся ПТУ и специалистов, приступающих к использованию цифровых микросхем.

**П, 2302030700-029 18-89
М158(03)-89**

ББК 32.84

Алексей Сергеевич Партин

ПОПУЛЯРНО О ЦИФРОВЫХ МИКРОСХЕМАХ

Редактор В. А. Ключков. Художник Н. Н. Данилова. Художественный редактор Н. В. Данилов. Технический редактор Л. М. Голобокова. Корректор М. А. Казанцева

ИБ № 1833

Сдано в набор 20.10.88. Подписано в печать 18.01.89. НС 12006. Формат 70×108¹/₃₂. Бумага типогр. № 1. Гарнитура литературная. Печать высокая. Усл. печ. л. 8,4. Усл. кр.-отт. 8,7. Уч.-изд. л. 8,0. Тираж 30 000. Заказ 499. Цена 65 коп. Средне-Уральское книжное издательство, 620219, Свердловск, ГСП-351, Малышева, 24. Типография изд-ва «Уральский рабочий», 620151, Свердловск, пр. Ленина, 49.

СВЕРДЛОВСК
СРЕДНЕ - УРАЛЬСКОЕ
КНИЖНОЕ
ИЗДАТЕЛЬСТВО
1989